

पॉलिटेक्निक

Board of Technical Education



NSQF

के अनुसार

नवीनतम् पाठ्यक्रम
सत्र 2019-20
पर आधारित

विद्या®

न्यूयैर्लंड

QUESTION BANK®

सर्वश्रेष्ठ परीक्षा मार्गदर्शक



**Electrical
Engineering**
Semester-II

एनालॉग इलेक्ट्रॉनिक्स

(Analog Electronics)



विगत 10 वर्षों के परीक्षा प्रश्नों का
अध्यायवार समावेश



स्वमूल्यांकन हेतु
मॉडल प्रश्न-पत्र



New Syllabus

Semiconductor Diodes

PN Junction, mechanism of current flow in PN junction, drift and diffusion currents, depletion layer, potential barrier, effect of forward and reverse biasing in a PN junction. Concept of junction capacitance in forward and reverse biased conditions. Breakdown mechanism.

Ideal diode, Semiconductor diode characteristics, static and dynamic resistance.

Use of diode as half wave and full wave rectifiers (centre tapped and bridge type), relation between DC output and AC input voltage, efficiency of rectifier.

Concept of ripples, filter circuits – shunt capacitor, series inductor, and pie (π) filters and their applications.

Diode ratings/specifications.

Various types of diodes such as zener diode, varactor diode, schottky diode, light emitting diode, tunnel diode, photo diode; their working characteristics and applications.

Zener diode and its characteristics.

Use of zener diode for voltage stabilization.

Bi-polar Transistors

Concept of junction transistor, PNP and NPN transistors, their symbols and mechanism of current flow.

Transistor configurations: common base (CB), common emitter (CE) and common collector (CC), current relation and their input/output characteristics; comparison of the three configurations.

Transistor Biasing and Stabilization

Transistor biasing, its need, operating point, effect of temperature on the operating point of a transistor and need of stabilization of operating point.

Different biasing circuits, limitations, simple problems to calculate operating point in different biasing circuits. Use of Thevenin's theorem to determine operating point.

Concept of h-parameters of a transistor.

Use of data book to know the parameters of a given transistor.

Single-Stage Transistor Amplifiers

Single stage transistor amplifier circuit in CE configuration, function of each component.

Working of single stage transistor amplifier, physical and graphical explanation, phase reversal.

Concept of DC and AC load line.

Voltage gain of single stage transistor amplifier using characteristics of the device.

Concept of input and output impedance.

AC equivalent circuit of single stage transistor amplifiers.

Calculation of voltage gain using AC equivalent circuit.

Frequency response of a single stage transistor amplifier.

Multi-Stage Transistor Amplifiers

Need of multi-stage transistor amplifiers – different types of couplings, their purpose and applications.

Knowledge of various terms such as voltage gain, current gain, power gain, frequency response, decibel gain and band width.

- RC coupled two-stage amplifiers, circuit details, working, frequency response, applications.
- Loading effect in multistage amplifiers.
- Elementary idea about direct coupled amplifier, its limitations and applications.
- Transformer coupled amplifiers, its frequency response. Effect of co-efficient of coupling on frequency response. Applications of transformer coupled amplifiers.

Field Effect Transistor (FET)

Construction, operation, characteristics and applications of a N channel JFET and P channel JFET JFET as an amplifier.

Types, construction, operation, characteristics and applications of a MOSFET.

Comparison between BJT, JFET and MOSFET.

LIST OF PRACTICALS

1. (a) Identification and testing of electronic components such as resistor, inductor, capacitor, diode, transistor and different types of switches used in Electronic circuits.
 (b) Measurement of resistances using multimeter and their comparison with colour code values.
2. To plot V-I characteristics of a Semiconductor diode and to calculate its static and dynamic resistance
3. (a) To plot V-I characteristics of a zenor diode and finding its reverse breakdown voltage
 (b) Fabrication of a zenor diode voltage stabilizer circuit using PCB
4. Observation of input and output wave shapes of a half-wave rectifier and verification of relationship between dc output and ac input voltage.
5. Observation of input and output wave shapes of a full wave rectifier and verification of relationship between dc and ac input voltage.
6. Observation of input and output wave shapes of a full wave rectifier with (i) shunt capacitor (ii) series inductor (iii) π filter circuits.
7. Plotting input and output characteristics of a transistor in CB configuration.
8. Plotting input and output characteristics of a transistor in CE configuration.
9. Measurement of operating point in case of (i) fixed biased circuit (ii) potential divider biasing circuit and to observe the effect of temperature variation on the operating point.

Contents

1. अर्द्धचालक डायोड (Semiconductor Diodes)	5
2. बाइपोलर ट्रांजिस्टर (Bipolar Transistor)	35
3. ट्रांजिस्टर बायसिंग तथा स्थिरीकरण (Transistor Biasing and Stabilisation)	54
4. एकल चरण ट्रांजिस्टर प्रवर्धक (Single Stage Transistor Amplifier)	73
5. बहु चरण ट्रांजिस्टर प्रवर्धक (Multi Stage Transistor Amplifier)	91
6. फील्ड इफेक्ट ट्रांजिस्टर [Field Effect Transistor (FET)]	100
• प्रयोगात्मक कार्य (Practical Work)	121
• मॉडल प्रश्न पत्र (Model Question Paper)	134

1

अर्द्धचालक डायोड

Semiconductor Diodes

खण्ड 'आ' : अतिलघु उत्तरीय प्रश्न

प्रश्न 1. p-n सन्धि डायोड से आप क्या समझते हैं?

उत्तर "जब एक p-प्रकार के अर्द्धचालक क्रिस्टल को किसी विशेष विधि द्वारा n-प्रकार के अर्द्धचालक क्रिस्टल के साथ जोड़ दिया जाता है, तो जिस स्थान पर क्रिस्टल एक-दूसरे से जुड़ते हैं, वह p-n सन्धि कहलाती है।" इस संयोजन के बैद्युत लक्षण डायोड वाल्व की भाँति होते हैं; अतः इस संयोजन को p-n सन्धि डायोड कहते हैं।

प्रश्न 2. फिल्टर से आप क्या समझते हैं?

उत्तर दिष्टकारी से प्राप्त आउटपुट वोल्टेज से उर्मिका समाप्त करने के लिए प्रयोग किए जाने वाली युक्ति को फिल्टर कहते हैं।

प्रश्न 3. अधिकतम फॉरवर्ड धारा से आप क्या समझते हैं?

उत्तर अधिकतम फॉरवर्ड धारा वह क्षणिक मान है, जो p-n जंक्शन में, उसे हानि पहुँचाए बिना, प्रवाहित हो सकती है।

प्रश्न 4. स्थैतिक प्रतिरोध किसे कहते हैं?

उत्तर जब किसी डायोड में स्थिर डी०सी० धारा प्रवाहित की जाती है, तब डायोड द्वारा प्रदर्शित प्रतिरोध, उसका स्थैतिक प्रतिरोध कहलाता है।

प्रश्न 5. एक पूर्ण दिष्टकारी में Centre tapped ट्रांसफॉर्मर की प्राथमिक 200 V पर तथा द्वितीयक 120-0-12 V पर नियत है तथा 100 Ω के लोड की ड्राइव करने के लिए प्रयुक्त है। डी०सी० आउटपुट वोल्टेज तथा डी०सी० लोड धारा का ज्ञात कीजिए।

उत्तर दिया है,

डी०सी० आउटपुट वोल्टेज,

$$R_L = 100 \Omega, V_m = 12 V$$

$$V_{dc} = \frac{2V_m}{\pi} = \frac{2 \times 12}{3.14} = 7.64 V$$

$$\text{डी०सी० लोड धारा} = \frac{V_{dc}}{R_L} = \frac{7.64}{100} = 0.0764 A$$

प्रश्न 6. उर्मिका किसे कहते हैं?

उत्तर किसी दिष्टकारी के लोड में प्राप्त डी०सी० आउटपुट में स्थिर धारा के साथ एक स्पन्दित धारा भी प्राप्त होती है जिसे उर्मिका कहते हैं।

प्रश्न 7. ब्रेक ओवर धारा से आप क्या समझते हैं?

उत्तर जीनर के अभिलक्षणों में जीनर धारा के कम मान पर कुछ वक्रता है। इस बिन्दु के पश्चात् जीनर में ब्रेकडाउन होता है। ब्रेकडाउन से ठीक पहले धारा को ब्रेक ओवर धारा (I_{ZK}) कहते हैं।

रिक्त स्थानों की पूर्ति कीजिए

- ग्रोन जंक्शन बनाने के लिए शुद्ध जर्मेनियम में अति उच्च तापक्रम पर अशुद्धि मिलायी जाती है।
(आसेनिक)
- p-type पदार्थ में चिह्न स्थिर acceptor परमाणुओं को प्रदर्शित करता है।
(ऋण (-))

6. VIDYA प्रौद्योगिक Question Bank

3. का अर्थ है कि इस स्थान पर मोबाइल आवेदा वाहक नहीं है। (डिस्लॉन क्षेत्र)
 4. की किया सामान्य पानुओं में नहीं होती है। (डिफ्यूजन)
 5. अर्द्धचालकों में पानुओं में आवेदा प्रवाह के समान होती है। (इफ्ट घारा)
 6. एक स्थित की भौति कार्य करता है। (दिस्कार्पे डायोड)
 7. हाफ वेव दिस्ट्रिक्टों के इनपुट परियोग में प्रत्यावर्ती घारा या वोल्टेज का एक चक्र में औसत मान होता है। (शून्य)

सत्य / असत्य

1. अर्द्धचालक डायोड सरलतम रूप में एक p-n संयि है। (सत्य)
 2. जैनर ब्रैक्टाउन 6 वोल्ट से कम रिवर्स वोल्टेज पर हो जाता है। (सत्य)
 3. पॉर्टेशन घायस में जंक्शन के प्रतिरोध को अग्र प्रतिरोध कहते हैं। (सत्य)
 4. फोटो डायोड एक रिवर्स घायस p-n जंक्शन है। (सत्य)
 5. सामान्य ताप पर जॉनी-नेगेट p-n संयि के लिए विभव का मान 0.7 वोल्ट होता है। (असत्य)
 6. p-n संयि पर वैरियर उत्पन्न होने से मैजीरीटी कैरियर्स का प्रवाह बढ़ हो जाता है। (सत्य)
 7. दिस्ट्रिक्टो डायोड एक स्थित की भौति कार्य करता है जो A.C. के घनत्वक अर्द्ध-चक्र में सर्किट को ऑन कर देता है। (सत्य)

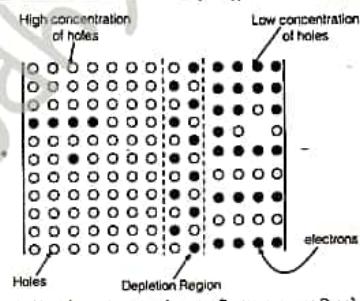
खण्ड 'B': लघु एवं दीर्घ उत्तरीय प्रश्न

प्रश्न 1. p-n संयि डायोड ने डिफ्यूजन (diffusion) एवं ड्रिफ्ट (drift) पाराएँ क्या होती हैं? स्पष्ट कीजिए।

अथवा p-n संयि में पारा प्रवाह का तंत्र होता है? प्रसार घारा से क्या समझते हैं?
 उत्तर डिफ्यूजन घारा Diffusion Current डिफ्यूजन की किया सामान्य घातुओं में नहीं होती। जब अर्द्धचालक को किसी अशुद्धि से ढोप किया जाता है, तब आप एक्स्ट्राइंजक अर्द्धचालक में होल्स का घनत्व (p) समस्त स्थानों पर समान नहीं होता। कुछ स्थानों पर अन्य स्थानों की तुलना में होल्स का घनत्व अधिक होता है (चित्र 11)। ड्रिफ्ट ऊर्जा के कारण होल्स तंगता अनियन्त्रित (random) गति, करते रहते हैं। होल्स की यह गति पदार्थ में ऑगे-पीछे (back and forth) होती रहती है। कुछ सभी परवाह उत्तरीय घायस की ओर अधिक होल्स ऊर्जा के कारण चुकेंगे, जबकि विपरीत दिशा में कम। अर्द्धचालक में होल्स के इस दास्तोर्ट से एक घारा का प्रवाह होता है जिसे डिफ्यूजन घारा (diffusion current) कहते हैं। डिफ्यूजन घारा उत्पन्न होने के लिए किसी बाह्य वोल्टेज सोर्स की अवश्यकता नहीं होती।

ड्रिफ्ट घारा Drift Current अर्द्धचालकों में ड्रिफ्ट घारा, घातुओं में आवेदा प्रवाह के समान हो होती है। जब अर्द्धचालक पर कोई पोटेंशियल एलाई किया जाता है, तब इलेक्ट्रॉन, वैल्यूटों के गतिशील नियोग की ओर आकर्षित हो जाते हैं। आवेदा वाहकों की यह गति अन्य गतियों और आपनों तथा आवेदा वाहकों से टकराएँ होने के कारण अनियन्त्रित पथ (erratic path) में हो सकती है, परिणामस्वरूप पार्सिटिव सिरे की ओर आवेदा के प्रवाह से एक ड्रिफ्ट घारा प्रवाहित होती है।

एवालोंग इलेक्ट्रॉनिक्स = अर्द्धचालक डायोड — 7



चित्र 1.1 होल्स के असमान घनत्व के कारण डिफ्यूजन घारा प्रवाहित होती है

प्रश्न 2. डिफ्यूजन घारिता एवं ट्रांजिशन घारिता में अन्तर स्पष्ट कीजिए।

उत्तर डिफ्यूजन घारिता Diffusion Capacitance अग्र घायस डायोड में डिफ्यूजन घारिता प्रभावी होती है। अग्र घायस में पोटेंशियल बैरियर के कम हो जाने से p-क्षेत्र के होल्स n-क्षेत्र में प्रवेश करते हैं तथा n-क्षेत्र के इलेक्ट्रॉन p-क्षेत्र में प्रवेश करते हैं। यह आवेदा वाहक p तथा n-क्षेत्र में मैजीरीटी वाहकों के रूप में प्रवेश करते हैं तथा इनके कारण डायोड में डिफ्यूजन घारिता प्रभावी हो जाती है।

डिस्लॉन क्षेत्र या ट्रांजिशन घारिता Depletion Region or Transition Capacitance यह घारिता तब प्रभावी होती है जब डायोड रिवर्स घायस होता है। किसी समानान्तर पर्ट संयोजित (parallel plate capacitor) की घारिता निम्न सूत्र द्वारा दी जाती है

$$C = \frac{\epsilon A}{d}$$

जहाँ, ϵ परावैक्षुत की विद्युतशालीता (permittivity) होती है, A सेटों का सेत्रफल वर्षा d सेटों की बीच की दूरी होती है। रिवर्स घायस डायोड में डिस्लॉन क्षेत्र (जिसमें मूल आवेदा नहीं होते) एक परावैक्षुत की तरह तथा p-एवं n-क्षेत्र संयोजित की जाती है जब डायोड में घारिता प्रभावी हो जाती है जिसको डिस्लॉन क्षेत्र या ट्रांजिशन घारिता कहा जाता है।

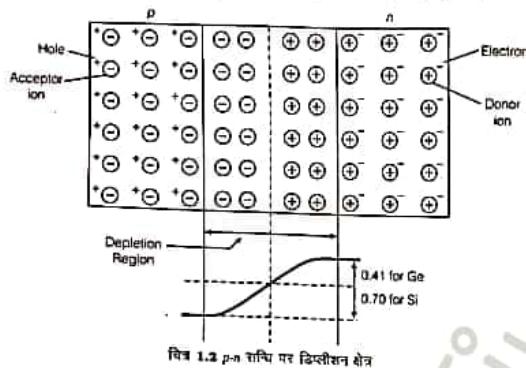
प्रश्न 3. डिस्लॉन क्षेत्र पर दिए गए तितिखिए।

अथवा p-n जंक्शन depletion layer क्या होती है? पह कैसे बनती है? व्याख्या कीजिए।
 उत्तर डिस्लॉन क्षेत्र इलेक्ट्रॉन एवं होल्स के संवय के दोनों ओर मूल योनीयोग (recombination) के कारण p-type क्षेत्र में Acceptor आयन (इलेक्ट्रॉन) तथा n-type क्षेत्र में Donor आयन (घायसक) पर कोई मूल आवेदा (free charge) नहीं रहता जैसा कि चित्र 12 में प्रदर्शित किया गया है। अब यदि p-क्षेत्र से और होल्स विद्युत (diffuse) होकर n-क्षेत्र में जाने का प्रयत्न करते हैं, तब वे n-क्षेत्र के स्थिर donor आयनों के घायसक आवेदा से विकर्षित हो जाते हैं। इसी प्रकार n-क्षेत्र से p-क्षेत्र में विसरित होने का प्रयत्न करने वाले इलेक्ट्रॉन p-क्षेत्र से स्थिर acceptor आयनों के घायसक से विकर्षित हो जाते हैं। इस प्रकार संयि बनने के प्रश्नात् p तथा n क्षेत्र के सभी होल्स तथा इलेक्ट्रॉनों का मूलसंयोग नहीं हो सकता है।

संयि के पास इलेक्ट्रॉन एवं होल्स के संयोग से एक आवेदा रहित (charge free) क्षेत्र का निर्माण होता है जिसे डिस्लॉन क्षेत्र (depletion region) कहते हैं। डिस्लॉन क्षेत्र का अर्थ है कि इस स्थान पर मोबाइल (mobile) आवेदा वाहक नहीं है। चौंक इस क्षेत्र में केवल अचल (immobile) आवेदा वाहक ही होते हैं जिन पर विद्युत आवेदा होता है; अतः इस स्पेस-चार्ज (space-charge) क्षेत्र भी कहा जाता है। Acceptor तथा Donor आयन के आवेदा के कारण संयि पर एक

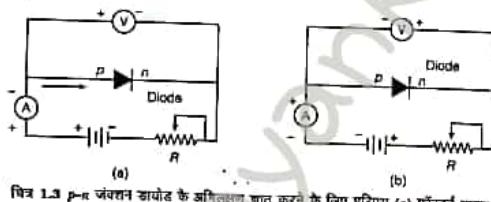
8 — VIDYA पोलिटेक्निक QUESTION BANK

विद्युत क्षेत्र स्थापित हो जाता है। इस विद्युत क्षेत्र को 'बैरियर' (barrier) कहा जाता है। इस विद्युत क्षेत्र के विभव (potential) के कारण ही सन्धि पर विसरण को क्रिया समाप्त होने के पश्चात् इलेक्ट्रॉन तथा होल्स सन्धि को पार नहीं कर सकते। यह विभव, बैरियर बोल्टेज (barrier potential) कहलाता है। सामान्य ताप पर जर्मेनियम $p-n$ सन्धि के लिए इस विभव का मान 0.41 वोल्ट तथा ताप सिलिकॉन $p-n$ सन्धि के लिए तापमान 0.7 वोल्ट होता है।



प्रश्न 4. $p-n$ सन्धि डायोड के अभिलक्षण जात करने के लिए क्या करते हैं?

उत्तर $p-n$ सन्धि डायोड के अभिलक्षण $p-n$ जंक्शन डायोड के अभिलक्षण जात करने के लिए $p-n$ सन्धि पर फॉर्वर्ड तथा रिवर्स वायस एलाई को जाती है तथा प्रत्येक अवस्था में बोल्टेज परिवर्तन के साथ डायोड में धारा पर प्रभाव का अध्ययन किया जाता है। चित्र 13 (a) में $p-n$ डायोड के फॉर्वर्ड तथा चित्र 13 (b) में रिवर्स वायस में कंपनशन दिये गये हैं।



चित्र 13 $p-n$ जंक्शन डायोड के अभिलक्षण जात करने के लिए परियोग (a) फॉर्वर्ड वायस
(b) रिवर्स वायस

प्रश्न 5. निम्नलिखित पर टिप्पणी लिखिए

1. रिवर्स ब्रेक-डाउन
2. जीनर ब्रेक-डाउन
3. एवलांश ब्रेक-डाउन

जीनर ब्रेक-डाउन एवं एवलांश ब्रेक-डाउन में विभेद कीजिए।

एनालॉग इलेक्ट्रॉनिक्स : अद्वालक डायोड — 9

उत्तर 1. रिवर्स ब्रेक-डाउन $p-n$ सन्धि में रिवर्स वायस होने पर बहुत कम धारा प्रवाहित होती है। यह धारा माइनोरिटी कैरियर्स के कारण होती है (p -साइड में इलेक्ट्रॉन तथा n -साइड में होल्स माइनोरिटी कैरियर्स होते हैं)। यह धारा, सन्धि पर एलाई को गये बोल्टेज पर निर्भर नहीं करती, परन्तु यदि रिवर्स वायस का मान बहुत अधिक हो जाये, तब $p-n$ जंक्शन में धारा अक्सात् (abruptly) बढ़ जाती है। वह बोल्टेज, जिस पर यह क्रिया होती है, ब्रेक-डाउन बोल्टेज (break down voltage) कहलाती है।

2. जीनर ब्रेक-डाउन जब $p-n$ सन्धि पर रिवर्स वायस बढ़ाई जाती है, तब सन्धि पर विद्युत क्षेत्र भी बढ़ता है। उच्च विद्युत क्षेत्र होने पर अनेक सहस्रोंजी बन्ध (covalent bonds) टूट जाते हैं तथा सन्धि में अक्सात् धारा का मान बहुत अधिक हो जाता है। ब्रेक-डाउन को इस क्रिया को जीनर ब्रेक-डाउन कहते हैं। जीनर ब्रेक-डाउन 6 वोल्ट से कम रिवर्स बोल्टेज पर हो जाता है।

3. एवलांश ब्रेक-डाउन जब $p-n$ सन्धि पर रिवर्स बोल्टेज (अनाई रिवर्स वायस) का मान बढ़ाया जाता है, तब धाराय रूप से उत्पन्न कैरियर (thermally generated carrier) जंक्शन बैरियर को पार कर लेता है तथा एलाई किये गये पोटेंशियल के कारण ऊर्जा प्राप्त कर लेता है। यह कैरियर क्रिस्टल आयन से टकराता है तथा सहस्रोंजी बन्ध को तोड़ने के लिए काफी ऊर्जा दे देता है। इस प्रूत कैरियर (original carrier) के अतिरिक्त अब एक नया इलेक्ट्रॉन-होल पैयर जेनरेट हो जाता है। ये कैरियर, एलाई किए गये विद्युत क्षेत्र से काफी अधिक ऊर्जा प्राप्त कर सकते हैं तथा क्रिस्टल के अन्य आयनों से टकराकर और इलेक्ट्रॉन-होल पैयर उत्पन्न करते हैं। इस प्रकार प्रत्येक नया कैरियर टकराकर द्वारा अतिरिक्त कैरियर्स उत्पन्न करता है तथा सहस्रोंजी बन्ध दूरते रहते हैं। यह क्रिया संचयी (cumulative) है तथा इसे एवलांश मल्टीप्लिकेशन (avalanche multiplication) कहते हैं। इससे उच्च रिवर्स धाराएँ प्रवाहित होती हैं तथा इस अवधारणा में डायोड, एवलांश ब्रेक-डाउन को अवधारणा में कहा जाता है।

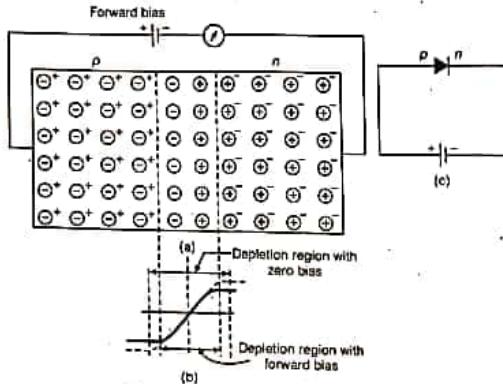
प्रश्न 6. $p-n$ सन्धि की वायसिंग निम्न दो प्रकार की होती है? प्रत्येक का वर्णन कीजिए।

अध्यक्ष अपर एवं पश्च अभिनवि में विभेद कीजिए।

उत्तर $p-n$ सन्धि की वायसिंग निम्न दो प्रकार की होती है

1. फॉर्वर्ड वायसिंग $p-n$ जंक्शन को फॉर्वर्ड वायसिंग के लिए p -साइड को बैटरी के पॉजिटिव सिरे से तथा n -साइड को नियोनेट सिरे से कैनेक्ट किया जाता है (चित्र 1.4 (a))। चित्र 1.4 (b) से प्रत्येक वायसिंग में बैटरी के पॉटेंशियल का विपरीत करता है जिससे पोटेंशियल बैरियर को ऊर्जाई करने हो जाती है तथा डिस्लीशन क्षेत्र को चौड़ाई भी कम हो जाती है। चूंकि पोटेंशियल बैरियर की बोल्टेज बहुत कम (लाप्पा 0.3 V) होती है, अतः फॉर्वर्ड बोल्टेज का अल्प मान (small value) भी बैरियर को समाप्त करने के लिए काफी होता है। सन्धि पर बैरियर पोटेंशियल समाप्त (अवधारणा कम) हो जाने के कारण p -साइड से होल्स तथा n -साइड से कन्डक्शन इलेक्ट्रॉन सरलता से सन्धि को पार कर जाते हैं। जैसे ही n -साइड के इलेक्ट्रॉन सन्धि पर करते हैं, बैटरी के ऋणात्मक (negative) सिरे से नये इलेक्ट्रॉन n -साइड में पहुँच जाते हैं। इस प्रकार बैटरी के ऋणात्मक तथा n -साइड को जोड़ने वाले तार में धारा का प्रवाह होता है। ये इलेक्ट्रॉन सन्धि पर कर जब p -साइड में पहुँचते हैं, तब p -साइड से विचर n -साइड में डिपर्स कर जाते हैं। इस प्रकार $p-n$ सन्धि एवं परिपथ में प्राप्त होने लगता है।

10 — VIDYA प्रौद्योगिकी का Question Bank



विच 1.4 (a) p-n संयन्त्र की फॉरवर्ड वायसिंग, (b) फॉरवर्ड वायस एलाई करने पर डिस्लीशन क्षेत्र की गोपनीयता कम हो जाती है, (c) p-n जंक्शन का संकेत p-n डायोड फॉरवर्ड वायस में।

उपरोक्त में स्पष्ट है कि p-n जंक्शन का फॉरवर्ड वायस में प्रतिरोध बहुत कम, सामग्री शून्य होता है। फॉरवर्ड वायस में जंक्शन के अप्रतिरोध को अप्र प्रतिरोध (forward resistance) कहते हैं।

2. रिवर्स वायरिंग p-n जंक्शन को रिवर्स वायरिंग के लिए p-साइड के बैटरी के निगेटिव डार्मिनट से तथा n-साइड को पॉजिटिव टर्मिनल से कनेक्ट किया जाता है। [विच 1.5 (a)]

विच 1.5 (b) से जात होता है कि रिवर्स वायस में बैटरी द्वारा उत्पन्न विस्तृत क्षेत्र, सचिव पर विद्युत विस्तृत क्षेत्र की दिशा में ही होता है। अतः सचिव पर एक यांत्रिकात्मक बैरियर उत्पन्न हो जाता है तथा डिस्लीशन क्षेत्र की चौड़ाई बढ़ जाती है। सचिव पर शक्तिशाली बैरियर के कारण कोई भी आवेदा वाहक रूप से क्रांति नहीं कर पाता क्योंकि कारण सचिव पर चालन (conduction) नहीं होता।

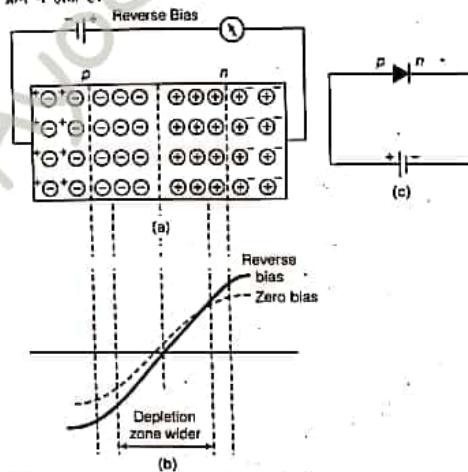
इस प्रकार को इस प्रकार भी स्पष्ट किया जा सकता है कि p-साइड के होल्स बैटरी के निगेटिव टर्मिनल को ओर तथा n-साइड के इलेक्ट्रॉन बैटरी के पॉजिटिव टर्मिनल को ओर आकर्षित हो जाते हैं। इस प्रकार मेजानरीटी कैरियर्स के समूह से दूर यांत्रिक लिये जाने के कारण, डिस्लीशन क्षेत्र की चौड़ाई बढ़ जाती है तथा मेजानरीटी कैरियर्स के कारण सचिव में से चालन नहीं होता। इस प्रकार रिवर्स वायस में p-n संयन्त्र का प्रतिरोध ढच्च होता है। इस प्रतिरोध

रिवर्स वायस में थोड़ाप मेजानरीटी कैरियर्स के कारण कोई धारा प्रवाहित नहीं होती, परन्तु p-साइड में कुछ माइनरीटी कैरियर्स (electrons) तथा n-साइड में अल्प मात्रा में माइनरीटी कैरियर्स (holes) भी होते हैं। ये माइनरीटी कैरियर्स डिस्लीशन क्षेत्र को क्रांस कर जाते हैं, बैयोकि सचिव पर विस्तृत क्षेत्र को दिखा इस प्रकार को होती है कि वह इनकी गति में सहायक होती है।

सचिव को क्रांस करने वाले इन माइनरीटी कैरियर्स के कारण सचिव में एक सूक्ष्म शक्तिक (infrantaneous) धारा प्रवाहित होती है। इस धारा को उत्तम धारा (reverse saturation current) कहते हैं। उत्तम में जैसे ही कोई माइनरीटी कैरियर उत्पन्न होता है, वह बैरियर पॉटेंशियल के कारण तुल्त सचिव के पार छिप्त हो जाता है। माइनरीटी कैरियर को उत्पन्न (generation) सचिव के तापक्रम पर निर्भर करती है। यदि तापक्रम स्थिर रहे, तब माइनरीटी कैरियर के उत्पन्न होने की दर भी स्थिर हो जाती है। इस प्रकार माइनरीटी कैरियर के छिप्त होने के कारण सचिव में एक स्थिर अल्प धारा प्रवाहित होती है जिसे उत्तम संतुल धारा (reverse saturation current)

11 — एनालॉग इलेक्ट्रॉनिक्स अख्यालक डायोड — 11

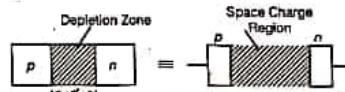
कहते हैं। सिलिकॉन डायोड में इस धारा का क्रम (order) 10^{-9} ऐप्पियर तथा जर्मनियम डायोड में यह 10^{-6} ऐप्पियर के क्रम में होता है।



विच 1.5 (a) p-n संयन्त्र की रिवर्स वायरिंग, (b) रिवर्स वायस एलाई करने पर डिस्लीशन क्षेत्र की गोपनीयता बढ़ जाती है, (c) p-n जंक्शन का संकेत p-n डायोड में रिवर्स वायस में।

प्र० 7. जंक्शन पारिता से आप क्या समझते हैं? जंक्शन डायोड के क्षण बताइए।

उत्तर. जंक्शन पारिता विच 1.6 (a) में प्रदर्शित p-n जंक्शन पर d चौड़ाई (width) का डिस्लीशन क्षेत्र है। डिस्लीशन क्षेत्र की अधिकांश भाग n-टाइप डैटीरियल में होता है। जंक्शन से युग्मने वाले मेजानरीटी होल्स एवं इलेक्ट्रॉनों के कारण, d दूरी पर विपरीत प्रकार के आवेदा स्टोर हो जाते हैं। यह एक समान्तर स्टोर कैपेसिटर की भौति है जिसकी कैपेसिटी C_T को आः स्लेस चार्ज कैपेसिटेन्स अथवा ट्रांजिस्टर कैपेसिटेन्स (transition capacitance) कहते हैं। स्टोर के मध्य स्लेस चार्ज (डिस्लीशन क्षेत्र का कार्य करता है। यदि p-n जंक्शन पर कोई बाह्य वायस न एलाई की जाये, तब एक समान्तर आकार के p-n जंक्शन में C_T का मान लगभग 20 pF होता है। जंक्शन पर फॉरवर्ड वायस एलाई करने से डिस्लीशन क्षेत्र की चौड़ाई (d) कम हो जाती है तथा C_T का मान लगभग 25 pF हो जाता है।



विच 1.6 (a) p-n जंक्शन का पारितीय (capacitive) प्रभाव

इसी प्रकार जंक्शन पर रिवर्स वायस एलाई करने पर डिस्लीशन क्षेत्र की चौड़ाई बढ़ती है तथा C_T का मान घटकर लगभग 8 pF हो जाता है। वायस बॉल्टेज के साथ कैपेसिटी (C_T) में परिवर्तन के गुण को प्रयुक्त कर सैरेक्टर्स डायोड (varactor diode) का विकास किया गया।

12 VIDYA पॉलिटेक्निक QUEST IN BANK

रिवर्स थायस p-n जंक्शन को प्रभावी गतिता (capacitance) निम्न सूत्र हारा दी गयी है।

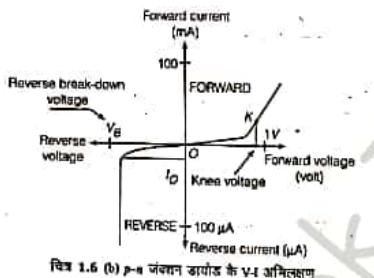
$$C_T = \frac{C_0}{d}$$

जहाँ C अर्द्धचालक पदार्थ को बैतूलशालता (permittivity) तथा d डिस्ट्रॉफन थेट्र को चौड़ाई (width) है। डिस्ट्रॉफन थेट्र को चौड़ाई (width) रिवर्स वोल्टेज के बाह्याल \sqrt{V} के समानुपाती होती है। A तथा E अर्द्धचालक p-n जंक्शन के लिए नियन्त्रक है; अतः $C_T = \frac{A}{\sqrt{V}}$, जहाँ A नियन्त्रक है।

फॉरवर्ड थायस बढ़ने पर A का मान कम होता है तथा जंक्शन गतिता बढ़ जाती है। रिवर्स थायस वोल्टेज बढ़ने पर डिस्ट्रॉफन थेट्र को चौड़ाई d बढ़ती है तिससे जंक्शन गतिता घट जाती है।

जंक्शन डायोड के अधिक्षण में इन दो ज्ञान से ज्ञान करते हैं

- पॉरवर्ड थायस में अधिक्षण p-n जंक्शन डायोड के फॉरवर्ड अधिक्षण ज्ञान करने के लिए, चित्र 1.3 (a) के अनुसार परिवर्ष बायाँ जाता है। डायोड को p-साइड से जोनिटिव बैटरी से कनेक्ट किया गया है। परिवर्ष में धारा नियन्त्रण के लिए एक पॉरवर्ड बाया प्रतिरोध (R) कनेक्ट किया गया है। प्रतिरोध के परिवर्तन से p-n डायोड में धारा का मान तथा डायोड जंक्शन पर फॉरवर्ड वोल्टेज का मान परिवर्तित होता है तिन्हें क्रमशः ऐम्पियर-मैटर (A) तथा बोल्टमीटर (V) द्वारा नोट किया जाता है। डायोड जंक्शन के प्रॉपर्टीज वोल्टेज तथा डायोड धारा के मध्य संबंध गये बक जो डायोड के फॉरवर्ड अधिक्षण कहते हैं (चित्र 1.6 (b))।



चित्र 1.6 (b) p-n जंक्शन डायोड के V-I अधिक्षण

चित्र 1.6 (b) में गूच्य लाइन के दायरे बाया धारा फॉरवर्ड अधिक्षणों को ज्ञानित करता है। फॉरवर्ड थायसिंग करने से p-n जंक्शन पर पॉटेन्शियल बैरियर का प्रभाव कम हो जाता है जिससे वैटरी धारा सम्भाल किये गये इलेक्ट्रॉन p-n साइड से p-साइड की ओर सरलता से गति कर जाते हैं। इसके साथ ही p-साइड से होल्स जंक्शन झोल्स कर p-n साइड में गति करते हैं। इलेक्ट्रॉन तथा होल्स के p-n सम्भी धारा कर जाने के कारण परिपथ में धारा प्रवाहित होती है। प्रतिरोध R को परिवर्तित कर जंक्शन पर एसांड की गयी फॉरवर्ड वोल्टेज परिवर्तित करने से फॉरवर्ड धारा में परिवर्तन होते हैं। फॉरवर्ड वोल्टेज में सूक्ष्म परिवर्तन से धारा नोन-लाईनर हो जाती है (non-linear) बढ़ती है। फॉरवर्ड वोल्टेज बढ़ने पर जंक्शन पर बैरियर पॉटेन्शियल सूर्योदय समाप्ति (overcome) हो जाता है तब धारा झोल्स से बढ़ती है तथा इसे केवल धारा प्रतिरोध धारा संतुष्टि किया जा सकता है। इस वोल्टेज को 'नी वोल्टेज' (knee voltage) कहते हैं। फॉरवर्ड अधिक्षण (चित्र 1.6 (b)) में इसे चिन्ह K द्वारा प्रदर्शित किया गया है। अर्द्धचालक p-n जंक्शन डायोड का फॉरवर्ड थायस में प्रतिरोध बहुत कम (लगभग 5Ω) होता है। इसे फॉरवर्ड प्रतिरोध (forward resistance) कहते हैं।

- रिवर्स थायस में अधिक्षण p-n जंक्शन डायोड के रिवर्स अधिक्षण ज्ञान करने के लिए चित्र 1.3 (b) में दिये गये परिवर्ष के अनुसार बैटरी को धूखता बदला दी जाती है। अब p-n डायोड की p-साइड बैटरी के नियन्त्रितरि से तथा n-साइड बैटरी के पॉजिटिव सिरे से कनेक्ट हो जाती है।

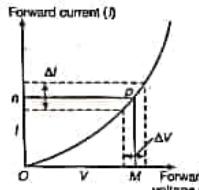
रिवर्स थायस में p-साइड के होल्स तथा n-साइड के इलेक्ट्रॉन सम्भी से दूर होते हैं जिससे मैट्टरीटो कैरियर्स के कारण p-n डायोड में कोई धारा प्रवाहित नहीं होती, परन्तु माइलोरीटो कैरियर्स के कारण कुछ रिवर्स धारा अवश्य प्रवाहित होती है। रिवर्स थायस के कारण p-साइड के मैट्टरीटो कैरियर्स (इनेक्टर्स) तथा n-साइड के मैट्टरीटो कैरियर्स (होल्स) जंक्शन को छोड़ कर जाते हैं जिससे सम्भी में अल्प मात्रा में रिवर्स धारा (I_0) प्रवाहित होती है। चित्र 1.6 (b) के बाएँ धारा में p-n डायोड के रिवर्स अधिक्षण दिये गये हैं।

जब रिवर्स वोल्टेज का मान बढ़ाया जाता है, तब एक चिन्ह पर धारा तोड़ता से (sharply) बढ़ती है। धारा में यह अक्सरला चुम्प में जोनर ब्रेक-डाउन (zener break-down) के कारण होती है। जोनर ब्रेक-डाउन में, माइलोरीटो इनेक्टर्स, जो p-n सम्भी से गुजरते हैं, इनमें जोनर प्राप्त कर सकते हैं कि अर्द्धचालक किट्टस के अनेक संगोजक इलेक्ट्रॉनों को मुक्त कर देते हैं। ये मुक्त इलेक्ट्रॉन काडक्शन बैन्ड में आ जाते हैं। एक मैट्टरीटो इलेक्ट्रॉन टक्करों (collisions) द्वारा अनेक संगोजक इलेक्ट्रॉनों को मुक्त कर सकता है। इस प्रकार रिवर्स थायस का मान एक नियन्त्रित वोल्टेज, जिसे जोनर वोल्टेज कहते हैं, के बराबर होने पर p-n डायोड में रिवर्स धारा का मान तीव्रता से बढ़ता है। जोनर ब्रेक-डाउन होने पर रिवर्स धारा का मान तीव्रता वॉल्क इसे बाह्य अतिरोध धारा हो नियन्त्रित किया जाता है। इस स्थिति में p-n सम्भी पर वोल्टेज का मान स्थिर रहता है, परन्तु धारा का मान बढ़ता है।

p-n डायोड के जोनर ब्रेक-डाउन के गुण को प्रयुक्त कर जोनर डायोड (zener diode) का विकास हुआ। इनका उपयोग वोल्टेज रेग्युलेटर परिपथों में किया जाता है।

प्रश्न 8. स्टैटिक तथा गति प्रतिरोध को समझाइए। डायोड के अधिक्षण वक से इन्हें कैसे निकाला जाता है?

उत्तर 1. एक अधिक्षण की जाती है, तब डायोड धारा प्रदर्शित प्रतिरोध, उसका स्टैटिक प्रतिरोध (static resistance) कहता है। डायोड का स्टैटिक प्रतिरोध ' R_s ', प्रयुक्त वोल्टेज V तथा स्थिर धारा I के अनुपात के बराबर होता है (चित्र 1.7)।



चित्र 1.7 पॉरवर्ड अधिक्षणों से डायोड का स्टैटिक तथा गति प्रतिरोध ज्ञान करना

$$R = \frac{V}{I} = \frac{\Delta V}{\Delta I} \quad \text{... (1)}$$

डायोड का स्टैटिक प्रतिरोध वोल्टेज व धारा के परिवर्तन होने से बदलता है, परन्तु यह 'पैरामीटर' प्रयोगात्मक रूप से उपयोगी नहीं है।

डायोड का पॉरवर्ड दिशा में स्टैटिक प्रतिरोध ' R_F ' तथा उक्त दिशा में स्टैटिक प्रतिरोध ' R_R ' द्वारा प्रदर्शित किया जाता है।

' R_F ' तथा ' R_R ' के कुछ मात्रा नियन्त्रित हैं।

(i) जोनरियपर डायोड DR-25 के लिये

$$R_F = 100 \Omega, R_R = 1 \text{ M}\Omega$$

(ii) सिलिकॉन दिल्कारो डायोड BY-125 के लिये

$$R_F = 0.3 \Omega, R_R = 15 \text{ M}\Omega$$

14 VIDYA प्रौद्योगिक विद्या के प्रौद्योगिक सवालों की बैंक

2. गतिक प्रतिरोध Dynamic Resistance, r_f जब किसी डायोड में फॉरवर्ड धारा का मान आपने औसत मान से भिन्न होता है तब फॉरवर्ड दिशा (forward direction) में बोल्टेज के सूक्ष्म भिन्नताएँ (ΔV) तथा धारा के सूक्ष्म भिन्नताएँ (ΔI) के अनुपात को डायोड का गतिक प्रतिरोध (dynamic resistance) कहते हैं।

$$r_f = \frac{\Delta V}{\Delta I} \quad \dots (ii)$$

डायोड का गतिक प्रतिरोध स्थिर नहीं होता है। यह प्रद्वालन विभव (operating voltage) पर निर्भर करता है। फॉरवर्ड वापरिता को स्थिति में डायोड धारा का मान निम्नलिखित समीकरण द्वारा प्रदर्शित किया जाता है।

$$I = I_0 e^{qV/nkT} \quad \dots (iii)$$

जहाँ, I = धैर्यवाले में डायोड की फॉरवर्ड धारा

I_0 = तापकम T K पर विवर से दर्शरण धारा

V = फॉरवर्ड वापरिता बोल्टेज (बोल्ट में)

q = इलेक्ट्रॉन पर जावेसा (1.6×10^{-19} कूलॉम)

k = बोल्ट्जॉमैन नियन्त्रक (1.38×10^{-23} J/K)

$n = 1$ (जर्मीनिया के लिए)

$n = 2$ (सिलिकॉन के लिए)

समीकरण (iii) से,

$$\frac{dI}{dV} = I_0 e^{qV/nkT} \left[\frac{q}{nkT} \right] = I \left[\frac{q}{nkT} \right]$$

अतः समीकरण (ii) से,

$$r_f = \frac{dV}{dI} = \frac{nkT}{q} = n \left[\frac{k}{q} \right] T \\ = n \left(\frac{1.38 \times 10^{-23}}{1.6 \times 10^{-19}} \right) T = (8.625 \times 10^{-3} T) \quad \dots (iv)$$

समीकरण (iv) के सामान्य ताप ($27^\circ C$) पर डायोड का गतिक प्रतिरोध

$$r_f = \frac{(8.625 \times 10^{-3} \times 10^3 \times 300)}{n} \quad n$$

जहाँ $T = 273 + 27 = 300 K$ तथा n का मान मिलो—धैर्यवाले में लिया गया है।

$$= 25.87 n$$

या, $r_f = \frac{25.87 n}{1} \quad \dots (v)$

अतः छोटे डायोड का गतिक प्रतिरोध, जिनका धैर्यवाले रेडियो रिसीवर आदि में किया जाता है! $1 mA$ फॉरवर्ड धारा के लिए लगभग 26 ओम होता है तथा इससे अधिक धारा पर, r_f और भी अधिक होता है।

रियन्स वापर डायोड का D.C. प्रतिरोध बहुत अधिक होता है। अतः A.C. प्रतिरोध, r_f और भी अधिक होगा।

प्र० ११. सेमीकन्डक्टर डायोड के VI अभिलक्षणों की खींचिये तथा सामान्यतये कि इन अभिलक्षणों से गतिरीत प्रतिरोध की गणना कैसे करें?

उत्तर इस प्र० के उत्तर के लिए प्र० ७ व प्र० ८ का अध्ययन कर।

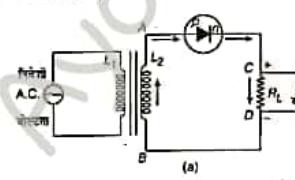
प्र० १०. अर्द्धचालक डायोड एक विद्युकारी के रूप में प्रयुक्त विद्या जा सकता है। अर्द्ध-तंरंग विद्युकारी का सर्किट धैर्यवाल खींचिये तथा इसकी कार्यविधि की समझाइए।

उत्तर सभी डायोड अप्रभावित रियन्स में धारा को एक दिशा में प्रवाहित होने के लिए इसके मार्ग में बहुत कम प्रतिरोध लगता है तथा उक्त रियन्स अभिन्न स्थिति में धारा को विवरीत दिशा में प्रवाहित होने के लिए इसके मार्ग में बहुत अधिक प्रतिरोध लगता है। इस गुण के आधार पर, p-n संयुक्त डायोड भी डायोड वात्स की भाँति एक विद्युकारी के रूप में प्रयुक्त किया जा सकता है।

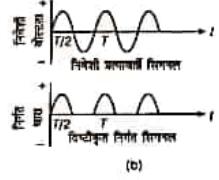
15 एनालॉग इलेक्ट्रॉनिक्स ० अर्द्धचालक डायोड

p-n संयुक्त डायोड एक अर्द्ध-तंरंग विद्युकारी (half wave rectifier) के रूप में p-n संयुक्त डायोड का अर्द्ध-तंरंग विद्युकारी प्रतियोगी चित्र 1.8 (a) में तथा निवेशी (input) एवं निर्गत (output) तरंग रूपों को चित्र 1.8 (b) में प्रदर्शित किया गया है।

इसमें विस प्रत्यावर्ती बोल्टता को दिल्लीकृत करना होता है, उसे एक दोसराफॉर्मर को प्राथमिक कुण्डली के सिरों के बीच जोड़ देते हैं। दोसराफॉर्मर को द्वितीय कुण्डली का एक नियर संयुक्त डायोड के p-प्रकार के क्रिस्टल अर्थात् p-सेत्र से तथा दूसरा सिरा सोड़े लोड प्रतिरोध R_L के द्वारा सामन्य डायोड के n-प्रकार के क्रिस्टल अर्थात् n-सेत्र से जोड़ दिया जाता है। दिये निर्गत बोल्टता सोड़ R_L के द्वारा के बीच प्राप्त किया जाता है।



चित्र 1.8

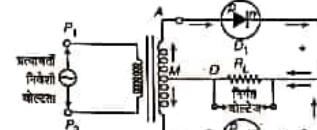


कार्यविधि Working जब नियरी A.C. बोल्टता के आधे चक्र में दोसराफॉर्मर की द्वितीय कुण्डली का A सिरा B सिरे के सापेक्ष ध्यालनक होता है तो संयुक्त डायोड अप्रभावित (forward biased) होता है। इसके परिणामस्वरूप सोडे प्रतिरोध R_L में धारा नियरी बोल्टता में केवल धारा धारा ही प्राप्त होता है। इस स्थिति में लोड प्रतिरोध वाला C से D को और प्रवाहित होती है। नियरी A.C. बोल्टता के आले आधे चक्र में दोसराफॉर्मर की द्वितीय कुण्डली का A सिरा B सिरे के सापेक्ष झूलावालक होता है तो संयुक्त डायोड उक्तम अभिन्नत (reverse biased) हो जाता है। इस दशा में प्रतिरोध R_L में धारा शून्य रहती है। इस प्रकार अमुख्यतः धारा लोड प्रतिरोध के आर-पार (across) मान होती रहती है। इस प्रकार संयुक्त डायोड एक अर्द्ध-तंरंग विद्युकारी की भाँति कार्य करता है।

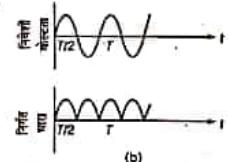
प्र० ११. एक पूर्ण तंरंग विद्युकारी का सर्किट धैर्यवाल खींचिए तथा इसकी कार्यविधि समझाइए।

उत्तर पूर्ण विद्युकारी की विवेचना कीजिए।

उत्तर p-n संयुक्त डायोड एक पूर्ण तंरंग विद्युकारी के रूप में प्रत्यावर्ती बोल्टता को पूर्ण तंरंग विद्युकारण किया में नियरी प्रत्यावर्ती बोल्टता के दोनों आधे चक्रों के दौरान नियर धारा एक ही दिशा में प्राप्त होती है। इसके लिए दो संयुक्त डायोड इस प्रकार प्रयुक्त किये जाते हैं कि एक डायोड तंरंग के पहले आधे चक्र का तथा दूसरा डायोड तंरंग के दूसरे आधे चक्र का विद्युकारण (rectification) कर देता है।



चित्र 1.9



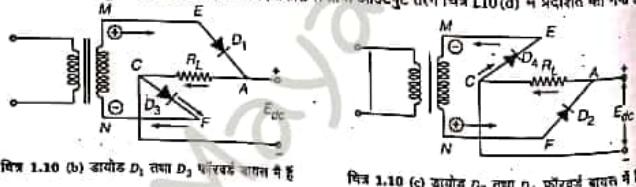
16 — VIDYA प्रौलिटेविनक QUESTIN BANK

प्र० सन्धि डायोड का पूर्ण-तरंग दिस्कारी परिपथ आरोग निम्नांकित चित्र 19 (a) में तथा निवेशी (Input) एवं निर्माण (Output) के तरंग रूपों को चित्र 19 (b) में प्रदर्शित किया गया है।
यहाँ दो सन्धि डायोड D_1 , तथा D_2 के पैरेजों को एक ट्रांसफॉर्मर की द्वितीयक कुण्डली के सिरों A तथा B से जोड़ दिया जाता है तथा p -पैरेजों को पास्सन जोड़का इन्हें उभयनिष्ठ बिन्दु (common point) C तथा द्वितीयक कुण्डली के केन्द्रीय निष्काशन (center tap) बिन्दु M के बीच लोड प्रतिरोध R_L जोड़ दिया जाता है। ट्रांसफॉर्मर की प्राथमिक कुण्डली से उस प्रत्यावर्ती निवेशी बोल्टका को जोड़ दिया जाता है तथा द्वितीयक कुण्डली से उस प्रत्यावर्ती निवेशी बोल्टका को जोड़ दिया जाता है।
उत्तराधिकारी Working: निवेशी बोल्टका के पहले आरोग चक्र में द्वितीयक कुण्डली का A सिरा मध्य बिन्दु M के सापेख तथा B सिरा M के सापेख घटणात्मक होता है। अतः इस स्थिति में सन्धि डायोड D_1 अप्रभावित होता है और आरोग प्रवाहित होने देता है; जबकि सन्धि डायोड D_2 उड़ान अभिनन्त होता है और धारा प्रवाहित नहीं होने देता। लोड प्रतिरोध R_L में धारा C से D को ओर बहती है। निवेशी बोल्टका के आला आरोग चक्र में A सिरा M के सापेख घटणात्मक तथा B तथा M के सापेख घटणात्मक होता है।
अतः अब सन्धि डायोड D_1 उड़ान अभिनन्त होता है तथा धारा प्रवाहित नहीं होने देता, जबकि सन्धि डायोड D_2 अभिनन्त होता है तथा धारा प्रवाहित होने देता है। लोड प्रतिरोध R_L में धारा इस दशा में भी C से D को ओर बहती है। इस प्रकार लोड प्रतिरोध R_L में एक ही दिशा में धारा प्रवाह होती रहती है, परन्तु यह धारा एकदिशीय स्पैन्स (unidirectional pulses) की ओरत त्रुखला के रूप में प्रवाह होती है। इस प्रकार पूर्ण-तरंग दिस्कारी में निर्माण धारा एकदिशीय स्पैन्स (unidirectional pulses) की ओरत त्रुखला के रूप में धारा प्रवाह होती है (चित्र 1.9 (b))। इसका संकेत (smoothing) फिल्टर स्ट्राइप द्वारा लाभा स्थापये दिए गए तथा यास में बदलता जा सकता है।

प्र० 12. एक पूर्ण-तरंग विज दिस्कारी का सर्किट डायोड खीलिए। इसके गुण एवं दोष भी दीजिए।

उत्तर पूर्ण-तरंग विज दिस्कारी विज ऐक्टोकापर में, दो डायोड काले पूर्ण-तरंग दिस्कारी परिपथ की जूलना में अधिक धारा प्रवाह होती है। इसमें चार डायोडों का प्रयोग किया जाता है। इसका सर्किट पूर्ण-तरंग दिस्कारी के सर्किट के समान कार्य करता है। विज ऐक्टोकापर में सेन्टर टैक्स ट्रांसफॉर्मर की आवश्यकता नहीं होती है।
चित्र 1.10 (a) में विज ऐक्टोकापर का परिपथ तथा 1.10 (d) में ऐक्टोकापर की आउटपुट तरंग प्रदर्शित की गयी है।
प्र० 13. प्र० 12. एक पूर्ण-तरंग विज दिस्कारी का सर्किट डायोड खीलिए। इसके गुण एवं दोष भी दीजिए।

उत्तर फिल्टर का प्रयोग होने के कारण यह विज अपेक्षित नहीं है।

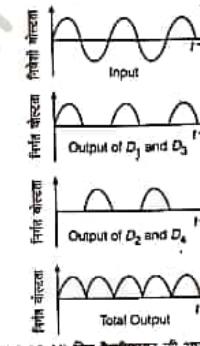


चित्र 1.10 (b) डायोड D_1 तथा D_3 पौरवर्त बायस में है

चित्र 1.10 (c) डायोड D_2 तथा D_4 पौरवर्त बायस में है

प्र० 16 इलेक्ट्रॉनिक्स अद्यतालक डायोड 17

विज इलेक्ट्रॉनिक्स अद्यतालक डायोड



चित्र 1.10 (d) विज ऐक्टोकापर की आउटपुट तरंग

विज दिस्कारी के गुण Merits of Bridge Rectifier

- (i) ट्रांसफॉर्मर की समर्पण द्वितीयक कुण्डली का इसमें प्रयोग होता है। अतः इसमें प्रयुक्त ट्रांसफॉर्मर को कौपत अपेक्षाकृत कम होता है।
- (ii) बजल डायोड पूर्ण-तरंग दिस्कारी को अपेक्षा इससे लाभग्राही दोगुनी आउटपुट बोल्टेज प्राप्त होती है।

विज दिस्कारी के दोष Demerits of Bridge Rectifier

- (i) इसमें चार डायोडों का प्रयोग होने के कारण यह विज अपेक्षित नहीं है।
- (ii) बजल डायोड पूर्ण-तरंग दिस्कारी को अपेक्षा इससे लाभग्राही दोगुनी आउटपुट बोल्टेज प्राप्त होती है। इसकी दक्षता कम होने के कारण वोल्टेज नियन्त्रण अव्याप्त नहीं होता है।

प्र० 13. फिल्टर क्या है? ये फिल्टर प्रकार के होते हैं? प्रत्येक का वर्णन कीजिए।

उत्तर फिल्टर किसी ऐक्टोकापर के लोड में प्राप्त चौंमी-आउटपुट में विवर धारा के साथ एक स्पैदित (pulsating) धारा भी प्राप्त होती है जिसे उर्पिका (ripple) कहते हैं। अतः दिस्कारी से प्राप्त आउटपुट बोल्टेज का सही उपयोग करने के लिए अवश्यक है कि संदर्भ समान करके आउटपुट बोल्टेज को ऐसा बनाया जाये कि उसमें धारा समय के साथ विवर बने रहे।

दिस्कारी से प्राप्त आउटपुट बोल्टेज से उर्पिका (ripple) समाप्त करने के लिए प्रयोग किये जाने वाली युक्ति को 'फिल्टर' कहते हैं। फिल्टर का प्रयोग करके दिस्कारी के आउटपुट से स्थिर एवं सम (constant and smooth) डॉमीन बोल्टेज प्राप्त की जा सकती है।

- 1. छाट कैपेसिटर फिल्टर Shunt Capacitor Filter दिस्कारी से प्राप्त धारा को सम (smooth) करने की सबसे सरल विधि चित्र 1.11 (a) में दिखायी गयी है। इस परिपथ में कैपेसिटर C, धारा प्रतिरोध R के समानान्तर क्रम में जोड़ा गया है। कैपेसिटर C, दिस्कारी के चालन काल (conduction period) में ऊर्जा संचय कर सकता है एवं अवचलन काल (non-conduction period) में यह धारा प्रतिरोध को ऊर्जा प्रदान करता है। इस प्रकार प्रतिरोध R में धारा प्रवाहित होने का समय, दिस्कारी के चालन के समय से अधिक हो जाता है। चालन में प्रतिरोध R में धारा लाभग्राही दोगुनी आउटपुट बोल्टेज की जाती है, जबकि दिस्कारी में कैवल स्पैद (pulse) के रूप में प्रवाहित होती है।

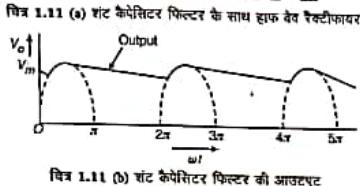
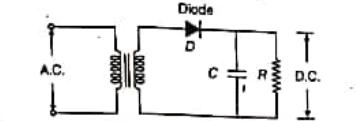
18 VIDYA प्रौढ़ितेविनक QUESTI N BANK

अर्द्ध-तरंग दिस्कारी के चालन काल में अर्थात् प्रत्यावर्ती धारा के घनात्मक अर्द्ध-चक्र में कैपेसिटर C पूर्णतया आवेगित (charge) हो जाता है एवं अचालन काल में यह अनावेगित (discharge) होने लगता है। अचालन काल में कैपेसिटर C में जितने आवेग को हानि होती है, उसको पूर्ति अगले घनात्मक अर्द्ध-चक्र में हो जाती है।

इस प्रकार एक कैपेसिटर को दिस्कारी एवं लोड के मध्य समानान्तर क्रम में संयोजित करने पर आउटपुट वोल्टेज के स्पृद्धन काफी कम हो जाते हैं तथा दिस्कारी की आउटपुट वोल्टेज में समाकारी (smoothing) प्रभाव प्रदर्शित होता है।

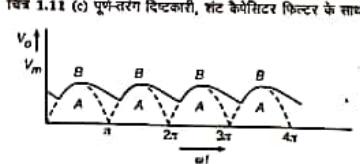
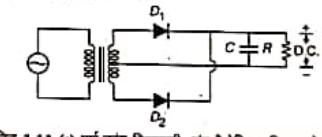
चित्र 1.11 (a) में अर्द्ध-तरंग दिस्कारी के साथ कैपेसिटर फिल्टर का परिपथ प्रदर्शित किया गया है तथा चित्र 1.11 (b) में परिपथ से प्राप्त अर्द्धतरंग तरंग का आवार प्रदर्शित किया गया है।

इसमें कैपेसिटर को लोड के सिरों के साथ समानान्तर क्रम में जोड़ा जाता है; अतः इसे 'शंट कैपेसिटर फिल्टर' भी कहते हैं।



चित्र 1.11 (b) शंट कैपेसिटर फिल्टर की आउटपुट

चित्र 1.11 (c) में एक पूर्ण-तरंग दिस्कारी के साथ शंट कैपेसिटर फिल्टर संयोजित है। परिपथ की आउटपुट तरंग चित्र 1.11 (d) में प्रदर्शित है। तरंग के आकार से स्पष्ट है कि आउटपुट वोल्टेज का मान काफी सीमा तक स्थिर रहता है तथा तरंग सम (smooth) प्राप्त होती है।



चित्र 1.11 (d) शंट कैपेसिटर के साथ पूर्ण-तरंग दिस्कारी की आउटपुट तरंग

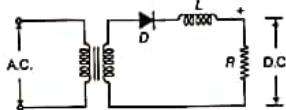
एनालॉग इलेक्ट्रोनिक्स □ अर्द्धचालक डायोड — 19 □

पूर्ण-तरंग शंट कैपेसिटर फिल्टर दिस्कारी की आउटपुट वोल्टेज की तरंग, अर्द्ध-तरंग शंट कैपेसिटर फिल्टर दिस्कारी की आउटपुट वोल्टेज तरंग की अपेक्षा अधिक सम (smooth) होती है।

2. इनपुट प्रेरक फिल्टर Input Inductor Filter इस परिपथ में प्रेरक एक फिल्टर का कार्य करता है। प्रेरक, रैक्टीफायर तथा लोड के श्रेणी में संयोजित किया जाता है।

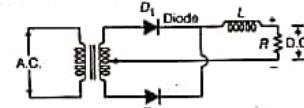
प्रेरक फिल्टर का सिद्धान्त प्रेरक के इस गुण पर आधारित है कि वह स्वयं में बहने वाली धारा के परिवर्तनों का विरोध करता है। इनपुट वोल्टेज के घनात्मक अर्द्ध-चक्र में कुण्डली का प्रेरकत्व रैक्टीफायर में धारा के बढ़ने का विरोध करता है।

चित्र 1.12 (a) व 1.12 (b) में अर्द्ध-तरंग दिस्कारी प्रेरक (inductor) फिल्टर के साथ प्रदर्शित किये गये हैं।



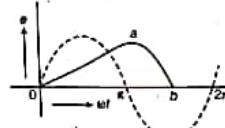
चित्र 1.12 (a) प्रेरक फिल्टर के साथ हाफ रैक्टीफायर

कैपेसिटर की भाँति प्रेरक भी प्रत्यावर्ती धारा के घनात्मक अर्द्ध-चक्र में ऊर्जा को संचित करता है एवं ग्राहात्मक अर्द्ध-चक्र में वार प्रतिरोध (load resistance) को ऊर्जा प्रदान करता है।

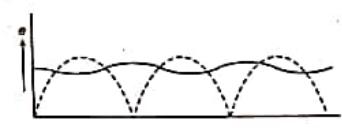


चित्र 1.12 (b) प्रेरक फिल्टर के साथ पूर्ण-तरंग दिस्कारी

चित्र 1.12 (c) व 1.12 (d) में प्रेरक को प्रयोग करने पर अर्द्ध-तरंग दिस्कारी की पूर्ण-तरंग दिस्कारी की निर्गत तरंग का आकार (output wave form) दिखाया गया है जिससे प्रदर्शित होता है कि प्रेरक का फिल्टर के रूप में प्रयोग करने से आउटपुट तरंग के स्पृद्धन कम हो जाते हैं।



चित्र 1.12 (c) प्रेरक फिल्टर सहित अर्द्ध-तरंग दिस्कारी की आउटपुट तरंग



चित्र 1.12 (d) प्रेरक फिल्टर सहित पूर्ण-तरंग दिस्कारी की आउटपुट तरंग

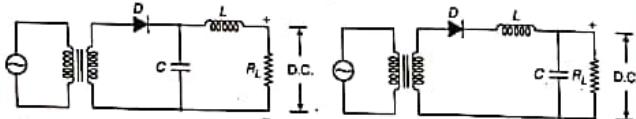
3. प्रेरक-संधारित्र फिल्टर L-C Filter L-C फिल्टर निम्न तीन प्रकार के होते हैं

(i) कैपेसिटर हनपुट L-C Filter Capacitor Input L-C Filter इस फिल्टर सर्किट में कैपेसिटर वहले और प्रेरक बाद में जोड़ा जाता है। चित्र 1.13 (a) में इस फिल्टर का परिपथ प्रदर्शित किया गया है।

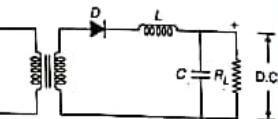
(ii) प्रेरक हनपुट L-C फिल्टर Inductor Input L-C Filter इस फिल्टर परिपथ में डायोड के बाद, वहले प्रेरक संयोजित किया जाता है। प्रेरक (L) के परचात् कैपेसिटर (C) तथा लोड (R_L) चित्र 1.13 (b) की भाँति जोड़े जाते हैं।

VIDYA पौलिटेक्निक QUESTI^N BANK

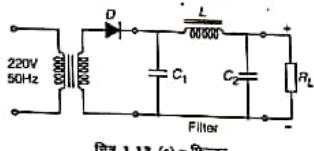
प्रेरक डायोड की निर्गत धारा में वृद्धि का विशेष करता है तथा कैपेसिटर C निर्गत धारा को सम (smooth) करता है।



विच 1.13 (a) कैपेसिटर इनपुट L-C फिल्टर

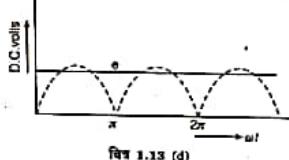


विच 1.13 (b) इनपुट L-C फिल्टर



विच 1.13 (c) n-फिल्टर

(iii) n-फिल्टर n-Filter का परिपथ विच 1.13 (c) में दर्शाया गया है। यह प्राप्त उन सभी इलेक्ट्रॉनिक युक्तियों एवं परिपथों में, जहाँ पर एक उत्तम दिव्यकारी की आवश्यकता होती है, प्रयोग किया जाता है।



विच 1.13 (d)

इस परिपथ में पहले एक कैपेसिटर C_1 का प्रयोग किया जाता है जो आउटपुट बोल्टेज को सम करता है। इसके उपरान्त प्रेरक-संयोजित युग्म $L \cdot C_2$ उर्मिका बोल्टेज (ripple voltage) को कम करने के लिए प्रयोग किया जाता है। n-फिल्टर के प्रयोग से अधिक ३००० शक्ति एवं तम तरंग प्राप्त होती है।

प्र० १४. एक अर्द्ध-तरंग दिव्यकारी की दक्षता एवं उर्मिका घटक के लिए व्यंजक प्राप्त कीजिए।

उत्तर अर्द्ध-तरंग दिव्यकारी की दक्षता

$$\eta = \frac{\text{उर्मिका आउटपुट धारा}}{\text{एसी इनपुट धारा}}$$

$$\begin{aligned} &= \frac{(U_{DC})^2 \times R_L}{(U_{rms})^2 \times (R_L + R_f)} = \left[\frac{I_{DC}}{I_{rms}} \right]^2 \times \frac{R_L}{R_L + R_f} \\ &= \frac{(U_m/\pi)^2 \times 1}{(U_m/2)^2 \times \frac{1}{1 + \frac{R_f}{R_L}}} \\ &= \left(\frac{2}{\pi} \right)^2 \times \frac{1}{1 + \frac{R_f}{R_L}} = \frac{0.406}{1 + \frac{R_f}{R_L}} \end{aligned}$$

प्रतिशत दक्षता,

$$\eta (\%) = \frac{0.406}{1 + \frac{R_f}{R_L}} \times 100 = \frac{40.6}{1 + \frac{R_f}{R_L}}$$

यदि R_f का मान R_L की तुलना में नपर्य हो, तब अर्द्ध-तरंग दिव्यकारी की अधिकतम सम्भव दक्षता

$$\eta_{max} \approx 40.6\%$$

उर्मिका घटक अर्द्ध-तरंग दिव्यकारी से प्राप्त D.C. में कुछ ऊंचा एसी धारा या बोल्टेज के होते हैं जिन्हें हार्मोनिक्स (Harmonics) कहते हैं। दिव्यकारी में इन हार्मोनिक्स को रोकने के लिए जो विद्युत परिपथ प्रयोग किये जाते हैं, 'फिल्टर' कहलाते हैं।

दिव्यकारी से प्राप्त ऊंची में उपरिक्षित हार्मोनिक्स का ज्ञान जिस घटक द्वारा किया जाता है, उसे 'उर्मिका घटक' (ripple factor) कहते हैं।

$$\text{उर्मिका घटक } (\gamma) = \frac{\text{एसी बोल्टेज या धारा के सभी घटकों का r.m.s. मान}}{\text{बोल्टेज या धारा का औसत (ठोंसी) मान}} = \frac{I_{rms}}{I_{DC}} \text{ या } \frac{E_{rms}}{E_{DC}}$$

जहाँ I_{rms} तथा E_{rms} क्रमशः धारा तथा बोल्टेज के सभी घटकों के r.m.s. मान हैं, जबकि I_{DC} तथा E_{DC} क्रमशः लोड में प्रवाहित धारा तथा आउटपुट बोल्टेज के r.m.s. मान हैं।

$$\text{पुनः } \gamma = \frac{I_{rms}}{I_{DC}} = \sqrt{\left[\frac{I_{rms}^2 - I_{DC}^2}{I_{DC}^2} \right]} \quad \gamma = \sqrt{\left[\frac{I_{rms}^2}{I_{DC}^2} - 1 \right]}$$

हाफ वेव रैक्टोपायर के लिए,

$$I_{rms} = \frac{I_m}{2} \text{ तथा } I_{DC} = \frac{I_m}{\pi}$$

$$\text{अतः } \gamma = \sqrt{\left[\frac{(I_m/2)^2}{(I_m/\pi)^2} - 1 \right]} = \sqrt{\left[\frac{\pi^2}{4} - 1 \right]} = \sqrt{\frac{(3.14)^2}{4} - 1} = 1.21 \\ = \sqrt{\frac{9.85 - 4}{4}} = \sqrt{1.46} = 1.20$$

इस प्रकार हाफ वेव रैक्टोपायर के लिए रिप्लिकेटर का मान 1 से अधिक होता है।

रैपोक्स से सम्बन्धित है कि अर्द्ध-तरंग दिव्यकारी में एसी घटकों को मात्रा कापी अधिक होने के कारण इसके साप किल्टर लागाने की आवश्यकता होती है।

प्र० १५. एक पूर्ण-तरंग दिव्यकारी के लिए लोड R_L में ठोंसी धारा तथा धारा के वर्ग-माप्य मूल मान के लिए व्यंजक प्राप्त कीजिए।

उत्तर लोड R_L में औसत ठोंसी धारा लोड R_L में धारा का औसत मान एक चक्र में प्रत्यावर्ती धारा के औसत मान के बराबर होता है। अतः

$$I_{DC} = \frac{1}{2\pi} \left[\int_0^\pi i_1 d\theta + \int_\pi^{2\pi} i_2 d\theta \right] \quad (\alpha = \theta)$$

$$\text{या} \quad I_{DC} = \frac{1}{2\pi} \left[\int_0^\pi I_m \sin \theta d\theta + \int_\pi^{2\pi} I_m \sin(\theta - \pi) d\theta \right] \\ = \frac{1}{2\pi} \left[\int_0^\pi I_m \sin \theta d\theta - \int_\pi^{2\pi} I_m \sin(\theta - \pi) d\theta \right] \\ = \frac{I_m}{2\pi} [(-\cos \theta)_0^\pi - (-\cos \theta)_\pi^{2\pi}]$$

$$\begin{aligned} &= \frac{I_m}{2\pi} [(-\cos \pi + \cos 0) - (-\cos 2\pi + \cos \pi)] = \frac{I_m}{2\pi} [(1+1) - (-1-1)] \\ &= \frac{I_m}{2\pi} \times 4 \\ &= \frac{I_m}{2\pi} \times 4 \\ \text{या} \quad I_{DC} &= \frac{2I_m}{\pi} \end{aligned}$$

धारा का वर्ग-माध्य-मूल मान प्रत्यक्षीय इनपुट धारा का एक चक्र में वर्ग-माध्य-मूल मान निम्न होता है

$$I_{rms} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} i_f^2 d\theta + \int_{\pi}^{2\pi} i_f^2 d\theta}$$

चौके धारा का r.m.s मान प्रत्येक अर्द्धचक्र में एकसमान होता है; अतः केवल अर्द्धचक्र के लिए गणना करना सरल होगा।

$$\begin{aligned} I_{rms} &= \sqrt{\frac{1}{\pi} \int_0^{\pi} i_f^2 d\theta} = \sqrt{\frac{1}{\pi} \int_0^{\pi} i_m^2 \sin^2 \theta d\theta} \\ &= I_m \sqrt{\frac{1}{\pi} \int_0^{\pi} \left(\frac{1-\cos 2\theta}{2}\right) d\theta} = I_m \sqrt{\frac{1}{2\pi} \left(\theta - \frac{\sin 2\theta}{2}\right)_0^\pi} = I_m \sqrt{\frac{1}{2\pi} (\pi - 0)} \\ I_{rms} &= \frac{I_m}{\sqrt{2}} \end{aligned}$$

प्रैफ 16. एक पूर्ण-तरंग दिस्टकारी की दक्षता तथा उर्मिका घटक के लिए व्यंजक लिखिए।

अथवा रिप्ल फैक्टर, रेक्टीफिकेशन दक्षता का व्यंजक कुल वेब रेक्टीफायर के लिए लिखिए।

उत्तर पूर्ण-तरंग दिस्टकारी की दक्षता

$$\begin{aligned} \eta &= \frac{\text{औसत दूरी से } 0.90 \text{ आउटपुट धारा}}{\text{एक से } 0.90 \text{ इनपुट धारा}} \times 100\% \\ \eta &= \frac{P_{DC}}{P_{AC}} \times 100\% \\ \eta &= \frac{4I_m^2}{\pi^2} \times R_L \times 100 \\ \eta &= \frac{I_m^2}{2} [R_L + R_f] \\ \eta &= \frac{8 \times 100}{\pi^2 \left[1 + \frac{R_f}{R_L}\right]} \% = \frac{812}{1 + \frac{R_f}{R_L}} \end{aligned}$$

यह $R_f \ll R_L$, तब

$$\eta \approx 81.2\%$$

यह अर्द्ध-तरंग दिस्टकारी की दक्षता की दृष्टि होती है।

उर्मिका घटक पूर्ण-तरंग दिस्टकारी का उर्मिका घटक (ripple factor) निम्नलिखित सूत्र द्वारा ज्ञात किया जा सकता है

$$\gamma = \sqrt{\left(\frac{I_{rms}}{I_{DC}}\right)^2 - 1} = \sqrt{\left(\frac{I_m/\sqrt{2}}{2I_m/\pi}\right)^2 - 1}$$

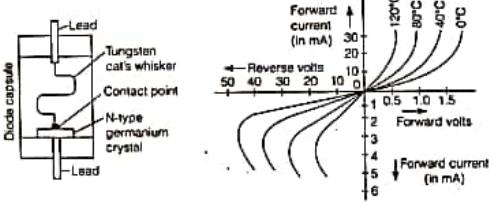
इस प्रकार ज्ञात होता है कि पूर्ण-तरंग दिस्टकारी की आउटपुट बोल्टेज में अर्द्ध-तरंग दिस्टकारी की तुलना में उर्मिका (ripples) कम होते हैं।

प्रैफ 17. Point Contact Diode के प्रयोग सिद्धान्त की विवेचना कीजिये। उनके अनुपयोगों का भी वर्णन कीजिए।

उत्तर यह सुवित n-type अर्द्धचालक को एक पतली परत (thin wafer) पर विस्तीर्ण कठोर धातु का तीक्ष्ण स्पर्शी (sharp contact) करकर बनाया जाता है। परत को मोटाई एक मिलीमीटर की भी छोटी भाग (fraction of a millimetre) तक इसका ऐप्पल बहुत कम 'वर्ग मिलीमीटर' होता है। स्पैस तार अथवा कैट-व्हिस्कर (cat-whisker) प्रायः फोस्फर ब्रॉन्ज (phosphor bronze) या टार्गेट धातु का होता है।

डायोड का निर्माण करने के लिए n-type क्रिस्टल की सतह पर टार्गेट या फॉस्फर ब्रॉन्ज का तार स्पैश करकर जंक्शन में एक उच्च धारा प्रवाहित करायी जाती है। इस क्रिया में कैट-व्हिस्कर (cat whisker) का कुछ धारा रिस्पैश जाता है। पिछला हुआ पदार्थ व्हिस्कर (whisker) को क्रिस्टल की सतह पर बोल्ट कर देता है जिससे एक व्याक्रिक एवं विद्युतीय (mechanically and electrically) रूप से दृढ़ सम्पर्क प्राप्त होता है। यह धारा है कि क्रिस्टल के पिछलन के कारण तथा त्वरित हिस्टर के कुछ पदार्थ के विसरण (diffusion) के कारण p-n जंक्शन का निर्माण हो जाता है। प्याइंट कॉन्टैक्ट डायोड तथा p-n जंक्शन डायोड साथगे एक ही सिद्धान्त पर निर्भर करते हैं।

प्याइंट कॉन्टैक्ट डायोड के अभिलक्षण व्हिस्कर पदार्थ के संघटन (composition), स्पैस क्षेत्र (contact area), व्हिस्कर के दाव (whisker pressure) तथा क्रिस्टल को रखना पर निर्भर करते हैं।



चित्र 1.14

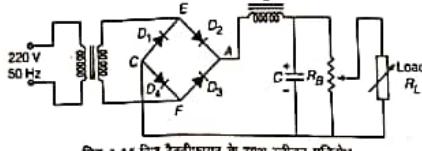
चित्र 1.14 में प्याइंट कॉन्टैक्ट डायोड तथा चित्र 1.15 में इसके V-I अभिलक्षण प्रदर्शित किए गए हैं। अभिलक्षणों से ज्ञात होता है कि डायोड के अभिलक्षणों पर तापक्रम का विशेष प्रभाव होता है। इसके अनिवार्य डायोड पर प्रयुक्त विस्तर बोल्टेज का मान ब्रेकडाउन बोल्टेज के बराबर होने पर डायोड धारा का मान अक्सर सात तेरी से बढ़ता है।

अनुपयोग Applications

- यह उच्च आवृत्तियों में उपयोग में लाया जाता है।
- 0A-72, 0A-79, 0A-81 इत्यादि प्याइंट कॉन्टैक्ट डायोड हैं, डॉनिस्टर रिसीवर में इनका प्रयोग किया जाता है।

प्रैफ 18. निम्नतरिक्त पर दिया गया स्थिति

- स्लीडर प्रतिरोध, 2. बैरेक्टर डायोड तथा 3. टनल डायोड
- ब्लीडर प्रतिरोध क्या है? इसका प्रयोग कब और कहाँ होता है?
- बैरेक्टर डायोड के निर्माण और कार्य सिद्धान्त को लिखिए। इसका ताक्षणिक ग्राफ भी खीचिए।
- उत्तर 1. स्लीडर प्रतिरोध भ्रेक्टर कुण्डली का कार्य उसमें प्रवाहित धारा के मान पर निर्भर करता है; अतः इसमें सदैव एक न्यूटनम धारा का प्रवाह अवश्य होना चाहिए। यदि भ्रेक्टर (inductor) में प्रवाहित धारा का मान इस न्यूटनम मान से कम हो तो आउटपुट सोलटेज तेरी से बढ़ती है जिससे बोल्टेज रेग्युलेशन घट जाता है। अतः भ्रेक्टर में धारा के मान को इस न्यूटनम मान से कम न होने देने के लिए परिपथ में एक प्रतिरोध R_B प्रयोग किया जाता है जिसे 'ब्लीडर प्रतिरोध' कहते हैं। चित्र 1.16 में एक ब्रिज रैक्टोपायर के साथ चोक इनपुट क्रिस्टल तथा ब्लीडर प्रतिरोध संयोजित हैं।



चित्र 1.16 बिज रेटीफायर के साथ बैंडिंग प्रतिरोध

यदि सर्किट में लोड प्रतिरोध ज्ञात नहीं जाता है, तब ब्लीडर प्रतिरोध प्रेरक (inductor) के लिए आवश्यक न्यूनतम धारा को बनाये रखता है। ब्लीडर प्रतिरोध R_B , विभव विभाजक (potential divider) की तरफ भी कार्य करता है जिससे आउटपुट बोल्टेज को परिवर्तित किया जा सकता है। जब परिपथ व लोड दो अलग करते हैं तो आवेशित संधारित्र C , ब्लीडर प्रतिरोध R_B द्वारा अन्वेशित (discharge) हो जाता है और आउटपुट टर्मिनलों के बीच बोल्टेज समाप्त हो जाता है अन्यथा विचुत शक्ति (slack) तभी सकता है।

बैंडिंग प्रतिरोध के प्रयोग से लाभ बैंडिंग प्रतिरोध के लिए लाभ है

(i) ब्लोडर प्रतिरोध प्रयुक्ति से बोल्टेज नियन्त्रण में सुधार होता है।

(ii) सप्लाई पर यह एक प्रीलोड (pre-load) का काम करके एक प्रारम्भिक बोल्टेजपात्र उत्पन्न करता है। जब एक बास्टाइक लोड जोड़ा जाता है तो अतिरिक्त विभवपात्र बहुत कम होता है। इस प्रकार शून्य लोड पूर्ण लोड दोनों बास्टाइकों में बोल्टेज नियन्त्रण हो जाता है।

(iii) जब पावर सप्लाई का स्विच ऑफ किया जाता है, तब यह प्रतिरोध, फिल्टर कैपेसिटर (filter capacitor) को विसर्जित होने के लिए पद प्रदान करता है। इसी कारण इसे 'बैंडिंग प्रतिरोध' कहते हैं।

इसकी अनुपर्याप्ति में पावर सप्लाई का स्विच ऑफ करने के बाद भी संधारित्र पर आवेश काफी समय तक बना रहता है जो उच्च बोल्टेज यन्त्रों के लिए अतुरंगित हो सकता है।

(iv) इसके प्रयोग से चोक में एक न्यूनतम धारा प्रवाहित होती है जिससे फिल्टरिंग कार्य में सुधार होता है। R_B का मान इस प्रकार चयनित किया जाता है कि इसमें कुल धारा का 10% भाग ही प्रवाहित होता है।

2. बैंडिंग डायोड रिवर्स बायपास परिपथ में एक अवैश्यक संधारित्र के समान होता है। p तथा n -क्षेत्रों में (depletion region से बाहर) मेजारिटी कैरियर के कारण इन क्षेत्रों में प्रतिरोध बहुत कम होता है, जबकि Depletion region में अवैश्यकावहक न होने के कारण यह एक विचुत-रोधी के समान व्यवहार करता है। इस प्रकार p तथा n -क्षेत्रों के मध्य में Depletion region एक प्रभावी परावैद्युत के समान कार्य करता है। अतः हम कह सकते हैं कि p तथा n -क्षेत्र एक ऐसे संधारित्र की लेटों के समान हैं जिसमें Depletion region परावैद्युत (dielectric) की भाँति कार्य करता है। रिवर्स बायपास $p-n$ जंक्शन की प्रभावी घारिता (capacitance) निम्न प्रकार दी जा सकती है

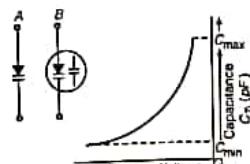
$$C_T = \frac{eA}{d}$$

जहाँ e अर्द्धचालक पदार्थ की वैद्युतशीलता (permittivity) तथा ' A ' डिप्लोशन क्षेत्र की चौड़ाई (width) है। हम जानते हैं कि Depletion region की मोटाई रिवर्स बोल्टेज के वार्षमूल \sqrt{V} के समानुपाती होती है; यद्यपि A तथा e अर्द्धचालक $p-n$ जंक्शन के लिए नियतांक हैं; अतः $C_T = \frac{K}{\sqrt{V}}$, जहाँ K नियतांक है।

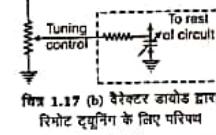
जैसे-जैसे रिवर्स बायपास बोल्टेज बढ़ायी जाती है तो डिप्लोशन क्षेत्र (depletion region) की मोटाई d बढ़ती है जिससे जंक्शन की घारिता पट जाती है। इसी प्रकार फॉरवर्ड बायपास पर '४' का मान कम होता है तथा जंक्शन घारिता बढ़ जाती है। यह डायोड, जिसको परिपथ में एक परिवर्ती घारिता (capacity) के संधारित्र को तरह प्रयोग किया जाता है, 'बैंडिंग डायोड' कहलाता है।

एनारोग इलेक्ट्रॉनिक्स □ अर्द्धचालक डायोड □ 25

चित्र 1.17 (a) में बैंडिंग डायोड का सर्किट सकेत तथा इसके रिवर्स अधिलक्षण प्रदर्शित किये गये हैं।



चित्र 1.17 (a) बैंडिंग डायोड तथा उसके चरम अधिलक्षण

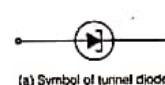


चित्र 1.17 (b) बैंडिंग डायोड रिमोट दबाविंग के लिए परिपथ

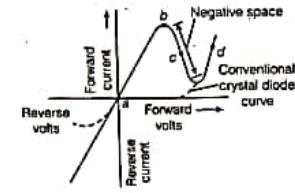
बैंडिंग डायोड के अधिलक्षण से स्पष्ट है कि रिवर्स बोल्टेज के बढ़ने से डायोड की घारिता घटती है। आजकल LC अनुनाद परिपथों में परिवर्ती संधारित्रों के स्थान पर बैंडिंग डायोडों का प्रयोग प्रारम्भ हो गया है। इस प्रकार के ट्यूनिंग परिपथों की ट्यूनिंग रिवर्स बायपास बोल्टेज को परिवर्तित करके की जाती है।

चित्र 1.17 (c) में बैंडिंग डायोड का प्रयुक्ति करियर ट्यूनिंग का एक परिपथ दर्शाया गया है।

3. टनल डायोड यह एक दो टर्मिनल वाली युक्ति है। टनल डायोड के अधिलक्षण में एक खण्डात्मक प्रतिरोध घटेगा जब दोनों इन्डोर प्रारम्भ होता है। इनके आविकारक 'प्लॉओ इसको' के नाम पर इसे 'इसको' डायोड (Esaki Diode) भी कहा जाता है। यह डायोड जैसीनम आवास गैसिन्यम आर्सेनाइड द्वारा बनाया जाता है; यहौंकि इन पदार्थों में हल्सकॉन प्रोपर्टी (mobility) उच्च होती है। यह एक जंक्शन डायोड है। इसके p तथा n दोनों क्षेत्रों की डोरिंग उच्च होती है जिसके कारण डिप्लोशन क्षेत्र (depletion region) बहुत संकीर्ण (narrow) हो जाता है। यदि डिप्लोशन क्षेत्र काफी अधिक संकीर्ण (लगभग 10^{-6} सेमी) हो, तब आवेश बाहक (charge carriers) बैरियर में से 'नर्स' हो जाते हैं।



(a) Symbol of tunnel diode



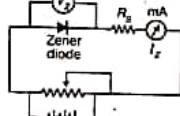
चित्र 1.18 (a) टनल डायोड का संकेत, (b) टनल डायोड के IV अधिलक्षण

चित्र 1.18 में एक टनल डायोड का संकेत एवं धारा-बोल्टेज अधिलक्षण प्रदर्शित किये गये हैं। अधिलक्षण के दार्द वाला डरवा (rising) दूजा धारा डायोड का सामान्य फॉरवर्ड बायपास बाला धारा है। मूल बिन्दु (origin) के पास धारा में परिवर्तन का कारण जंक्शन के संकीर्ण बैरियर क्षेत्र से इलेक्ट्रॉन का टनल हो जाना है। जैसे-जैसे प्रयुक्ति बोल्टेज शून्य से बढ़ाई जाती है, पहले टनलिंग (धारा) बढ़ती है तथा फिर कम होकर शून्य हो जाती है। बोल्टेज में शूद्ध के साथ धारा में यह कमी 'ऋणात्मक प्रतिरोध क्षेत्र' (negative resistance region) प्रदर्शित करती है। जब फॉरवर्ड बायपास और अधिक बढ़ाई जाती है, 'टनलिंग प्रभाव' समाप्त हो जाता है तथा धारा परम्परागत डायोड की तरह पुनः बढ़ने लगती है।

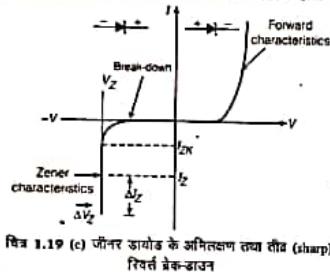
टनल डायोड का मुख्य उपयोग माइक्रोवेव क्षेत्र में किया जाता है।

प्रश्न 19. जीनर डायोड से आप क्या समझते हैं? इसको अभिलक्षण सहित समझाइए।
अध्ययन जीनर डायोड पर सहित दिए गए दीजिए।
उत्तर जीनर डायोड यह एक सिलिकॉन p-n जंक्शन डिवाइड है। यह सामान्य रेक्टीफायर डायोड से भिन्न होती है; क्योंकि इसका डिजाइन रिवर्स धारास में फिल्टर वोल्टेज पर ब्रेक-डाइन शेत्र में ऑरेशन के लिए किया जाता है अर्थात्, यह एक ऐसा p-n जंक्शन डायोड है जो p-n जंक्शन के उल्कम (reverse) अभिलक्षण द्वारा प्रदर्शित किये जाने वाले जीनर ब्रेक-डाइन शेत्र का उपयोग करके बनाया जाता है। अभिलक्षण के इस शेत्र (region) में डायोड के अनुदिश रिवर्स वोल्टेज का मान, रिवर्स धारा में बहुत अधिक परिवर्तन होते हैं भी लगभग नियत रहता है। अतः जीनर डायोड का उपयोग डी०सी० वोल्टेज Anode (+) Cathode (-) को नियत (constant) रखने के लिए किया जाता है। यदि जीनर डायोड को फारेवर्ड धारास किया जाये, तब यह रेक्टीफायर डायोड के समान ही कार्य करता है।

एक से कई सौ वोल्ट तक प्रचलित होने के लिए जीनर डायोड उत्तरव्य हैं 6 वोल्ट से कम वोल्टेज पर प्रचलित जीनर डायोड में जंक्शन का ब्रेक-डाइन जीनर प्रदर्शन के कारण होता है, जबकि 6 वोल्ट से 8 वोल्ट तक के वोल्टेजों द्वारा प्रचलित जीनर डायोड में ब्रेक-डाइन जीनर तथा एवलांस (avalanche) दोनों ब्रेक-डाइन के कारण होता है।



चित्र 1.19 (b) जीनर डायोड के अभिलक्षण ज्ञात करने के लिए परिपथ



चित्र 1.19 (c) जीनर डायोड के अभिलक्षण तथा तीव्र (sharp) रिवर्स ब्रेक-डाइन

चित्र 1.19 (a) में जीनर डायोड का सर्किट संकेत दिया गया है तथा चित्र 1.19 (b) में जीनर डायोड के अभिलक्षण ज्ञात करने के लिए परिपथ प्रदर्शित किया गया है।

जीनर डायोड के अभिलक्षण Zener Diode Characteristics जीनर डायोड के अभिलक्षण चित्र 1.19 (c) में प्रदर्शित किये गये हैं।

इस अभिलक्षण से निम्नलिखित तथ्य स्पष्ट होते हैं

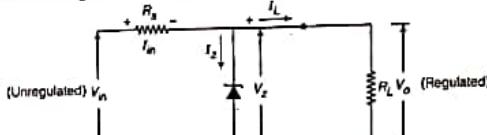
1. फारेवर्ड धारास में जीनर डायोड एक सामान्य p-n जंक्शन डायोड के समान कार्य करता है।
2. रिवर्स धारास में प्रारम्भ में एक रिवर्स सेवरेशन धारा चलती है। रिवर्स धारास बढ़ने पर जब रिवर्स वोल्टेज V_Z के बराबर हो जाती है, तब डायोड में ब्रेक-डाइन हो जाता है। ब्रेक-डाइन के मध्य डायोड में पारा I_{ZK} है। इसके पश्चात् धारा तीव्रता से बढ़ती है, परन्तु वोल्टेज (V_Z) लगभग नियत रहती है। इस समय डायोड ब्रेक-डाइन शेत्र में कार्य करता है। I_Z को ब्रेक-डाइन वोल्टेज अथवा जीनर वोल्टेज कहते हैं। जीनर डायोड के इस नियत वोल्टेज रिवर्स अभिलक्षणों के गुण का उपयोग का रेगुलेटर परिपथ बनाये जाते हैं।

प्रश्न 20. जीनर वोल्टेज रेगुलेटर को परिपथ बनाकर स्पष्ट कीजिए। यह वोल्टेज को कैसे रेगुलेट करता है?

उत्तर जीनर वोल्टेज रेगुलेटर चित्र 1.20 में एक जीनर डायोड रेगुलेटर का परिपथ दिया गया है। यह परिपथ लोड वोल्टेज को, लोड धारा में परिवर्तन होने पर नियत (constant) रखता है। परिपथ में प्रत्युत्तर जीनर डायोड के लिये V_Z का मान उस वोल्टेज के बराबर है जो हमें लोड (R_L) पर बराबर है। जीनर के रिवर्स अभिलक्षणों से स्पष्ट है कि

एनालॉग इलेक्ट्रॉनिक्स □ अद्यतालक डायोड — 27

यह ब्रेक-डाइन शेत्र में काफी धारा से सकता है। जब इनपुट वोल्टेज (V_{in}) बढ़ती है अथवा लोड धारा कम होती है, तब आउटपुट वोल्टेज (V_o) की बढ़ती की प्रवृत्ति होती है। इस स्थिति में जीनर में से अधिक धारा प्रवाहित होती है अर्थात् I_Z बढ़ती है। I_Z के बढ़ने से I_{in} बढ़ती है जिससे श्रेणी प्रतिरोध R_S में वोल्टाजपात बढ़ जाता है तथा आउटपुट अवधि V_o बढ़ती है। यदि जीनर डायोड को उल्कम (reverse) प्रदर्शित किया जाता है, तब I_{in} में परिवर्तन नहीं होता। इससे R_S पर वोल्टाजपात $I_{in} R_S$ में नियत रहता है जिससे आउटपुट वोल्टेज (V_o) रहती है।



चित्र 1.20 जीनर डायोड रेगुलेटर का परिपथ

श्रेणी प्रतिरोध R_S का मान नियन्त्रित किया जा सकता है

$$V_{in} = V_o + I_{in} R_S \\ R_S = \frac{V_{in} - V_o}{I_{in}} \\ I_{in} = I_Z + I_L$$

यहाँ

प्रश्न 21. निम्नलिखित पर टिप्पणी लिखिए।

1. प्रकाश उत्सर्जन डायोड

2. फोटो डायोड

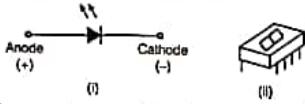
अध्ययन की कार्य-प्रणाली का वर्णन कीजिए।

अध्ययन LED पर टिप्पणी लिखिए।

उत्तर 1. प्रकाश उत्सर्जन डायोड Light Emitting Diode or LED जब p-n जंक्शन फारेवर्ड धारास में होता है तो विपरोधिका (potential barrier) कम हो जाती है तथा बहुसंख्यक अधिकारी (majority carriers) जंक्शन को पार करने लगते हैं। n-शेत्र से चालन बैंड (conduction band) के इलेक्ट्रॉन जंक्शन को पार करके p-शेत्र में जाकर होल्स (holes) से संयोग करके स्पार्श हो जाते हैं। p-शेत्र के कुछ होल्स (holes) में जंक्शन को पार करके n-शेत्र में जाते हैं। इस समय n-शेत्र के चालन बैंड (conduction band) को कोई इलेक्ट्रॉन जंक्शन को बिना पार किये ही इलेक्ट्रॉन-होल्स (holes) से संयोग कर सकता है। इस प्रकाश जंक्शन के दोनों ओर इलेक्ट्रॉन-होल्स (holes) के संयोग की क्रिया प्रारम्भ होती है। जब उच्च ऊर्जा स्तर (higher energy level) के चालन बैंड से इलेक्ट्रॉन, संयोगी बैंड (minimum energy level) में आता है, तब दोनों ऊर्जा स्तरों की ऊर्जाओं के अन्तर के बराबर ऊर्जा की उत्सर्जन होता है। सामान्य डायोडों में यह उत्सर्जित ऊर्जा ऊर्जा के रूप में होती है, जबकि एलईडी (LED) में यह ऊर्जा प्रकाश के रूप में विकल्पित (radiate) होती है। ज्योर्नियम तथा सिलिकॉन डायोड में प्रकाश उत्सर्जन की सम्भावना बहुत कम है। गैलियम असेंसाइड फॉस्फाइड (GaAsP) अथवा गैलियम मॉस्फाइड (GaP) पदार्थों की प्रयोग करके बनाये गये एलईडी (LEDs) लाल, हरे तथा धूरे प्रकाश का उत्सर्जन करते हैं। गैलियम असेंसाइड (GaA) एलईडी (LED) अदृश्य इन्फ्रारेड (infrared) प्रकाश का उत्सर्जन करते हैं जिन्हें Burglar Alarm, परिपथों में प्रयोग किया जाता है।

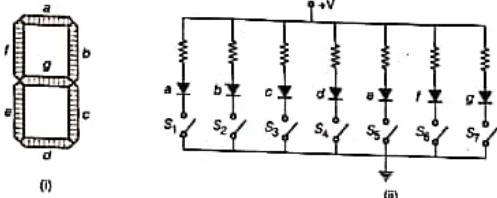
चित्र 1.21 (a) में LED का परिपथ संकेत दिया गया है। ये एलईडी, जो हाय (visible) प्रकाश का उत्सर्जन करते हैं, उनको डिजिटल प्रिंटिंग, मल्टीप्रिंटर, टेलोफोन स्विचों, इन्डोकेटरों इत्यादि में प्रयोग किया जाता है।

28 — VIDYA पॉलिटेक्निक QUESTI^N BANK



वित्र 1.21 (i) LED का परियोग संकेत, (ii) 7-सैगेन्ट डिस्ले

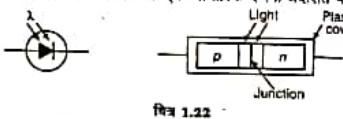
वित्र 1.21 (b) (i) में 7 LED एक 7-सैगेन्ट डिस्ले के रूप में व्यवस्थित किये गये हैं। इस डिवाइस द्वारा 0 से 9 तक किसी भी अंक को डिस्ले किया जा सकता है। यानि 7-सैगेन्ट डिस्ले द्वारा 0 (शून्य) डिस्ले करता है, इसके लिए a, b, c, d, e, f तथा g सैगेन्ट के 1 LED को प्रकाशित किया जाता है। इसी प्रकार अंक 2 को डिस्ले करने के लिए a, b, d, e तथा g सैगेन्ट्स प्रकाशित किये जायें। इस प्रकार सैगेन्ट का उचित चयन कर 0 से 9 तक किसी भी अंक को डिस्ले किया जा सकता है।



वित्र 1.21 (b) (i) 7-सैगेन्ट डिस्ले (ii) 7-सैगेन्ट डिस्ले का सरल भरिया

वित्र 1.21 (b) (iii) में 7 सैगेन्ट डिस्ले का एक सरल परियोग दिया गया है। LED को कॉमन सल्वाइ बोल्टेज (+V) द्वारा लाइट किया गया है। LED को सुखा के लिए प्रत्येक LED के शेषी में एक प्रतिरोध कैनेक्ट किया गया है। जब कोई भी दिवच क्लोज किया जाता है, तब उसी से सम्बन्धित LED प्रकाशित हो जाता है। साधारण लैम्प को तुलना में LED निम्न बोल्टेज (1 से 2 V) तथा निम्न घारा (5 से 10 mA) पर कार्य करते हैं तथा इनमें शक्ति व्यय कम होता है। इनकी गर्व करने की अवक्षयता नहीं होती, अर्थात् ये तुलना कार्य प्रारम्भ करते हैं। ये हस्ते तथा छोटे आकार के होते हैं। इनकी आयु 20 वर्ष से अधिक होती है।

2. फोटो डायोड Photo Diode फोटो डायोड एक विसर्स बायस (reverse bias) p-n जंक्शन है। फोटो डायोड में जंक्शन पर प्रकाश पड़ने की व्यवस्था की जाती है। डायोड में घारा, प्रकाश को लोक्ता (Intensity of light) बढ़ाने पर बढ़ती है। वित्र 1.22 में फोटो डायोड का संकेत एवं आन्तरिक रचना प्रदर्शित की गयी है।



वित्र 1.22

p-n जंक्शन डायोड को ऐसे पारदर्शक (transparent) प्लास्टिक कवर में बन्द किया जाता है जिसमें p-n जंक्शन के एक ओर प्रकाश आने के लिए कुछ स्थान (opening) छोड़ दिया गया है। प्लास्टिक कवर को (opening) छोड़ने से ऊपर स्थान पर कला पेन्ट कर दिया जाता है। इस पूरे सिस्टम को एक पातु के बॉक्स में रख दिया जाता है तथा प्रकाश आने वाले स्थान पर एक शटर लगा दिया जाता है।

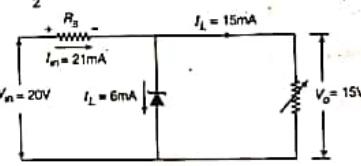
जब विवर्त बायस p-n डायोड पर प्रकाश नहीं पड़ता, तब डायोड घारा, विसर्स बायस बोल्टेज पर निर्धार नहीं करती है एवं उसका मान नियन्त्र (fixed) रहता है। यह घारा कम्पीय विक्षेप (thermal agitation) से डर्जन

एनालॉग इलेक्ट्रोनिक्स □ अर्द्धचालक डायोड — 29

होल-इलेक्ट्रॉन युग्म (pair) के कारण होती है अर्थात् घारा माइनरिटी कैरियर के कारण उत्पन्न होती है, जो जंक्शन को पार कर जाते हैं। माइनरिटी कैरियर जंक्शन को पार करने में असमर्थ होते हैं। जब जंक्शन पर प्रकाश पड़ता है तो इससे नये इलेक्ट्रॉन-होल युग्म उत्पन्न होते हैं, वे जंक्शन पार कर जाते हैं जिससे एक अतिरिक्त घारा प्रवाहित होती है। जंक्शन पर लगे अधिक विसर्स बोल्टेज के कारण माइनरिटी कैरियर द्वारा जंक्शन पार करने की क्षमता ज्ञाती है कि इलेक्ट्रॉन-होल का संयोग होने की सम्भावना बहुत कम हो जाती है तथा डायोड में तब तक घारा प्रकाश पुंज यहता रहती है जब तक प्रकाश पुंज देखें को शोप्रत से पढ़ने, उपयोग Uses p-n फोटो डायोड तथा अन्य फोटो युक्तियों को कम्प्यूटर पंच काढ़ी तथा देखें को शोप्रत से पढ़ने, प्रकाश संसूचक यन्त्रों, फिल्मों के लिए देक को पढ़ने व प्रकाश नियन्त्रित रियर्स में प्रयोग करते हैं।

प्रश्न 22. एक रेग्युलेटर में 10 mA से 20 mA तक तोड़ घारा पर 15 V नियन्त्र आउटपुट बोल्टेज प्राप्त होती है। यदि प्रवृत्त किये गये जीनर डायोड की रेटिंग 15 V, 6 mA है, तब 20V इनपुट पर कनेक्ट किये जाने वाली भ्रेणी प्रतिरोध का मान क्या होती?

$$\text{हल} \quad \text{औसत तोड़ घारा} = \frac{10 + 20}{2} \text{ mA} = 15 \text{ mA}$$



वित्र 1.23

जहाँ:

$$I_{\text{in}} = I_z + I_L = 6 + 15 = 21 \text{ mA}$$

$$R_S = \frac{V_{\text{in}} - V_o}{I_{\text{in}}} = \frac{20 - 15}{21} = \frac{5}{21 \times 10^{-3}} = 238 \Omega$$

प्रश्न 23. एक अर्द्ध-तरंग विद्युकारी के एमोड पर $200 \cos 100t$ योल्ट प्राप्त किये गये हैं। तोड़ प्रतिरोध का मान 5 kΩ है। विद्युकारी को एक जारदर्श डायोड तथा उसके भ्रेणी में 1 kΩ प्रतिरोध द्वारा प्रदर्शित किया जा सकता है। ज्ञात कीजिए।

- (i) अधिकतम घारा, (ii) घारा का d.c. पटक, (iii) घारा का r.m.s. मान, (iv) आउटपुट d.c. शक्ति, (v) इनपुट a.c. शक्ति, (vi) विद्युकारी की दक्षता, (vii) रिप्ल युग्म।

हल

$$(i) \text{ घारा का अधिकतम मान, } I_m = \frac{E_m}{R_f + R_L} = \frac{200}{1 + 5} = 33.33 \text{ mA}$$

$$(ii) \text{ घारा का d.c. पटक, } I_{dc} = \frac{I_m}{\pi} = \frac{33.33}{3.14} = 10.61 \text{ mA}$$

$$(iii) \text{ घारा का r.m.s. मान, } I_{rms} = \frac{I_m}{2} = \frac{33.33}{2} = 16.67 \text{ mA}$$

$$(iv) \text{ आउटपुट d.c. शक्ति, } P_{dc} = I_{dc}^2 R_L = (10.61 \times 10^{-3})^2 \times 5 \times 10^3 = 0.563 \text{ W}$$

30 — VIDYA पौलिटेविनक QUESTIN BANK

(iv) इनपुट a.c. शक्ति,

$$\begin{aligned} P_{ac} &= I_{rms}^2 (R_f + R_L) \\ &= (16.67 \times 10^{-3})^2 (1000 + 5000) \\ &= 16.67 \times 16.67 \times 10^{-6} \times 6 \times 10^3 \\ &= 1667 \times 10^3 \\ &= 1667 \text{ W} \end{aligned}$$

(v) दिस्कारी की दक्षता,

$$\eta = \frac{P_{dc}}{P_{ac}} = \frac{40.6}{1 + \frac{R_f}{R_L}} = \frac{40.6}{1 + 1/5} = \frac{40.6 \times 5}{6} = 33.83\%$$

(vi) रिपल गुणक,

$$\gamma = \sqrt{(I_{rms}/I_{dc})^2 - 1} = \sqrt{(157)^2 - 1} = 12.1$$

प्रश्न 24. एक अर्द्ध-तरंग दिस्कारी, जिसका आन्तरिक गतिक प्रतिरोध 500 Ω है, पर भार प्रतिरोध का मान 2000 Ω है। यदि दिस्कारी के एनोड को $e = 300 \sin 2\pi ft$ द्वारा आवेशित किया जाये, तब गणना कीजिए।

(i) धारा के अधिकतम r.m.s. तथा ढी०सी० मान,

(ii) आउटपुट d.c. शक्ति,

(iii) इनपुट a.c. शक्ति,

हल (i) अधिकतम धारा, $I_m = \frac{E_m}{R_f + R_L} = \frac{300}{500 + 2000} = 120 \times 10^{-3} = 120 \text{ mA}$

धारा का r.m.s. मान,

$$I = \frac{I_m}{\sqrt{2}} = 60 \times 10^{-3} = 60 \text{ mA}$$

धारा का d.c. मान,

$$I_{dc} = \frac{I_m}{\pi} = \frac{120 \times 10^{-3}}{\pi} = 38 \text{ mA}$$

(ii) आउटपुट d.c. शक्ति,

$$P_{dc} = I_{dc}^2 \times R_L = (38 \times 10^{-3})^2 \times 2000 = 2.8 \text{ वाट}$$

(iii) इनपुट a.c. शक्ति,

$$P_{ac} = I^2 (R_f + R_L) = (60 \times 10^{-3})^2 \times 2500 = 9 \text{ वाट}$$

प्रश्न 25. एक पूर्ण-तरंग दिस्कारी में $R_L = 2 \text{ k}\Omega$ है। प्रत्येक डायोड के अभिलक्षणों का ढात (slope) 400 Ω प्रतिरोध के तुल्य है। प्रत्येक डायोड पर वोल्टेज का मान $240 \sin 50t$ है। ज्ञात कीजिए।

(i) धारा का अधिकतम मान, (ii) धारा का d.c. मान, (iii) धारा का r.m.s. मान, (iv) आउटपुट d.c. शक्ति (v) इनपुट a.c. शक्ति, (vi) दिस्कारी की दक्षता, (vii) रिपल गुणक।

हल (i) धारा का अधिकतम मान,

$$I_m = \frac{E_m}{R_f + R_L} = \frac{240}{400 + 2000} = 100 \text{ mA}$$

(ii) धारा का ढी०सी० मान,

$$I_{dc} = \frac{2I_m}{\pi} = \frac{2}{\pi} \times 100 = 63.84 \text{ mA}$$

(iii) धारा का r.m.s. मान,

$$I_{rms} = \frac{I_m}{\sqrt{2}} = \frac{100}{\sqrt{2}} = 70.72 \text{ mA}$$

(iv) आउटपुट d.c. शक्ति,

$$P_{dc} = I_{dc}^2 R_L = (63.84 \times 10^{-3})^2 \times 2000 = 8.11 \text{ W}$$

31 — एनालॉग इलेक्ट्रॉनिक्स □ अर्द्धचालक डायोड □

(v) इनपुट a.c. शक्ति,

$$P_{ac} = I_{rms}^2 (R_f + R_L) = (70.72 \times 10^{-3})^2 \times (400 + 2000) = 12 \text{ W}$$

(vi) दिस्कारी की दक्षता,

$$\eta = \frac{P_{dc}}{P_{ac}} \times 100 = \frac{8.11}{12} \times 100 = 67.6\%$$

(vii) रिपल गुणक,

$$\gamma = \sqrt{(I_{rms}/I_{dc})^2 - 1}$$

$$\gamma = \sqrt{(70.72/63.84)^2 - 1} = 0.482$$

प्रश्न 26. एक पूर्ण-तरंग दिस्कारी पर भार प्रतिरोध 3000 Ω है। दिस्कारी के प्रत्येक डायोड का प्रतिरोध 600 Ω है। प्रत्येक एनोड पर प्रयुक्त a.c. वोल्टेज का अधिकतम मान 230 वोल्ट है। a.c. वोल्टेज की जानूरति 50 हर्ट्ज है। ज्ञात कीजिए।

(a) धारा का (i) अधिकतम मान, (ii) r.m.s., एवं (iii) औसत मान

(b) निर्गत d.c. शक्ति तथा (c) कुल निविट शक्ति।

हल (a) (i) धारा का अधिकतम मान

$$I_m = \frac{E_m}{R_f + R_L} = \frac{230}{600 + 3000} = 63 \times 10^{-3} \text{ amp}$$

(ii) धारा का औसत मान, $I_{dc} = \frac{I_m}{\pi/2} = \frac{2 \times 63 \times 10^{-3}}{\pi} = 40 \times 10^{-3} \text{ amp}$ या 40 mA

(iii) धारा का r.m.s. मान,

$$I_{rms} = \frac{I_m}{\sqrt{2}} = \frac{63 \times 10^{-3}}{\sqrt{2}} = 44 \text{ mA}$$

(b) निर्गत d.c. शक्ति,

$$P_{dc} = I_{dc}^2 \times RL = (40 \times 10^{-3})^2 \times 3000 = 4.8 \text{ वाट}$$

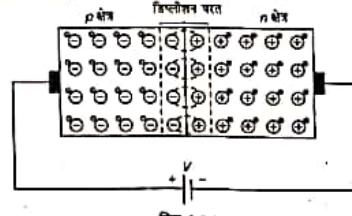
(c) कुल निविट शक्ति,

$$P_{ac} = I^2 (R_f + R_L) = (44 \times 10^{-3})^2 \times (3000 + 600) = 6.9 \text{ वाट}$$

प्रश्न 27. p-n जंक्शन का बर्णन कीजिए।

उत्तर p-n जंक्शन बनने के तुल्य वाट n सेत्र के इलेक्ट्रॉन p सेत्र की ओर विसरण करते हैं तथा p सेत्र के होल n सेत्र की ओर विसरण करते हैं। ये एक-दूसरे को उदासीन करते हैं। इस प्रक्रिया से जंक्शन के आस-पास वाले व्यापारक स्वीकारक आयन व धनायन दाता आयन मुक्त आवेदों से विहीन हो जाते हैं; अतः इलेक्ट्रॉन व होल्स के पुनः संयोजन से जंक्शन के आस-पास एक अवरोधी बल कार्य करने लगता है जो कि इलेक्ट्रॉनों व होल्स के विसरण को रोक देता है। इस बल को बैरीयर कहा जाता है।

जंक्शन के आस-पास का वह सेत्र जो मुक्त आवेदों से विहीन हो जाता है, डिस्लोजन परत कहलाता है।



सित्र 1.24

32 — VIDYA पाठ्यांक विषयक QUESTIONS IN BANK

प्रश्न २५ एटतान्व द इन्हें कौन-कौन ने क्या अन्वर है?

उच्चर सदाचार व ज्ञानार देवकाउन भै अन्तर

क्रमांक	प्रश्न-विवेचन	उत्तर-विवेचन
1.	यह अंदरक के टॉपिक की कारण आवेदन बढ़ावा के अंदरक गोपनीयता का प्रभाव नहीं करता है।	यह टॉपिक का अंदरक डायोप के कारण डिपलोमा रिपोर्ट बहुत बदलता है, जिसी है, जहाँ उस पर अंतर्भूत विद्युत फ्लॉटिंग होता है के कारण होता है।
2.	इन्हें गोपनीय के आवेदन बढ़ावा क्रिएटिव प्रसारण के बावजूद दोहराएँ हैं दोष उत्पन्न होते आवेदन में अंदरक गोपनीय तकाली प्रभाव का और बच्चे दोहराएँ हैं। यह इन्हें लागतार विवरण में विवेचन शाया बढ़ा जाता है ताकि एवलान्स ब्रेकडाउन हो जाता है।	विद्युत फ्लॉटिंग उत्पन्न के कारण इन्हें के कारण होता है। विवरण में विवेचन शाया बढ़ा जाता है, जिससे जीव ब्रेकडाउन हो जाता है।
3.	यह इन्हें बोल्टेंड पर होता है।	यह इन्हें बोल्टेंड पर होता है।

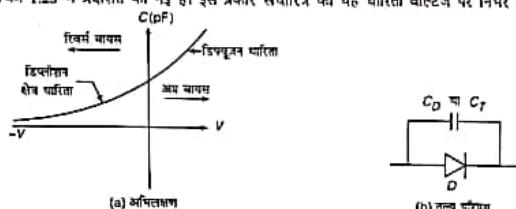
प्रश्न 29. अग्र तथा रिवर्स बायपस में तन्त्रिय पारिताओं को समझाइए।

उत्तर p-n जंवरान में मुख्यतः दो प्रभावी धारिताए होती हैं

1. इन्डिपीरेन्ट क्षेत्र या ट्रांजिशन धारिता Depletion Region or Transition Capacitance यह धारिता तब प्रभावी होती है, जब डायोड रिचर्सन वापस होता है। इसी समानान्तर पट्ट संधिक्त्रों को धारिता निम्न सूची द्वारा दी जाती है।

$$C = \frac{CA}{A}$$

जहाँ c परावैद्युत को बैर्युलीलन होता है, A प्लेटों का क्षेत्रफल तथा d प्लेटों की ओर की दूरी होती है। रिवर्स व्यापक डायोड में डिस्ट्रीब्यूशन क्षेत्र एक परावैद्युत को तरह तथा p -तथा n -क्षेत्र साथार्थी को प्लेटों की दूरी व्यापक करते हैं ताकि डायोड प्रवाहित हो। जिसका डिस्ट्रीब्यूशन क्षेत्र या डायोडिन घटाता कहा जाता है। चौथे रिवर्स व्यापक बोल्टों बढ़ने वाले रिवर्स डायोडों में कोई चार्जइंग (अर्थात् p -तथा n -क्षेत्र को किस साथार्थी को प्लेटों की दूरी कर हो ही, जो दूरी) ही तथा चैक $C = \frac{1}{d}$ अतः प्रायः काम नहीं होता है। यह स्थिति विधि 1.25 में प्रदर्शित की गई है। उस प्रकार संधर्मित की यह प्रायः सांख्यिक परिवर्तन करती है।



चित्र 1.25 डायोड में प्रतिलिपि

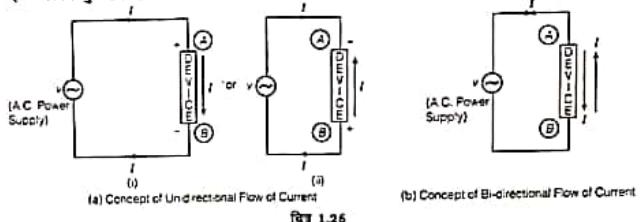
2. डिफ्यूजन धारिता Diffusion Capacitance अग्र वायस डायोड में डिफ्यूजन परिता प्रभावों होते हैं। अग्र वायस में पोटेनशियल बैरियर के गठन से $p-n$ -क्षेत्र के होल n -हीटर में प्रवेश करते हैं तथा $n-p$ -क्षेत्र के इलेक्ट्रॉन $p-n$ -क्षेत्र में प्रवेश करते हैं। यह आवेदा वाहक p -तथा n -क्षेत्र में भाइनोर्टो वाहकों के रूप में प्रवेश करते हैं तथा इनके कारण डायोड में डिफ्यूजन धारिता प्रभावों हो जाती है।

प्रश्न 30. पारामों के एक-दिशीय तथा द्वि-दिशीय प्रवाह की धारणा को समझाइए

यदि युक्ति में विद्युत धारा के बीच एक दिशा में प्रवाहित हो सके, जैसा कि चित्र 1.26 (a) में प्रदर्शित किया गया है, तो इसे धारा का एक-दिशायी प्रवाह कहते हैं तथा ऐसी युक्ति को एक-दिशायी युक्ति कहते हैं। चित्र 1.26 (a)-(c) में

32 — VIDYA पाठ्यांकन का QUESTI N BANK — 33

प्रकाशन करने वाले ने A.C. पावर सार्किन मुकुल करने पर भी मुकुल ने दाया प्रवाह केवल एक दिन, A ते B को दरक होता है अब तक A.C. पावर सार्किन डाटा मुकुल विचल (1) के केवल दायालक अर्ज-चक्र में ही परिवर्त (पावर सार्किन रेंज मुकुल) ने दाया प्रवाह होता है। इस प्रकार, विच 126 (a)(ii) में दरक उपरिय में संयोजित मुकुल ने दाया प्रवाह करने वाले एक दिन, B से A को दरक हो सकता है, अतः इस मुकुल को A.C. विचल (1) मुकुल करने पर भी परिवर्त में दाया प्रवाह होता है। अतः विच 126 (a) में संयोजित मुकुल वाले एक दिन दरक होता है।



(a) Concept of Unidirectional Flow of Current

— २८४ —

यदि यूक्ति में धारा का प्रवाह दोनों विद्युतों में सामान्य है तो से ही सर्क, जस्ता कि चित्र 1.26 (b) में प्रतिलिपि किया गया है तो ऐसा धारा प्रवाह को धारा का डि-दिस्प्रॉजेक्ट प्रवाह है तथा ऐसी यूक्ति को डि-दिस्प्रॉजेक्ट (Bi-directional device) कहते हैं। चित्र 1.26 (a) में, A.C. विषम् (V) के घटावाला अंडे-चक्र में युक्ति में धारा A से B की तरफ प्रवाहित होती है, जबकि विषम् (V) के घटावाला अंडे-चक्र में युक्ति में धारा B से A की तरफ प्रवाहित होती है।

प्रश्न 31. भार के साथ थेणी में संयोजित डायोड को A.C. स्रोत के पारवे से संयोजित करने के प्रभाव को जारीखा दिए स्पष्टाकरण।

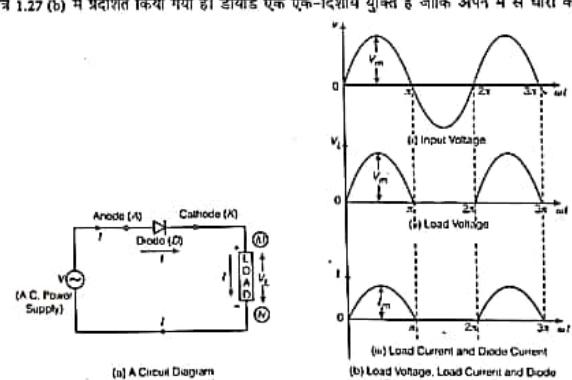


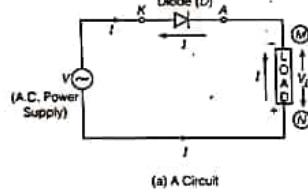
Fig. 1 a

34 VIDYA प्रौद्योगिक QUESTIONS BANK

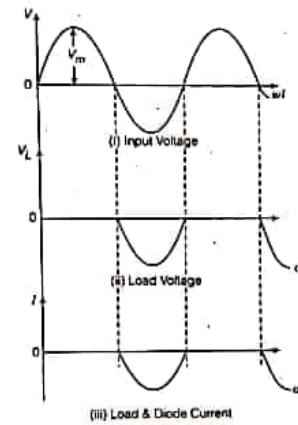
एलोड (A) से कैमोड (K) की तरफ ही होने देता है, अतः इस परिपथ में धारा का प्रवाह, इनपुट A.C. विभव (V) के केवल धनात्मक अर्द्ध-चक्र में ही होता है। इसके फलस्वरूप, धारा में धारा का प्रवाह, M से N की तरफ, A.C. विभव (V) के केवल धनात्मक अर्द्ध-चक्र में ही हो जाता है।

यदि डायोड के संयोगन को दिशा बदल दी जाए, जैसा कि चित्र 1.28 (a) में प्रदर्शित किया है तो लोड एवं डायोड में धारा का प्रवाह, A.C. विभव (V) के केवल ऋणात्मक अर्द्ध-चक्र में होता है, जैसा कि तरंग-स्वरूप द्वारा चित्र 1.28 में भी प्रदर्शित किया गया है।

इस प्रकार, डायोड को लोड के साथ ऐसा में संयोजित कर, A.C. विभव (V) प्रयुक्त करने पर लोड में D.C. धारा (अर्थात् केवल एक दिशा में धारा) प्रवाहित होती है तथा लोड के एकोस D.C. विभव आव होता है। अतः इन परिपथों (चित्र 1.27 (a) एवं 1.28 (a)) में डायोड एक दिस्कार्टी की खोत कार्य करता है।



(a) A Circuit



चित्र 1.28

बाइपोलर ट्रांजिस्टर Bipolar Transistor

ट्रांजिस्टर का अतिलघु उत्तरीय प्रश्न

प्रश्न 1. धारा पर्वतन गुणांक 'α' से आप धारा समझते हैं?

उत्तर कलेक्टर धारा (I_C) एवं उत्तरांक धारा (I_E) का अनुपात एक घास (a) द्वारा प्रकट किया जाता है जो परिपथ का धारा प्रवर्धन गुणांक कहलाता है।

प्रश्न 2. आउटपुट अभितक्षण किसे कहते हैं?

उत्तर कॉमन-बेस ट्रांजिस्टर में स्थिर उत्तरांक धारा (I_E) पर कलेक्टर-बेस वॉल्टेज V_{CB} तथा कलेक्टर धारा I_C में सम्बन्ध 'आउटपुट अभितक्षण' कहलाता है।

प्रश्न 3. कट-ऑफ क्षेत्र से आप क्या समझते हैं?

उत्तर शून्य एमिटर धारा ($I_E = 0$) पर वक्त न्यूटन से गुजरता है अन्यथा यह अन्य अभितक्षणों के समान है।

$$I_E = 0 \text{ से नीचे का भाग, जिसमें दोनों जेक्सन रिवर्स चार्जस्ट होते हैं, कट-ऑफ क्षेत्र कहलाता है।}$$

प्रश्न 4. एक ट्रांजिस्टर के 'α' का मान 0.98 है। ट्रांजिस्टर कॉमन एमिटर कॉमनफ्लोरेशन में संयोजित है। यदि बेस धारा में 0.2 mA के तुल्य परिवर्तन हो, तब कलेक्टर धारा में परिवर्तन ज्ञात कीजिए।

उत्तर हम जानते हैं कि,

$$\beta = \frac{\alpha}{1-\alpha} = \frac{0.98}{1-0.98} = 49$$

तथा

$$\beta = \frac{\Delta I_C}{\Delta I_B}$$

अतः $\Delta I_C = \beta \Delta I_B = 49 \times 0.2 \text{ mA} = 9.8 \text{ mA}$

प्रश्न 5. एक ज्योगीय ट्रांजिस्टर में $I_{CEO} = 14 \mu\text{A}$ है तथा β का मान 50 है। यदि बेस धारा 0.2 mA हो, तब कलेक्टर धारा का मान सामान्य ताप पर क्या होगा?

उत्तर

$$\begin{aligned} I_C &= \beta I_B + (\beta + 1) I_{CEO} \\ &= 50 \times 0.2 + (50 + 1) 14 \times 10^{-3} \text{ mA} \\ &= 10.714 \text{ mA} \end{aligned}$$

प्रश्न 6. कॉमन बेस समायोजन में, $I_C = 0.96 \text{ mA}$ तथा $I_B = 0.05 \text{ mA}$ है तो α का मान ज्ञात कीजिए।

उत्तर हम जानते हैं कि

$$\alpha = \frac{I_C}{I_E} = \frac{I_C}{I_C + I_B} = \frac{0.96 \text{ mA}}{0.96 \text{ mA} + 0.05 \text{ mA}} = \frac{0.96 \text{ mA}}{1.01 \text{ mA}}$$

$$\alpha = 0.95$$

प्रश्न 7. यदि कॉमन बेस समायोजन में, $I_E = 1 \text{ mA}$ है। परि emitter side open है तो $I_{CO} = 60 \mu\text{A}$ है। कुल धारा ज्ञात कीजिये यदि α का मान 0.93 है।

उत्तर

$$\begin{aligned} I_{total} &= \alpha I_E + I_{CO} = 0.93 \times 1 \text{ mA} + 0.06 \text{ mA} \\ I_{total} &= 0.999 \text{ mA} \end{aligned}$$

प्रश्न 8. यदि n-p-n ट्रांजिस्टर में कॉमन बेस समायोजन में रिवर्स saturation धारा 15.5 μA है तो धारा गुणांक (α) तथा बेस धारा ज्ञात कीजिये परि $I_E = 4 \text{ mA}$ तथा $I_C = 2.47 \text{ mA}$ है।

36 — VIDYA प्रौढ़ितीविज्ञान QUESTIN BANK

हल वेस पारा
हम जानते हैं कि

$$I_B = I_E - I_C = 4 - 2.47 = 1.53 \text{ mA}$$

$$I_C = \alpha I_E + I_{CBO}$$

$$\alpha = \frac{I_C - I_{CBO}}{I_E} = \frac{2.47 \text{ mA} - 15.5 \text{ mA}}{4 \text{ mA}} = 0.11$$

प्रश्न 8. एक ट्रांजिस्टर में $I_E = 4 \text{ mA}$, $I_{CBO} = 6 \mu\text{A}$ तथा $\alpha = 0.98$ है तो कलेक्टर तथा वेस पारा ज्ञात कीजिए।

हल

$$I_C = \alpha I_E + I_{CBO}$$

$$= 0.98 \times 4 \text{ mA} + 6 \mu\text{A} = 3.926 \text{ mA}$$

$$I_B = I_E - I_C = 4 \text{ mA} - 3.926 \text{ mA}$$

$$= 0.074 \text{ mA}$$

रिक्त स्थानों की पूर्ति कीजिए

1. बाइपोलर जंक्शन ट्रांजिस्टर एक है। (अर्द्धचालक कंट्रोल डिवाइस)
2. ट्रांजिस्टर की बाहरी परते क्रमसः एवं होती हैं। (एमिटर, कलेक्टर)
3. n-p-n ट्रांजिस्टर में मुख्य आवेश बाहर है। (इलेक्ट्रॉन)
4. कलेक्टर पारा एवं एमिटर पारा का अनुपात कहलाता है। (धारा लाभ)
5. कॉम्पन एमिटर ट्रांजिस्टर परिपथों में एमिटर टर्मिनल पारा: रहता है। (पूर्समार्किंग)

सत्य / असत्य

1. ट्रांजिस्टर में तीन टर्मिनल बाहर निकाले जाते हैं, जो क्रमसः एमिटर, वेस तथा कलेक्टर कहलाते हैं। (सत्य)
2. ट्रांजिस्टर की बाहरी परते विभिन्न प्रकार के अर्द्धचालकों द्वारा निर्मित होती हैं। (असत्य)
3. ट्रांजिस्टर में एमिटर, आवेश के स्रोत का कार्य करता है। (सत्य)
4. p-n-p ट्रांजिस्टर में कलेक्टर पारा, एमिटर पारा से सदैव कम होती है। (सत्य)
5. कॉम्पन एमिटर परिपथ का पारा लाभ β^2 से प्रदर्शित किया जाता है। (सत्य)

ठाण्डे ढाँचे : लघु एवं दीर्घ उत्तरीय प्रश्न

प्रश्न 1. बाइपोलर जंक्शन ट्रांजिस्टर से आप क्या समझते हैं? ये कितने प्रकार के होते हैं?

उत्तर बाइपोलर जंक्शन ट्रांजिस्टर बाइपोलर जंक्शन ट्रांजिस्टर एक अर्द्धचालक कन्ट्रोल डिवाइस (semiconductor control device) है। इसमें एक सिलिकॉन या जर्मनियम का निस्टल होता है जिसमें दो p-n जंक्शन होते हैं। यह दो p-n जंक्शन अर्द्धचालक को तीन परतों के मध्य निर्मित होते हैं। ये तीन परत निम्न प्रकार हैं-

1. वेस Base यह एक बहुत पतली जर्मनियम अवयव सिलिकॉन की परत होता है। इसको भोटाई लगाया 0.0025 सेमी होता है। यह ट्रांजिस्टर का मध्य सेत्र होता है, इसे वेस कहते हैं।
2. एमिटर तथा कलेक्टर Emitter and Collector ये दोनों परतें गत शेत्र के विपरीत साइड में होती हैं तथा यह एक ही प्रकार के अर्द्धचालक से निर्मित होती हैं।

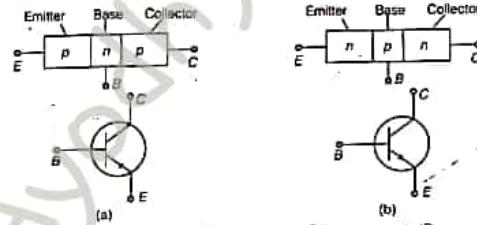
ट्रांजिस्टर निम्न दो प्रकार के होते हैं

- (i) p-n-p ट्रांजिस्टर,
- (ii) n-p-n ट्रांजिस्टर।

चित्र 2.1 में p-n-p तथा n-p-n ट्रांजिस्टर की संरचना एवं उनके संकेत प्रदर्शित किये गये हैं। ट्रांजिस्टर से तीन टर्मिनल बाहर निकाले जाते हैं जो क्रमसः एमिटर (emitter), वेस (base) तथा कलेक्टर (collector) कहलाते हैं।

ट्रांजिस्टर की बाहरी परतें क्रमसः एमिटर एवं कलेक्टर होती हैं। p-n-p ट्रांजिस्टर में ये दोनों परतें p-टाइप अर्द्धचालक से निर्मित की जाती हैं, जबकि मध्य वाली परत n-टाइप अर्द्धचालक की होती है तथा वेस कहलाती है।

उत्तरांग इलेक्ट्रॉनिक्स • बाइपोलर ट्रांजिस्टर — 37



चित्र 2.1 जंक्शन ट्रांजिस्टर के संकेत, (a) p-n-p ट्रांजिस्टर (b) n-p-n ट्रांजिस्टर

प्रश्न 2. p-n-p ट्रांजिस्टर की कार्य-प्रणाली का सचिव वर्णन कीजिए।

उत्तर p-n-p ट्रांजिस्टर चित्र 2.2 में एक p-n-p ट्रांजिस्टर की कार्य-प्रणाली प्रदर्शित की गयी है। बायोर्सन के नियम उन्हाँ जंक्शन एवं कलेक्टर फारिवैड बायस में तथा C-B जंक्शन रिवर्स बायस में संयोजित है। n-p-n ट्रांजिस्टर में कलेक्टर तथा एमिटर n-टाइप अर्द्धचालक पदार्थ से तथा वेस p-टाइप अर्द्धचालक द्वारा निर्मित होता है।

बेस को परत (thickness of base) की चौड़ाई बहुत कम (लगभग 1/1000) इच होती है।

यहाँ प्राइवेट जंक्शन में बाहरी परते एक ही प्रकार के अर्द्धचालक डायोड द्वारा निर्मित होती है, जिस द्वारा दोनों (कलेक्टर तथा एमिटर) परस्पर परिवर्तीय (inter-changeable) नहीं हैं।

ट्रांजिस्टर भी अर्द्धचालक डायोड को पांच जंक्शन टाइप दोनों प्रकार के हो सकते हैं। ट्रांजिस्टर में एमिटर, अवेश के स्रोत (source of charge) की कार्य करता है, जबकि कलेक्टर आवेश लेकर आवेश के विपरीत को प्रोटोकार के रूप में जाता है। इस प्रकार यह ट्रांजिस्टर की चौड़ाई बहुत कम से बहुत बड़ी होती है।

इस प्रकार ट्रांजिस्टर में दो सन्धियाँ होती हैं।

(i) एमिटर-वेस संधि (Emitter-base junction)

(ii) कलेक्टर-वेस संधि (Collector-base junction)

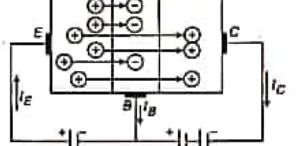
एमिटर-वेस संधि सदैव फॉरवैड बायस (forward bias) में तथा कलेक्टर-वेस संधि सदैव रिवर्स बायस (reverse bias) में संयोजित की जाती है। सामान्य अवस्था में जंक्शन ट्रांजिस्टर को चौड़ाई बायस बोल्टेज नहीं दी जाती, तब दोनों p-n संधियाँ पर डिप्लोयेशन बोल्टेज (depletion voltage) डायोड डेबैट डेबैट (dead band) होती है।

जब एक p-n-p ट्रांजिस्टर को चित्र 2.2 की चौड़ाई बायस (bias) बोल्टेज दी जाती है, तब एमिटर-वेस जंक्शन पर डिप्लोयेशन बोल्टेज की चौड़ाई बायस होती है, जबकि यह जंक्शन (E-B जंक्शन) फॉरवैड बायस में संयोजित किया गया है।

इसके विपरीत कलेक्टर-वेस जंक्शन पर रिवर्स बायस के कारण डिप्लोयेशन बोल्टेज की चौड़ाई अधिक हो जाती है।

एमिटर-वेस जंक्शन पर फॉरवैड बायस होने के कारण तथा जंक्शन पर बैरियर पोटेंशियल कम हो जाने के कारण एमिटर (p-टाइप) से होल्स (holes) E-B जंक्शन को पार कर वेस बोल्टेज में आ जाते हैं, परन्तु कलेक्टर-वेस जंक्शन रिवर्स बायस में होने के कारण कलेक्टर (p-टाइप) के होल्स C-B जंक्शन को पार कर वेस बोल्टेज में नहीं आ पाते।

एमिटर द्वारा वेस बोल्टेज में इन्वेक्ट किये गये होल्स (holes) में से ऑपिकोग देस (N-अर्द्धचालक) में डायलाय्स मेज्वार्टी कैरियर इलेक्ट्रॉनों से पुनर्जीवण (recombine) करते हैं तथा शेष होल्स वेस-कलेक्टर जंक्शन से विसर्ति (diffuse) होकर कलेक्टर बोल्टेज (p-अर्द्धचालक) में आ जाते हैं। ये होल्स कलेक्टर द्वारा तुरन्त प्रहण (accept) कर लिए जाते हैं; वर्तीक कलेक्टर पर उद्धारण (negative) बायस है।



चित्र 2.2 p-n-p ट्रांजिस्टर की कार्यप्रणाली

एमिटर थेट्र में बेस क्षेत्र में आने वाले होल्स से बेस क्षेत्र के इलेक्ट्रॉन हो पुनर्वयोग करते हैं तथा इस किया में तुलने (consumed) हुए इलेक्ट्रॉन के बराबर (equivalent) इलेक्ट्रॉन, एमिटर बेस बैटरी V_E द्वारा पुः बेस परिपथ को दे दिये जाते हैं। इस प्रकार बेस धारा I_B प्रवाहित होती है।

जैसे ही बेस कलेक्टर जंक्शन से विसरित होकर एक होल (hole) कलेक्टर क्षेत्र में पहुँचता है, जैसे ही बैटरी V_C (कलेक्टर बैटरी) द्वारा एक इलेक्ट्रॉन उत्सर्जित (emit) होता है, यो होल को डायान कर देता है।

प्रत्येक होल के इस प्रकार बेस अथवा कलेक्टर क्षेत्र से पुनर्वयोग के कारण तुला होने पर एमिटर थेट्र में एक सहसंबोधी (covalent) बच्चे दृढ़ता है तथा एक इलेक्ट्रॉन बहतन होकर एमिटर से घासानक बैटरी V_E में प्रवेश करता है। इलेक्ट्रॉन के एमिटर छोड़ने पर एक नया होल डॉपर हो जाता है और तुरन्त एमिटर-बेस जंक्शन की ओर चलता है। इस प्रकार यह क्रिया चलती रहती है।

p-n-p ड्रॉजिस्टर में चालन (conduction) होल्स (holes) के द्वारा होता है, जबकि बाह्य परिपथ में चालन इलेक्ट्रॉन द्वारा होता है। कलेक्टर धारा, एमिटर धारा से सदा कम होती है। कलेक्टर धारा (I_C) में यह कभी उत्तर अनुपात में होल्स, बेस क्षेत्र में इलेक्ट्रॉन से मिलकर तुला होता है।

प्रृष्ठन 3. धारा प्रवर्धन गुणांक (α) से जाप क्या समझते हैं?

उत्तर धारा प्रवर्धन गुणांक Current Amplification Factor कलेक्टर धारा (I_C) परं एमिटर धारा (I_E) का अनुपात एल्फा (α) द्वारा प्रकट किया जाता है जो परिपथ का धारा प्रवर्धन गुणांक (current amplification factor) कहलाता है। अतः

$$\text{धारा प्रवर्धन गुणांक } (\alpha) = \frac{I_C}{I_E}$$

तथा

$$I_E = I_B + I_C$$

धारा प्रवर्धन गुणांक α कभी भी 1 से अधिक नहीं हो सकता। कॉर्सिप्ट ड्रॉजिस्टर में α का मान 0.95 से 0.99 तक प्राप्त किया जा चुका है।

कलेक्टर परिपथ में विवर्त धायस के कारण कोई भी धारा येजारिटी कैरियर के कारण नहीं प्रवाहित होती, परन्तु जब एमिटर में कोई धारा प्रवेश करती है, तब एमिटर से बेस तथा बेस से कलेक्टर में विसरित हुए आवर्गों के कारण कलेक्टर धारा (I_C) प्रवाहित होती है। जब एमिटर को वायरिंग शून्य होता है, तब कलेक्टर परिपथ में विवर्त वायरिंग के कारण बहुत कम धारा में उक्तम धारा (reverse leakage current) प्रवाहित होती है।

प्रायः एमिटर को वायरिंग बोल्टेज बहुत कम (0.1 से 0.5 V तक) होती है, परन्तु यह बहुत कम एमिटर धायस के एमिटर में काफी उच्च धारा प्रवाहित करा देती है, अतः एमिटर परिपथ की इनपुट पावर बहुत कम है। जैसा कि ड्रॉजिस्टर परिपथ में उच्च शक्ति के नियन्त्रण एमिटर में बहुत कम शक्ति उच्च होती है। इस प्रकार कलेक्टर परिपथ में उच्च शक्ति के नियन्त्रण एमिटर में बहुत कम शक्ति उच्च होती है। इन कारणों से ड्रॉजिस्टर प्रवर्धकों का शक्ति प्रवर्धन काफी अधिक (लगभग 1000) होता है।

प्रृष्ठन 4. n-p-n ड्रॉजिस्टर की कार्य प्रणाली का सचित्र वर्णन कीजिए।

अथवा n-p-n ड्रॉजिस्टर में धारा प्रवाह के मैकेनिज्म की विवेचना कीजिए।

उत्तर n-p-n ड्रॉजिस्टर की कार्य प्रणाली Working of n-p-n Transistor चित्र 2.3 में एक n-p-n ड्रॉजिस्टर का वायरिंग परिपथ प्रदर्शित किया गया है। ध्यान देने चाहिए यह कि n-p-n ड्रॉजिस्टर में बैटरी की युक्तियाएँ (polarities) p-n-p ड्रॉजिस्टर की तुलना में उलटे हो गयी हैं विससे एमिटर बेस सत्त्विय फौरवर्ड धायस में तथा कलेक्टर बेस सत्त्विय धायस में सम्बन्धित हो गयी हैं।

एमिटर-बेस बैटरी V_E के प्रभाव से एमिटर (N-material) के इलेक्ट्रॉन, जो येजारिटी कैरियर है, एमिटर-बेस जंक्शन को पार कर बेस क्षेत्र में पहुँच जाते हैं। चूंकि बेस क्षेत्र को डोर्पिंग बहुत हल्की (light doping) की जाती है, अतः एमिटर से आने वाले इलेक्ट्रॉन में से कुछ बेस के विवरों से संयोग कर देता हो जाते हैं। ये इलेक्ट्रॉन बेस-कलेक्टर सत्त्विय से विसरित (diffuse) होकर कलेक्टर धारा I_C में आ जाते हैं, जहाँ से ये कलेक्टर बैटरी V_{CE} द्वारा तुलन प्रहण कर दिये जाते हैं।

कलेक्टर से बैटरी V_C में जाने वाले इलेक्ट्रॉन के कारण ही कलेक्टर धारा I_C प्रवाहित होती है। एमिटर-बेस जंक्शन में धारा I_E कलेक्टर-बेस जंक्शन में धारा I_C में प्रवाहित होने वाली धारा I_E को तुलना में अधिक होती है। बेस क्षेत्र की डोर्पिंग बहुत कम होती है जिसके कारण एमिटर से एमिटर-बेस क्षेत्र में पहुँचने वाले इलेक्ट्रॉन में से अधिकतम कलेक्टर क्षेत्र में विसरित हो जाते हैं। इस प्रकार बेस क्षेत्र में होल्स से संयोग करने वाले इलेक्ट्रॉन में संख्या बहुत कम होती है, अतः बेस धारा I_S भी कम होती है।

उपरोक्त से स्पष्ट है कि

1. p-n-p ड्रॉजिस्टर में 'होल्स' (holes) मुख्य आवेदा चाहक (charge carrier) है।
2. n-p-n ड्रॉजिस्टर में 'इलेक्ट्रॉन' (electron) मुख्य आवेदा चाहक है।

3. दोनों प्रकार (p-n-p तथा n-p-n) के ड्रॉजिस्टर में कलेक्टर धारा I_C , एमिटर धारा I_E को तुलना में कम है; व्यापक बेस क्षेत्र में एमिटर से आने वाले इलेक्ट्रॉनों में से कुछ बेस क्षेत्र के होल्स से पुनर्वयोग (recombination) करते हैं जिससे कलेक्टर तक पहुँचने वाले इलेक्ट्रॉनों की संख्या कम होती है।

4. कलेक्टर धारा एवं एमिटर धारा का अनुपात, धारा लाप (current gain) कहलाता है।
5. दोनों प्रकार के ड्रॉजिस्टर में,

$$I_E = I_B + I_C$$

तथा

$$\alpha = \frac{I_C}{I_E}$$

...(i)

अथवा

$$I_C = \alpha I_E$$

...(ii)

प्रृष्ठन 5. ड्रॉजिस्टर में क्षरण धारा को समझाइए। इस पर लाप का क्या प्रभाव पड़ता है?

उत्तर ड्रॉजिस्टर में क्षरण धारा ड्रॉजिस्टर में कलेक्टर-बेस जंक्शन विवर्त धायस में संयोजित किया जाता है। जंक्शन पर इस रिसर्वें धायस के कारण जंक्शन में एक उक्तम धारा (reverse current) प्रवाहित होती है (चित्र 2.4)। यह धारा पाइजारिटी कैरियर के रिसर्वें धायस के C-B जंक्शन में विसरण के कारण बहती है।

यह धारा I_{CEO} या I_{CO} द्वारा प्रवाहित की जाती है। इसे क्षरण धारा (leakage current) कहते हैं। इसके अतिरिक्त ड्रॉजिस्टर में E-B जंक्शन को फौरवर्ड वायरिंग के कारण कलेक्टर धारा I_{CE} प्रवाहित होती है जिसका मान ω_E है। इस प्रकार यायरह ड्रॉजिस्टर में दो धाराएँ प्रवाहित होती हैं, एक ω_E तथा दूसरी I_{CO} ।

अतः $I_C = \omega_E + I_{CO}$... (i)

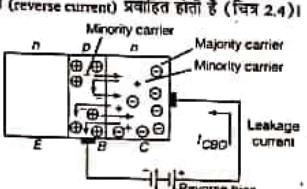
यदि E-B जंक्शन पर कोई धायस नहीं है, तब $\omega_E = 0$ तथा $C-B$ जंक्शन में विवर्त धायस के कारण सोनेकेज धारा प्रवाहित होती है जिसका मान ω_E है। इस प्रकार यायरह ड्रॉजिस्टर में बेस क्षेत्र में दो धाराएँ प्रवाहित होती हैं, एक ω_E तथा दूसरी I_{CO} ।

अतः $I_C = \omega_E + I_{CO}$... (i)

यदि E-B जंक्शन पर कोई धायस नहीं है, तब $\omega_E = 0$ तथा $C-B$

जंक्शन में विवर्त धायस के कारण सोनेकेज धारा प्रवाहित होती है रही। अर्थात् जब $V_{EB} = 0$, तब समीकरण (i) से

$I_C = I_{CO}$... (i) $(\because I_E = 0)$



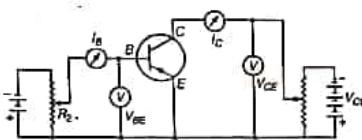
चित्र 2.4 n-p-n ड्रॉजिस्टर में क्षरण धारा (I_{CO})

ट्रांजिस्टर क्षण धारा, I_{CBO} पर ताप का प्रभाव किसी ट्रांजिस्टर की क्षण धारा I_{CBO} का आधार, उस ट्रांजिस्टर के ताप पर आपारित होता है। ताप बढ़ने पर, I_{CBO} का मान बढ़ता है तथा इसके विपरीत ताप कम होने पर, I_{CBO} का मान भी घटता है। उदाहरण के लिए, 2N708 एक ट्रांजिस्टर है जिसका 25°C पर $I_{CBO} = 0.025\text{ }\mu\text{A}$ तथा 150°C पर $I_{CBO} = 15\text{ mA}$ होता है अर्थात् 125°C ताप बढ़ने पर, I_{CBO} का मान लगभग 600 गुना बढ़ जाता है। ताप बढ़ने पर I_{CBO} के बढ़ने का कारण यह है कि ताप से अर्द्धवात्करण से कुछ संस-संयोक्त बंध (covalent bonds) हटने का कारण, बैस एवं कोकेटर क्षेत्र में माइक्रोट्राई कैरिस्म दृष्टन हो जाते हैं तथा इन माइक्रोट्राई कैरिस्म के प्रभाव कोकेटर-बैस परिक्षेत्र में क्षण धारा I_{CBO} में व्यवहृत होते हैं। अतः ताप बढ़ने के कारण इन माइक्रोट्राई कैरिस्म के बढ़ने से I_{CBO} धारा का मान भी बढ़ता है।

प्रैष्ण ६. कॉमन एमिटर बन्ध को समझाइए तथा इसके इनपुट एवं आउटपुट अभिव्यक्ति तिथिए

अध्ययन Bipolar ट्रान्जिस्टर के CE विभास को खींचिये। इसके इनपुट एवं आउटपुट अभिलक्षणों को खींचिये तथा संकेप में उनकी व्याख्या कीजिए।

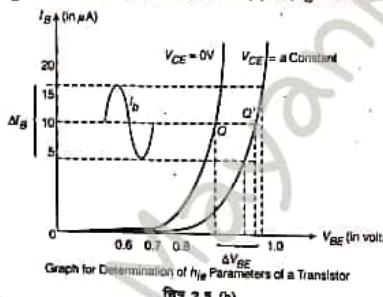
उत्तर कौन एमिटर बच्य को भूसंरक्षित उत्सर्वक बच्य भी कहते हैं। इसमें इनपुट टार्मिनल पर बेस तथा एमिटर होते हैं। इस प्रकार एमिटर टार्मिनल इनपुट तथा आउटपुट टार्मिनल में कौपन होता है।



चित्र 2.5 (a) कॉमन एमिटर परिष्य

इसके इनपुट एवं आउटपुट अधिलक्षण निम्न हैं

1. हनुमत अग्रिमाण केलेकर-एमिटर थोटेज, $V_{CE} = 0V$ (स्विर रख कर, बेस-एमिटर थोटेज (V_{BE}) में धूम करते हुए)। प्राप्त को शुल्क से ठीक व बराबर स्ट्रोब में बदलते हैं तथा प्रयोक I_B के बाने के लिए संसाधन V_{BE} वाले गोले को नोट करते हैं। अब V_{CE} को कुछ उच्च मान पर रख कर, दूपरी विधि को दोहराते हैं तथा प्रयोक I_B के अनुसार, V_{CE} व I_C के मध्य वक्रों को खोजते हैं। चित्र 2-5 (b) में इनपुट अग्रिमाण को प्रदर्शित किया गया है।



प्रिय 2.5 (b)

जब $V_{CE} = 0V$ है और एमिटर-बेस जंक्शन कारबॉर्ड में है तो यह फारवर्ह बायस्टड डायोड की प्रतीक्षा करता है। अतः इस जबरदस्य में इनपुट अभिवृक्षण, फारवर्ह बायस्टड-डायोड के समान हो जाते हैं। परन्तु V_{CE} में घटाव करते

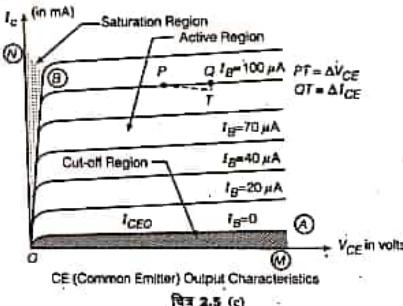
कलेक्टर-वेस जंबवान रिवर्स बायास में होता है जिससे बेस-कलेक्टर के मध्य डिप्लोशन सेप बढ़ जाता है, इसके फलस्वरूप बेस की प्रभावी चौड़ाई कम हो जाती है, जिससे I_g का भान कम हो जाता है। अतः I_g के भान को पहले यादे भान के बावजूद करने के लिए V_{se} के भान में चुंड़ि करनी पड़ती है; इसलिए इनपुट ब्रॉक दाढ़ियों ओर (right side) स्थानान्तरित (shift) हो जाती है।

2. आटटुरुट अभिलक्षण इसमें बैंस धारा I_B को एक ठंडत नियम (constant) मान पर रखकर, V_{CE} के मान को शून्य से प्राप्त करके बराबर स्टेप में बढ़ाव करते हुए संगत I_C मान को नोट करते हैं। इसी प्रकार कुछ भिन्न I_B के स्थिर मात्रों पर V_{CE} एवं संगत I_C के मान नोट करते हैं तथा अब I_B के विविध स्थिर मात्रों के लिए I_C versus (v_s) V_{CE} की कार्य को खीचते हैं। आटटुरुट अभिलक्षण को चित्र में 2.5 (c) में प्रदर्शित किया गया है।

आटटुरुट अभिलक्षण में निम्न तात्त्व दर्शाते हैं-

(i) संतुल-धैर Saturation Region चित्र 25 (c) में OB व ON (Y-अक्ष) रेखाओं के बीच क्षेत्र, हचड (hatched) किया गया है को संतुल धैर व्याप्ति OB रेखा को संतुल रेख (Saturation Line) कहते हैं।

इस क्षेत्र में ट्रांजिस्टर के दोनों जंबूकान (E-B एवं B-C संधियों) लागभग समाप्त होने के कारण, V_{CE} में थोड़ा परिवर्तन भी I_C में अधिक परिवर्तन उत्पन्न करता है। इसमें ट्रांजिस्टर संतुल अवस्था में होता है अर्थात् ट्रांजिस्टर के एकांश बोर्टेज $V_{CE} = 0V$ होता है।



पृष्ठ 2-5 (c)

- (ii) कट-ऑफ लेबल Cut off Region रेखा OA वर OX -अक्ष के मध्य का क्षेत्र, कट-ऑफ क्षेत्र कहलाता है, इसे हीवे द्वारा दिखाया गया है तथा $I_{OA} = 0$ पर छोंची गयी OA आउटपुट चक्र I_{CDO} है जिसे कारण पारा कहते हैं। I_{CDO} शब्द प्रदर्शित करता है

I_{CEO} : Collector to emitter leakage current with open base

इस क्षेत्र में द्वांजिस्टर को दोनों संधियाँ रिवर्स बायपस में होने के कारण, यह 'ऑफ' अवस्था में रहता है तथा पूर्ण प्रयुक्ति बोल्टेज कलेक्टर-एमिटर के एक्सोंस होता है अर्थात् $V_{CE} = V_{CC}$ होता है।

(iii) सक्षिप्त क्षेत्र Active Region OA व OB रेखाओं के मध्य का क्षेत्र, जो कि वैचेद नहीं है, ट्रांजिस्टर का सक्रिय क्षेत्र कहलाता है। इस क्षेत्र में सभी वक्त लगभग समानांतर होते हैं। इस क्षेत्र में, एपिट्र-बेस जंक्शन फारारट ब्यास में तथा कलेक्टर बेस जंक्शन रिवर्स ब्यास में होते हैं। यदि ट्रांजिस्टर से रेखाय प्रवर्धन (Linear amplification) प्राप्त करना हो तो ट्रांजिस्टर का सचिलत इस क्षेत्र में करते हैं।

पहला 7. विद्युत में विभेद कीजिए।

- (i) I_{CSO} व I_C

(ii) कैस्कोड व कैस्केड

42 — VIDYA पॉलिटेक्निक QUESTIONS BANK

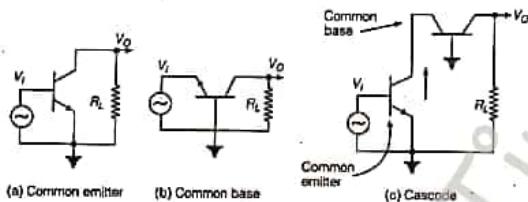
उच्चर (i) धारण धारा I_{CE} ड्राइविस्टर में कलोक्टर-बेस जंक्शन रिवर्स बायस में संग्रहित किया जाता है। C-B जंक्शन पर इस रिवर्स बायस के कारण जंक्शन में एक उल्कम धारा (reverse current) प्रवाहित होती है। यह धारा माइलोटी कैरियर के C-B जंक्शन में विस्थाप के कारण बहती है। यह धारा I_{CE} या I_C द्वारा प्रतिनिधित्व की जाती है। इसे धारण धारा (leakage current) भी कहते हैं।

इसके अतिरिक्त ड्राइविस्टर में E-B जंक्शन की फॉर्मर्वर्ड बायसिंग के कारण कलोक्टर धारा I_C प्रवाहित होती है जिसका मान α_{IE} के बराबर होता है।

इस प्रकार धारण धारा I_C ड्राइविस्टर के कलोक्टर सीट में दो धाराएँ प्रवाहित होती हैं, एक αI_E तथा दूसरी I_{CE} ।

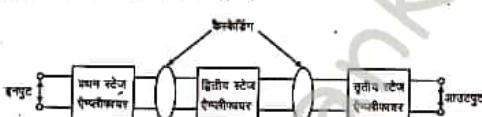
संग्रहक धारा I_C Collector current I_C ड्राइविस्टर के अन्दर विद्युत धारा का प्रवाह कोटों के उत्तरांक से संग्रहक को और चलने के कारण होता है, प्रचलन के द्वारा ड्राइविस्टर के संग्रहक के टार्मिनल C से बाहर निकलने वाली धारा को संग्रहक धारा (collection current) I_C कहते हैं।

(ii) कैस्कोड Cascode कैस्कोड कन इनपुट इम्पोडेंस तथा उच्च बैण्डविद्युत वाले कॉमन बेस प्रवर्धक से प्राप्त होने वाले आउटपुट को कम लाभ तथा उच्च इनपुट इम्पोडेंस वाले कॉमन ऐम्पियर के इनपुट के रूप में देखा उच्च बैण्डविद्युत का प्रवर्धक प्राप्त किया जाता है। अतः कैस्कोड प्रवर्धक कॉमन ऐम्पियर तथा कॉमन बेस का संयुक्त परिपथ है।



चित्र 2.6

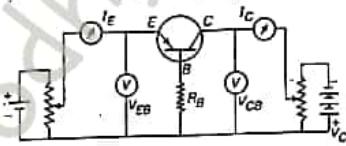
कैस्कोड Cascode कई ऐम्पलीफायर को विभिन्न स्टेजों में जोड़ने के लिए हम कैस्कोडिंग हिक्वाइस (Cascading device) का प्रयोग करते हैं जैसा चित्र 2.7 में दर्शाया गया है। एक स्टेज को ऐम्पलीफायर को दूसरी स्टेज कैस्कोडिंग हिक्वाइस के द्वारा जोड़ने को प्राक्रिया को कैस्कोडिंग कहते हैं।



चित्र 2.7 नल्टीस्टेज ऐम्पलीफायर कैस्कोडिंग हिक्वाइस के साथ

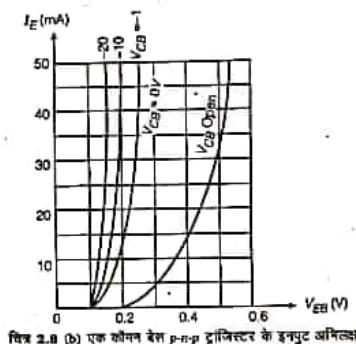
प्र० 8. कॉमन बेस दन्त्य के इनपुट एवं आउटपुट अभिलक्षण समझाइए।
उच्चर इनपुट अभिलक्षण कॉमन बेस परिपथ में बेस टार्मिनल, आउटपुट तथा इनपुट दोनों में कॉमन होता है। चित्र 2.8 (a) में कॉमन बेस ड्राइविस्टर के अभिलक्षण ज्ञात करने के लिये परिपथ प्रदर्शित किया गया है। परिपथ में p-n-p ड्राइविस्टर प्रयुक्त किया गया है। इस प्रणाली में इनपुट, ऐम्पियर एवं बेस के मध्य दो जाती हैं तथा आउटपुट, कलोक्टर एवं बेस टार्मिनल के मध्य ग्राहक होती है। इनपुट बोल्टेज V_{BE} तथा इनपुट धारा I_E है। V_{BE} तथा I_E के मध्य खोजे गये वक्र (स्पर कलोक्टर बोल्टेज V_{CE} पर) इनपुट अभिलक्षण कहलाते हैं।

एनालॉग इलेक्ट्रॉनिक्स = बाइपोल ड्राइविस्टर — 43



चित्र 2.8 (a) कॉमन बेस परिपथ

चित्र 2.8 (b) में कॉमन बेस परिपथ के इनपुट अभिलक्षण (input characteristics) प्रदर्शित किये गये हैं। इन अभिलक्षणों को प्राप्त करने के लिये आउटपुट साइड में V_{CE} को विघ्र रखा जाता है। इनपुट साइड में तर्जे परिवर्तीं प्रतिरोध द्वारा V_{BE} में जो परिवर्तन वर्त I_E साथ मान नोट किये जाते हैं। चित्र 2.8 (a) से स्पष्ट है कि E-B जंक्शन परिवर्ड बायस में सम्बन्धित है तथा V_{BE} में परिवर्तन के बहुत कम फॉर्मर्वर्ड बायस में परिवर्तन करते हैं।



चित्र 2.8 (b) एक ज्ञात ज्ञात एनपीपी ड्राइविस्टर के इनपुट अभिलक्षण

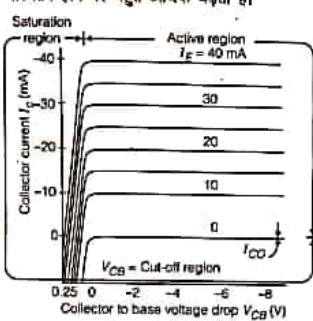
इनपुट अभिलक्षण, बायस में विभिन्न कलोक्टर बोल्टेज पर E-B जंक्शन के कॉरल्ड अभिलक्षण हैं। अभिलक्षणों से एक मुख्य तथ्य यह ज्ञात होता है कि V_{BE} का एक मान देता है जिसके नीचे ऐम्पियर धारा बहुत कम होती है। इस बोल्टेज को कट-इन (cut-in) बोल्टेज कहते हैं। जैसीमध्यम ड्राइविस्टर के लिये इसका मान 0.1 V तथा सिंलिकोन ड्राइविस्टर के लिये 0.5V होता है। आउटपुट अभिलक्षण कॉमन-बेस ड्राइविस्टर में स्पर ऐम्पियर धारा I_E पर कलोक्टर-बेस बोल्टेज V_{CE} तथा कलोक्टर धारा I_C में सम्बन्ध 'आउटपुट अभिलक्षण' कहलाते हैं। यह अभिलक्षण चित्र 2.8 (a) में प्रदर्शित परिपथ से ज्ञात किये जा सकते हैं।

हम जानते हैं कि p-n-p ड्राइविस्टर में ऐम्पियर से बेस को ईजैक्ट किये गये होल्स (holes) में से अधिकांश कलोक्टर सेन्टर में घूम जाते हैं। अतः I_C लगभग I_E के तुल्य होती है। आउटपुट अभिलक्षण खीचते समय I_E स्थिर रखी जाती है; अतः V_{CE} के परिवर्तन से I_C पर कोई विशेष प्रभाव नहीं होता ($\therefore I_C = I_E$)। चित्र 2.8 (c) में कॉमन बेस परिपथ के आउटपुट अभिलक्षण प्रदर्शित किये गये हैं। अभिलक्षणों से स्पष्ट है कि कलोक्टर धारा I_C का मान V_{CE} पर निर्भर नहीं करता।

आउटपुट अभिलक्षणों के अप सीन भाग हैं।

44 — VIDYA प्रौद्योगिक उत्तरांक QUESTIONS BANK

- सक्रिय क्षेत्र Active Region** जब इन्पुट धारा I_E शून्य होती है अर्थात् E-B जंक्शन पर कोई वायस नहीं होती तब $I_{CE} = I_C$ वह उक्तम सन्तुष्ट धारा (reverse saturation current) I_{CO} को प्रदर्शित करता है। यह धारा I_E जंक्शन पर विविह वायस होने के कारण प्रवाहित होती है। जब I_E का मान बढ़ाया जाता है, माना 10 mA, तब I_C जो I_E से कुछ ही कम होती है, कलेक्टर प्रतिपथ में प्रवाहित होती है। इन दोनों धाराओं I_C तथा I_E के अन्तर के दुल्य बेस धारा I_B होती है, क्योंकि इन दोनों धाराओं के अन्तर के दुल्य होल्स (equivalent holes) बेस में लुप्त हो जाते हैं।
- संतुष्ट क्षेत्र Saturation Region** बज्रों का $V_{CB} = 0$ से बायें वाला तथा $I_E = 0$ से काफ़र वाला भाग संतुष्टक्षेत्र कहलाता है। इस क्षेत्र में एमिटर तथा कलेक्टर जंक्शन दोनों फारिवड व्याख्या होते हैं; क्योंकि अभिलक्षण, $V_{CB} = 0$ से बायें साइट में है। इस क्षेत्र में V_{CB} कुछ परिवर्तित होता है तथा इस फारिवड व्याख्यासिंग के कारण I_C कलेक्टर गोल्डर में सूख परिवर्तित होने पर बहुत अधिक बढ़ती है।



चित्र 2.8 (c) कॉमन बेस p-n-p ड्राइवर के आउटपुट अभिलक्षण

कट-ऑफ क्षेत्र Cut-off Region शून्य एमिटर धारा ($I_E = 0$) पर वक्त मूल चिन्द्र से युजता है अन्यथा यह अन्य अभिलक्षणों के समान है। $I_E = 0$ से भीवे का मान, जिसमें दोनों जंक्शन विवर्त व्याख्या होते हैं, कट-ऑफ क्षेत्र कहलाता है।

चूंकि V_{CB} के परिवर्तन I_C पर कोई विशेष प्रभाव नहीं उत्पन्न करते; अतः कॉमन बेस परिपथ का गतिज निर्गत प्रतिरोध (dynamic output resistance) उच्च (लगभग 10 MΩ) होता है। चित्र 2.8 (c) से, ड्राइवर का गतिज निर्गत प्रतिरोध

$$r_o = \frac{\Delta V_{CB}}{\Delta I_C} \quad (\text{जब } I_E \text{ स्थिर है})$$

तथा कॉमन बेस परिपथ का धारा प्रवर्तन गुणांक (current amplification factor)

$$\alpha = \frac{\text{निर्गत धारा}}{\text{निविट धारा}}$$

$$\alpha_{dc} = \frac{I_C}{I_E}$$

$$\beta_{dc} = \frac{\Delta I_C}{\Delta I_E}$$

(जब V_{CB} स्थिर है)

या

तथा

एनालॉग इलेक्ट्रॉनिक्स बाइपोलर ट्रांजिस्टर — 45

प्रैक्ट 9. कॉमन बेस, कॉमन एमिटर तथा कॉमन कलेक्टर परिपथों की तुलनात्मक विवेचना कीजिए।

उच्चर कॉमन बेस, कॉमन एमिटर तथा कॉमन कलेक्टर की तुलना

कॉन्फिगरेशन (Configuration)	निविट गतिज प्रतिरोध (Dynamic input resistance, r_i)	निर्गत गतिज प्रतिरोध (Dynamic output resistance, r_o)	धारा प्रवर्तन गुणांक (Current amplification factor)	बोल्ट्ड-ब लाय (Voltage gain)	क्षरण धारा (Leakage current)	उपयोग (Use)
कॉमन बेस (common base configuration)	निम्न (low) (लगभग 100 Ω)	बहुत अधिक (लगभग 450 kΩ)	$\alpha = 0.98$	लगभग 150	I_{CO} बहुत कम (लगभग 5 μA)	उच्च आवृति अनुप्रयोग में
कॉमन एमिटर (common emitter configuration)	निम्न, परन्तु कॉमन बेस से अधिक (लगभग 45 kΩ)	अधिक (लगभग 750 Ω)	$\beta = 50$	लगभग 500	I_{CEO} कॉमन बेस से अधिक (लगभग 300 μA)	निम्न आवृति अनुप्रयोग जैसे ऑडियो एम्प्लिफायर प्रतिक्रिया मैचिंग एवं बफर स्टेज
कॉमन कलेक्टर (common collector configuration)	बहुत उच्च (लगभग 50 Ω)	निम्न (लगभग 750 kΩ)	$\gamma = 1 + \beta$	1 से कम	कम	

प्रैक्ट 10. क्षरण धारा I_{CEO} तथा I_{CO} में सम्बन्ध स्पाहित कीजिए।

उच्चर हम जानते हैं कि Common-Emitter में,

$$I_B = 0 \text{ तथा } I_C = I_{CEO}$$

हम जानते हैं कि Common-Base में,

$$I_C = \alpha I_E + I_{CO}$$

$$I_C = \alpha (I_E + I_B) + I_{CO}$$

$$I_C (1 - \alpha) = \alpha I_E + I_{CO}$$

$$I_C = \frac{\alpha}{1 - \alpha} I_E + \frac{I_{CO}}{1 - \alpha} \quad \dots(II)$$

कॉमन एमिटर कॉन्फिगरेशन के लिए

$$I_B = 0 \text{ और } I_C = I_{CO}$$

I_B तथा I_C का मान समीक्षण (II) में रखने पर, $I_{CO} = 0 + \frac{I_{CO}}{1 - \alpha}$

$$I_{CO} = \frac{I_{CO}}{1 - \alpha}$$

अतः

प्रैक्ट 11. Bipolar ट्रांजिस्टर के CE डिव्यास के लिये निम्नतितित सम्बन्ध की उत्पत्ति कीजिए

$$\alpha_{dc} = \frac{\beta_{dc}}{1 + \beta_{dc}}$$

उच्चर α_{dc} तथा β_{dc} की बीच सम्बन्ध Relation between α_{dc} and β_{dc}

हम जानते हैं कि

$$I_E = I_C + I_B \quad \dots(III)$$

46 — VIDYA प्रौढ़ियोगिक QUESTIONS BANK

समीकरण (i) को I_C से भाग देने पर

$$\frac{I_E}{I_C} = \frac{I_C}{I_C} + \frac{I_B}{I_C}$$

$$\frac{I_E}{I_C} = 1 + \frac{I_B}{I_C}$$

इस जानते हैं कि

$$\beta_{dc} = \frac{I_C}{I_B} \Rightarrow \frac{1}{\beta_{dc}} = \frac{I_B}{I_C}$$

$$\text{तथा } \alpha_{dc} = \frac{I_C}{I_E} \Rightarrow \frac{1}{\alpha_{dc}} = \frac{I_E}{I_C}$$

उपर दिये गये α_{dc} तथा β_{dc} के मान को समीकरण (ii) में रखने पर,

$$\begin{aligned} \frac{1}{\alpha_{dc}} &= 1 + \frac{1}{\beta_{dc}} \\ \frac{1}{\alpha_{dc}} &= \frac{\beta_{dc}}{\beta_{dc}} + 1 \\ \beta_{dc} - \alpha_{dc}(\beta_{dc} + 1) &= 0 \\ \alpha_{dc} &= \frac{\beta_{dc}}{1 + \beta_{dc}} \end{aligned}$$

प्रैक्ट 12. α, β तथा γ ने सम्बन्ध स्थापित कीजिए तथा परिभाषित कीजिए।

अवधा ट्रांजिस्टर के α, β में अंजक निर्गमित कीजिए।

अवधा α तथा β में सम्बन्ध स्थापित कीजिए।

उच्चार हम जानते हैं कि,

$$I_E = I_B + I_C$$

या

$$\frac{I_E}{I_B} = 1 + \frac{I_C}{I_B}$$

अतः

इस जानते हैं,

$$I_E = I_B + I_C$$

या

$$1 = \frac{I_B}{I_E} + \frac{I_C}{I_E}$$

$$\Rightarrow 1 = \frac{1}{\gamma} + \alpha$$

या

$$1 - \alpha = \frac{1}{\gamma}$$

$$\Rightarrow \gamma = \frac{1}{1 - \alpha}$$

इस जानते हैं,

$$I_E = I_B + I_C$$

या

$$\frac{I_E}{I_C} = \frac{I_B}{I_C} + 1$$

$$\frac{1}{\alpha} = \frac{1}{\beta} + 1$$

या

$$\frac{1}{\alpha} - 1 = \frac{1}{\beta}$$

$$\frac{1 - \alpha}{\alpha} = \frac{1}{\beta}$$

या

$$\beta = \frac{\alpha}{1 - \alpha}$$

$$\gamma = \frac{1 + \beta}{\alpha}$$

या

$$\alpha = \frac{\beta}{1 + \beta}$$

एवं लॉग इलेक्ट्रॉनिक्स बाइबलटर — 47

द्यारा प्रवर्धन गुणांक (a) कलेक्टर धारा (I_C) एवं एमिटर धारा (I_E) का अनुपात (a) एल्फा द्वारा प्रकट किया जाता है जो परिषय का धारा प्रवर्धन गुणांक कहलाता है।

$$a = \frac{I_C}{I_E}$$

इसका मान कभी भी 1 से अधिक नहीं हो सकता। कॉमर्शियल ट्रांजिस्टर में a का मान 0.95 से 0.99 तक होता है। आधार संग्राहक द्यारा प्रवर्धन गुणांक (b) यह संग्राहक धारा तथा बेस धारा का अनुपात होता है जिसे आधार संग्राहक धारा प्रवर्धन गुणांक कहते हैं।

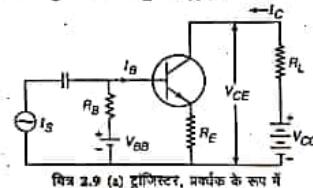
$$b = \frac{I_C}{I_B}$$

एमिटर इन्डिकेशन दक्षता (γ) यह एमिटर धारा तथा बेस धारा का अनुपात होता है, इसे γ से प्रदर्शित करते हैं। इसका मान भी 1 से अधिक नहीं होता है।

$$\gamma = \frac{I_E}{I_B}$$

प्रैक्ट 13. ट्रांजिस्टर ऐम्पीफायर में D.C. भार रेखा की अवधारणा को समझाए। अभितक्षण वर्कों पर इसे कैसे लिखें?

उच्चार डी०सी० भार रेखा चित्र 2.9 (a) में एक कॉमन एमिटर प्रवर्धक का परिषय प्रदर्शित किया गया है। परिषय में V_{BE} बेस धारा बैटरी है। प्रतिरोध R_B तथा बैटरी V_{BE} इस प्रकार समायोजित किये जाते हैं कि बैस-एमिटर बैटरी वॉल्ट बैटरी V_{CE} में लोड-प्रतिरोध R_L तथा बैटरी V_{CC} संयोजित है। बैटरी V_{CC} , कलेक्टर परिषय में विद्युत जक्षियों की पूर्ति (supply) करते हैं।



चित्र 2.9 (a) ट्रांजिस्टर, प्रवर्धक के रूप में

इनपुट सिग्नल बेस एवं एमिटर के मध्य प्रयुक्त किया जाता है। परिषय में सिग्नल स्रोत (signal source) I_S डॉट्ड (dotted) दिखाया गया है। आवश्यकता होने पर प्रवर्धक को सिग्नल दिया जा सकता है। बैब प्रवर्धक को कोई सिग्नल नहीं दिया जाता, तब कलेक्टर परिषय में डी०सी० धारा I_C प्रवाहित होती है। चित्र 2.9 (a) से कलेक्टर परिषय में,

$$V_{CC} = V_{CE} + I_C R_L$$

$$V_{CE} = V_{CC} - I_C R_L \quad \dots (1)$$

समीकरण (i) कलेक्टर-एमिटर बोल्टेज V_{CE} तथा कलेक्टर धारा I_C में सम्बन्ध प्रदर्शित करती है।

चित्र 2.9 (b) में एक कॉमन एमिटर प्रवर्धन के कलेक्टर अभितक्षण (आउटपुट अभितक्षण, $V_{CE} - I_C$ चक्र) प्रदर्शित किये गये हैं। समीकरण (i) में,

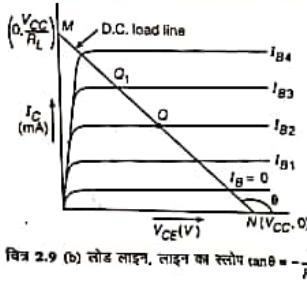
यदि, $I_C = 0$, तब

$$V_{CE} = V_{CC}$$

यदि $V_{CE} = 0$, तब

$$I_C = \frac{V_{CC}}{R_L}$$

अतः ये दो विन्दु ($V_{CC}, 0$) तथा $\left(0, \frac{V_{CC}}{R_L}\right)$ समीकरण (i) को सन्तुष्ट करते हैं।



चित्र 2.9 (b) लोड लाइन, लाइन का स्लोप $\tan \theta = -\frac{1}{R_L}$

इन दोनों विन्डुओं से गुजरने वाली रेखा लोड लाइन कहलाती है। ये दोनों विन्डु ($V_{CC}, 0$) तथा $(0, \frac{V_{CC}}{R_L})$ प्रवर्धक के कलेक्टर अभिलक्षण चित्र 2.9 (b) में विन्डु अंकित किये गये हैं। इन विन्डुओं को भिन्नाने वाली रेखा MN छाँसों लोड लाइन (D.C. load line) कहलाती है।

भार लाइन का उपर्योग कौमन एमिटर प्रवर्धक के विश्लेषण के लिए शान्त प्रचालन स्थिति (quiescent condition) में (अर्थात् जब प्रवर्धक को कोई इनपुट सिग्नल न दिया गया हो) कलेक्टर धारा I_C , तथा कलेक्टर लोडेज V_{CE} का मान ज्ञात होना आवश्यक है। ये मान लोड लाइन द्वारा सरलता से ज्ञात किये जा सकते हैं। इस विधि में R_L तथा V_{CC} के ज्ञात मान पर, कलेक्टर अभिलक्षण पर दो विन्डु ($V_{CC}, 0$) तथा $(0, \frac{V_{CC}}{R_L})$ प्लाट किये जाते हैं जिससे लोड लाइन तथा प्रचालन विन्डु प्राप्त होता है। प्रचालन विन्डु Q से किसी विशेष (particular) बेस धारा पर I_C तथा V_{CE} का मान शून्य सिग्नल स्थिति (zero signal condition) में ज्ञात किया जा सकता है।

प्रश्न 14. एक ट्रांजिस्टर में धारा साम्भ भ का मान 60 है। यह कॉमन बेस पद्धति में संयोजित है। स्थिर कलेक्टर वोल्टेज पर यदि एमिटर में 2 mA a.c. धारा प्रवाहित हो रही हो, तब a.c. कलेक्टर धारा का मान क्या होगा?

उत्तर हम जानते हैं कि

$$\beta = \frac{\alpha}{1-\alpha}$$

$$\text{अतः } 60 = \frac{\alpha}{1-\alpha} \quad \text{या } \alpha = \frac{60}{61}$$

परन्तु,

$$\alpha = \frac{\Delta I_C}{\Delta I_E}$$

$$\therefore \Delta I_C = \alpha \times \Delta I_E = \frac{60}{61} \times 2 \text{ mA} \\ = 1.967 \text{ mA}$$

प्रश्न 15. एक CE प्रवर्धक के कलेक्टर परिपथ में लोड प्रतिरोध का मान 4 kΩ है तथा $V_{CC} = 12 \text{ V}$ है। यदि शून्य सिग्नल पर कलेक्टर धारा

$$I_C = 100 \times 20 \times 10^{-6} = 2 \times 10^{-3} \text{ amp}$$

$$V_{CE} = V_{CC} - I_C R_L = 12 - 2 \times 10^{-3} \times 4 \times 10^3 = 4 \text{ volt}$$

ज्ञात करें।

$$I_B = 20 \times 10^{-6} \text{ amp}, \quad \beta = 100$$

$$R_L = 4 \text{ k}\Omega \quad V_{CC} = 10 \text{ V}$$

शून्य सिग्नल पर कलेक्टर धारा

उत्तर

$I_C = 100 \times 20 \times 10^{-6} = 2 \times 10^{-3} \text{ amp}$

$$V_{CE} = V_{CC} - I_C R_L = 12 - 2 \times 10^{-3} \times 4 \times 10^3 = 4 \text{ volt}$$

एनालॉग इलेक्ट्रॉनिक्स बाइबल ट्रांजिस्टर 49

अतः प्रचालन विन्डु के निरूपण

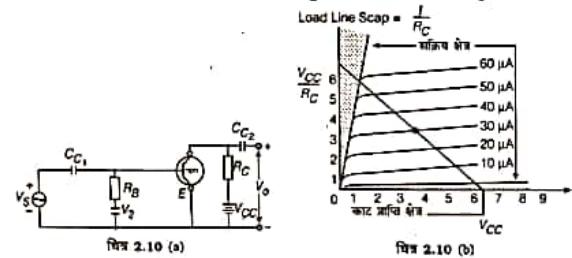
$$I_C = 2 \text{ mA}$$

$$\text{तथा } V_{CE} = 4 \text{ V}$$

प्रश्न 16. ट्रांजिस्टर को प्रवर्धक (amplifier) के रूप में कैसे प्रयुक्त (use) करोगे? समझाइए। परिपथ आरेख दीजियो। दिए गए धारा भार रेखा तथा प्रचालन विन्डु को समझाइए।

उत्तर BJT सिग्नल को एम्प्लीफार्ड कैसे करता है? व्याख्या कीजिये। CE विन्यास में D.C. लोड लाइन की समीकरण भी लिखिए।

उत्तर ट्रांजिस्टर प्रवर्धक परिपथ संलग्न चित्र 2.10(a) में दर्शाया गया है, यहाँ पर n-p-n ट्रांजिस्टर प्रयोग किया गया है। इस परिपथ आरेख में बैटरी V_{BB} उत्सर्जक सर्विस को मध्यम अग्र अभिनवि (forward bias) तथा बैटरी V_{CC} संग्राहक का उच्च उत्तम अभिनवि (inverse bias) प्रदान करते हैं। प्रतिरोध R_B बैटरी धारा को किसी निश्चिक दिये गये मान तक सीमित रखता है। प्रतिरोध R_E संग्राहक परिपथ में लोड का कार्य करता है जिसके सिरों पर प्रवर्धित A.C. signal (प्रवर्धित आउटपुट) V_O प्राप्त करता है। जिस A.C. Input signal को प्रवर्धित करना होता है, उसे युग्म घटाव (coupling capacitance) C_1 के द्वारा बैस पर लगाया जाता है। पारिता केवल A.C. धारा को ही पास करती है तथा D.C. धारा को रोक देती है। इस प्रकार युग्म घटाव C_1 आउट-पुट दर्शक तरंगत पर D.C. धारा को जाने से रोकती है। आउटपुट दर्शक (output terminal) पर केवल A.C. ही पहुँचती है। इस प्रकार लोड R_L पर केवल प्रवर्धित A.C. signal ही प्राप्त होता है। इस प्रकार लोड R_L पर केवल प्रवर्धित A.C. signal ही प्राप्त होता है।



चित्र 2.10 (a)

चित्र 2.10 (b)

चित्र 2.10 (b) में एक उपर्योगित उत्सर्जक ट्रांजिस्टर को निर्णय अभिलक्षणिक (output characteristics of common emitter transistor) दर्शाया गया है। निर्णय अभिलक्षणिक छोंचने के लिए उत्सर्जक संग्राहक बैलेज (V_{CE}) तथा संग्राहक धारा (I_C) के बीच ग्राफ खोचता होता है। इसकी महायता से बैस धारा (I_B) का मान नियम करते हैं। निर्णय परिपथ में R_2 को सहायता से उत्सर्जक संग्राहक बैलेज V_{CE} का मान voltmeter (V) से संगत संग्राहक धारा (I_C) का मान (mA) पढ़ लेते हैं। अब V_{CE} को बदलते जाते हैं तथा इससे प्रत्येक मान के लिये I_C का मान ज्ञात करते जाते हैं और V_{CE} धारा I_C के बीच ग्राफ छोंच लेते हैं। इसी ग्राफ को निर्णय अभिलक्षण (output characteristic) कहते हैं।

माना कि प्रवर्धक परिपथ के इनपुट (Input) में कोई सिग्नल (signal) नहीं लगा है। परिपथ को इस अवस्था को शान्त अवस्था (quiescent) कहते हैं। इस अवस्था को चित्र 2.10 (b) में दर्शाया गया है। बैटरी V_{CC} द्वारा लोड प्रतिरोध (load resistance) R_L तथा ट्रांजिस्टर में धारा I_C प्रवाहित होती है जिसके कारण R_C सिरों पर एक विभवात (voltage drop) हो जाता है।

विभवात $I_C R_C$ को मुव्वत चित्र 2.10 (b) में दर्शायी गयी है। ऐसे विभव ट्रांजिस्टर के सिरों पर लगा होता है जिसे V_{CE} से प्रतिलिपि करते हैं।

अब किर्घोर्फ का नियम (Kirchhoff's law) हमारे पर,

$$V_{CC} = I_C R_C + V_{CE}$$

50 — VIDYA पॉलिटेक्निक QUESTION BANK

या

$$I_C = \frac{V_{CE} - V_{CE}}{R_C}$$

या

$$I_C = \frac{V_{CE} - V_{CE}}{R_C - R_C} \quad \dots(1)$$

यह समीकरण $y = mx + c$ के प्रकार की है जो सरल रेखा का समीकरण है जिसका ढाल (slope), m है। यदि ट्रांजिस्टर के आउटपुट अभिलक्षण वक्रों (I_C तथा V_{CE} के बोचवक) पर इस समीकरण का ग्राफ खोचें तो यह सरल रेखा का तथा इसका ढाल,

$$m = -\frac{1}{R_C}$$

तथा I_C अक्ष पर कटा अंतःखण्ड,

$$C = \frac{V_{CE}}{R_C}$$

यही प्रदर्शित सरल रेखा है। D.C. load लाइन खोचने के लिये एक विन्दु V_{CE} अक्ष तथा एक विन्दु I_C अक्ष पर जाते करते हैं। इन्हीं प्राप्त विन्दुओं को मिलाने पर D.C. load लाइन प्राप्त हो जाती है।

V_{CE} अक्ष के लिये I_C शून्य होती है तथा I_C अक्ष के लिये V_{CE} शून्य होती है; अतः समीकरण (1) में घान रखने पर,

$$V_{CE} = V_{CC}$$

$$I_C = \frac{V_{CC}}{R_C}$$

[जब $I_C = 0$ है]

इस प्रकार सोड लाइन की सहायता से निम्नलिखित ट्रांजिस्टर तथ्य (gain) प्राप्त कर सकते हैं— (उधयनिष्ठ उत्सर्वक ट्रांजिस्टर प्रवर्धक के लिये तथ्य)

(i) धारा लघि या लाभ Current Gain

$$\beta = \frac{\Delta I_C}{\Delta I_E}$$

[जहाँ V_{CE} स्थिर (constant) होती है]

या

$$\beta = \frac{\alpha}{1-\alpha}$$

(ii) वोल्टेज लघि या लाभ Voltage Gain

$$\text{इस प्रबन्ध में वोल्टेज लघि या लाभ (gain) } = \frac{\text{आउटपुट वोल्टेज (output voltage)}}{\text{इनपुट वोल्टेज (input voltage)}}$$

$$= \frac{\text{आउटपुट धारा} \times \text{आउटपुट प्रतिरोध (output power)}}{\text{इनपुट धारा} \times \text{इनपुट प्रतिरोध (input voltage)}}$$

$$= \frac{I_C \times R_C}{I_B \times R_E} = \frac{\beta \times R_C}{R_B}$$

(iii) शक्ति लघि या लाभ Power Gain

$$\text{इस प्रबन्ध में वोल्टेज लघि या लाभ (gain) } = \frac{\text{आउटपुट शक्ति (output power)}}{\text{इनपुट शक्ति (input power)}}$$

$$= \frac{P_{(out)}}{P_{(in)}} = \frac{V_C \times I_C}{V_B \times I_B}$$

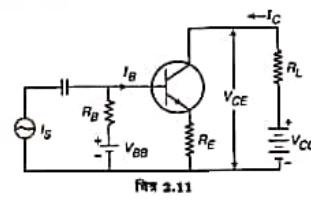
$$= \text{वोल्टेज लाभ (voltage gain)} \times \text{धारा लाभ (current gain)}$$

$$\text{इसे प्रकार शक्ति लघि या लाभ } = \frac{I_C^2 \times R_C}{I_B^2 \times R_B} = \frac{\beta^2 \times R_C}{R_B}$$

प्रश्न 17. चित्र 2.11 के कॉमन एमिटर परिपथ में भार प्रतिरोध $1 k\Omega$ तथा बेस अभिनन्ति प्रतिरोध $100 k\Omega$ है।

यदि कलेक्टर एवं बेस, दोनों शक्ति स्रोत (power supplies) 10 वोल्ट के हों, तब प्रचातन विन्दु की विधि जात कीजिए।

एनालॉग इलेक्ट्रॉनिक्स • बाइपोलर ट्रांजिस्टर — 51



ठंडा $R_L = 1000 \Omega$

$R_B = 100 k\Omega$

$V_{CC} = 10$ वोल्ट

$V_{BB} = 10$ वोल्ट

लोड लाइन खोचने के लिये विन्दु M तथा N की स्थिति निम्न प्रकार जाती की जा सकती है

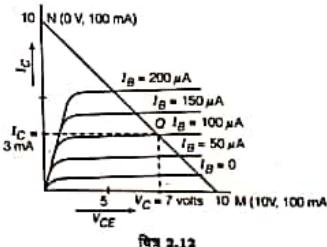
जब $I_C = 0$, तब $V_C = V_{CC} = 10$ V अर्थात् कलेक्टर वोल्टेज का मान 10 वोल्ट होने पर I_C कट-ऑफ हो जायेगी। इसे प्रकार जब,

$V_C = 0$

$$\text{तब, } I_C = \frac{V_{CE}}{R_C} = \frac{10}{10^3} = 10 \text{ mA}$$

अतः विन्दु M तथा N के निर्देशांक (coordinates) क्रमशः: $(10, 0, 10 \text{ mA})$ होंगे।

चित्र 2.12 में कलेक्टर अभिलक्षणों पर सोड लाइन MN प्रदर्शित की गयी है। इनपुट परिपथ में बेस धारा, गणना से जात की जा सकती है।



चित्र 2.12

$$I_B = \frac{V_{BB}}{R_B} = \frac{10}{100 \times 10^3} = 100 \mu\text{A}$$

इस प्रकार $100 \mu\text{A}$ बेस धारा पर अभिलक्षण वक्र एवं सोड लाइन MN का कटान विन्दु Q , प्रचातन विन्दु होगा। इस विन्दु के निर्देशांक $(7\text{volt}, 3\text{mA})$ हैं।

इस अवस्था में Q विन्दु के निर्देशांक के आधार पर,

$V_{CE} = 7$ volt

$I_C = 3$ mA

प्रश्न 18. एक ट्रांजिस्टर में $\beta = 100$ तथा $I_{CO} = 5 \mu\text{A}$ है। यदि ट्रांजिस्टर कॉमन एमिटर परिपथ से संयोजित है तथा $R_B = 0$ एवं $I_C = 1$ mA, तब α, I_{CEO}, I_S तथा I_E का मान जात कीजिए।

ठंडा हम जानते हैं कि

$$\alpha = \frac{\beta}{1+\beta} = \frac{100}{1+100} = \frac{100}{101} = 0.99$$

$$I_{CEO} = (1+\beta) I_{CO}$$

$$\begin{aligned}
 &= (1 + 100) 5 \times 10^{-6} = 505 \mu\text{A} \\
 I_C &= \beta I_B + I_{CEO} \\
 I_C - I_{CEO} - \beta I_B &= 1000 \mu\text{A} - 505 \mu\text{A} = 495 \mu\text{A} = 4.95 \mu\text{A} \\
 I_B &= \frac{I_C - I_{CEO}}{\beta} = \frac{1000 \mu\text{A} - 505 \mu\text{A}}{100} = 4.95 \mu\text{A} \\
 I_E &= I_B + I_C \\
 &= 4.95 \mu\text{A} + 1000 \mu\text{A} = 1004.95 \mu\text{A} \\
 &= 1.00495 \text{ mA}
 \end{aligned}$$

प्रश्न 19. एक कॉमन एमिटर p-n-p ड्राइविस्टर में $\beta = 135$ है। I_{CEO} का मान $10 \mu\text{A}$ है। यदि एमिटर धारा 50 mA हो, तब I_B तथा I_C का मान ज्ञात कीजिए।

हल

$$\begin{aligned}
 I_{CEO} &= (1 + \beta) I_{CO} = (1 + 135) 10 \mu\text{A} = 1350 \mu\text{A} \\
 &= 1.35 \text{ mA} \\
 I_C &= \beta I_B + I_{CEO} \\
 I_C &= 135 I_B + 1.35 \text{ mA} \\
 I_C - 135 I_B &= 1.35 \text{ mA} \quad \dots(i) \\
 I_B + I_C &= 50 \text{ mA} \quad \dots(ii)
 \end{aligned}$$

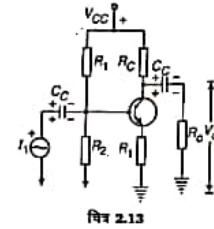
समीकरण (ii) से (i) को घटाने पर,

$$\begin{aligned}
 I_B + I_C &= 50 \text{ mA} \\
 -135 I_B + I_C &= 1.35 \text{ mA} \\
 136 I_B &= 48.65 \text{ mA} \\
 I_B &= \frac{48.65}{136} = 0.357 \text{ mA} \\
 I_C &= 50 \text{ mA} - I_B = 50 \text{ mA} - 0.357 \text{ mA} = 49.64 \text{ mA}
 \end{aligned}$$

प्रश्न 20. एकल अवस्था CE प्रवर्द्धक का परिपथ आरेख बनाइए। धारा तथा वोल्टेज तक्षियों की गणना कैसे करते हैं?

अथवा एकल देंज प्रवर्द्धक (CE) परिपथ का धारा ताप व वोल्टेज तक्षियों की गणना कीजिए। इसके लिए AC लोड लाइन का प्रयोग कीजिए।

उत्तर एकल धारण ड्राइविस्टर प्रवर्द्धक Single-stage Transistor Amplifier चित्र 2.13 में विभव विभाजक बायस परिपथ दिखाया गया है जिसको सभी प्रकार के प्रवर्द्धकों में प्रयोग किया जाता है; क्योंकि इसकी रचना बहुत सरल है तथा इससे प्रबलन बिन्दु का स्थायीकरण भी बहुत अच्छा होता है। यदि इस परिपथ में ए०सी० वोल्टेज को प्रतिष्ठित करते होते हैं तो परिपथ में कुछ अन्य घटक (components) भी लगाने पड़ते हैं। संधारित्र C_E को युग्म संधारित्र (coupling capacitors) कहते हैं। युग्म संधारित्र से ए०सी० सिग्नल सो प्रवाहित हो जाती है, किन्तु यह ए०सी० वोल्टेज को रोक देता है। अतः ये अवरोधी संधारित्र (blocking condenser) कहलाते हैं। संशालक तथा आउटपुट के मध्य युग्म संधारित्र C_C प्रतिरोध के R_o सिरों पर उत्तन आउटपुट वोल्टेज को संशालक के ए०सी० वोल्टेज से मुक्त रखता है। संधारित्र C_E को उपयोगी (Bypass) संधारित्र कहते हैं। इस संधारित्र C_E में से सभी ए०सी० धारा और उत्तर्जक से ग्राहण में घटती जाती है। यदि यह संधारित्र C_E परिपथ में न लगा हो तो प्रतिरोध R_E के लिए पर उत्तन हुआ ए०सी० वोल्टेज इनपुट ए०सी० वोल्टेज को प्रभावित करता है। ए०सी० सिग्नल के ऐसे पुनःनिविष्ट (feedback) को संधारित्र C_E सामान्य कर देता है। यदि संधारित्र C_E निम्न आवृत्तियों के सिग्नल को ठापना करता है तो यह उच्च आवृत्तियों के सिग्नल का भी बाह्यपास करता है। अतः हम संधारित्र C_E ऐसा लेते हैं जिसकी इनपुट सिग्नल की निम्नतम आवृत्तियों के लिये प्रतिवर्धता (Impedance) प्रतिरोध R_E की तुलना में कम हो अर्थात् संधारित्र C_E की प्रतिवर्धता $X_{CE} \geq R_E/10$.



प्रतिरोध R_o आउटपुट का कुल प्रतिरोध प्रदर्शित करता है। प्रथम चरण के प्रवर्द्धक से इनपुट सिग्नल का प्रवर्द्धन काफी नहीं होता है; अतः प्रवर्द्धकों के कई चरण प्रयोग में लाये जाते हैं। उस स्थिति में प्रतिरोध R_o द्वितीय चरण के लिये इनपुट प्रतिरोध होता है। प्रवर्द्धन ने इनपुट सिग्नल को कितना प्रवर्द्धित किया है, इसको वोल्टेज लाप (voltage gain) पद से व्यक्त करते हैं।

$$A_v = \frac{\text{आउटपुट ए०सी० वोल्टेज}}{\text{इनपुट ए०सी० वोल्टेज}} = \frac{V_o}{V_i}$$

प्रश्न 21. एक ड्राइविस्टर में $I_E = 5 \text{ mA}$, $I_C = 4.95 \text{ mA}$, $I_{CEO} = 200 \mu\text{A}$ है तो β तथा हारण धारा (I_{CEO}) ज्ञात कीजिए।

हल

$$\begin{aligned}
 \beta &= \frac{I_C}{I_B} = \frac{I_C}{I_E - I_C} \\
 &= \frac{4.95 \text{ mA}}{5 \text{ mA} - 4.95 \text{ mA}} = 99 \\
 I_{CEO} &= (1 + \beta) I_{CO} \\
 I_{CO} &= \frac{I_{CEO}}{1 + \beta} = \frac{200 \mu\text{A}}{100} = 2 \mu\text{A}
 \end{aligned}$$

ट्रांजिस्टर बायसिंग तथा स्थिरीकरण Transistor Biasing and Stabilisation

खण्ड 'A' : अतिलघु उत्तरीय प्रश्न

प्रश्न 1. स्थिरता गुणांक से आप क्या समझते हैं?

उत्तर स्थिरता गुणांक, कलेक्टर धारा I_C के सूक्ष्म परिवर्तन एवं कलेक्टर-बेस जंक्शन में प्रवाहित धारण धारा I_{CO} के सूक्ष्म परिवर्तन के अनुपात के तुल्य होता है।

प्रश्न 2. स्थिर बायस परिपथ के कोई दो तात्परियह!

उत्तर स्थिर बायस परिपथ के निम्नलिखित लाभ हैं।

- परिपथ स्थिर होता है; क्योंकि इसमें केवल एक प्रतिरोध को आवश्यकता होती है।
- गणना (calculations) सुधार होती है।

प्रश्न 3. Clipping का अर्थ क्या है?

उत्तर Clipping का अर्थ है कि किसी विद्युत अर्द्ध-चक्र में धारा अपने अधिकतम मान को आपात नहीं करती है।

प्रश्न 4. कलेक्टर बेस बायसिंग के लाभ लिखिए।

उत्तर 1. यह विधि स्थिर है तथा इसमें केवल एक प्रतिरोध R_B की आवश्यकता होती है।

- यह परिपथ प्रवासन विन्टु को कुछ स्थिरता प्रदान करता है। इस परिपथ की ऊपरी स्थिरता, स्थिर बायस परिपथ को तुलना में अच्छी है।

रिक्त स्थानों की पूर्ति कीजिए

- की स्थिरता ट्रांजिस्टर की बायसिंग में प्रयुक्त कम्पोनेंट्स पर निर्भर करती है। (प्रवासन विन्टु)
- प्रवासन विन्टु स्थिर अवस्था में परिपथ की परिस्थिति प्रकट करता है। (ट्रांजिस्टर)
- प्रवासन विन्टु के रिप्ट होने का एक मुख्य कारण है। (तापक्रम परिवर्तन)
- विभिन्न ट्रांजिस्टर परिपथों की स्थिरता की तुलना द्वारा की जाती है। ('स्थिरता गुणांक' 5)
- I_{CO} में चूंकि होने से में भी चूंकि होती है। (0c)

सत्य / असत्य

- तापक्रम में चूंकि होने से क्षरण धारा में चूंकि होती है। (सत्य)
- एक अच्छे बायसिंग परिपथ में तापक्रम परिवर्तन का कलेक्टर धारा पर कोई प्रभाव नहीं होता। (सत्य)
- एमिटर प्रतिरोध को बायसिंग करने से स्थिरता में सुधार होता है। (असत्य)
- p-n-p ट्रांजिस्टर के कलेक्टर पर बेस की तुलना में धनात्मक वोल्टेज दी जाती है। (असत्य)
- रिवर्स बायस अधिक होने पर पर्मल रन-अवे की प्रक्रिया होती है। (असत्य)
- प्रवासन विन्टु के रिप्ट होने का एक मुख्य कारण तापक्रम परिवर्तन है। (सत्य)

एकालोंग इलेक्ट्रोनिक्स ० ट्रांजिस्टर बायसिंग तथा स्थिरीकरण — 55

खण्ड 'B' : लघु एवं दीर्घ उत्तरीय प्रश्न

प्रश्न 1. स्थिरता गुणांक से आप क्या समझते हैं? ट्रांजिस्टर बायसिंग में प्रवासन विन्टु के रिप्ट होने के कारण बताइए।

उत्तर स्थिरता गुणांक Stability Factor विभिन्न ट्रांजिस्टर परिपथों की स्थिरता की तुलना की गुणांक '5' द्वारा की जाती है। स्थिरता गुणांक '5' की परिभाषा निम्न है।

$$5 = \frac{\partial I_C}{\partial I_{CO}}$$

अर्थात् स्थिरता गुणांक, कलेक्टर धारा I_C के सूक्ष्म परिवर्तन एवं कलेक्टर-बेस जंक्शन में प्रवाहित क्षरण धारा I_{CO} के सूक्ष्म परिवर्तन के अनुपात के तुल्य है। 5 का मान विभिन्न परिपथों के लिए भिन्न-भिन्न होता है। समीकरण (1) के अनुसार, 5 का मान 1 से कम नहीं हो सकता; क्योंकि $\partial I_C / \partial I_{CO}$ से अधिक होगी, परन्तु 5 का मान बढ़ना भी निम्न होगा, परिपथ में भी उन्हीं ही अधिक क्षयोंपर स्थिरता (thermal stability) होगी।

प्रधालन विन्टु रिप्ट होने के कारण Factors which Cause Shift of the Operating Point प्रवासन विन्टु के रिप्ट होने के निम्न कारण हैं।

1. पैरामीटर का परिवर्तन Variation of Parameter जब किसी परिपथ में कोई ट्रांजिस्टर दोषयुक्त (faulty) होने के कारण बदला जाता है, तब दोनों ट्रांजिस्टर के समरूप (identical) होने पर भी उनके पैरामीटर में कुछ अन्तर हो सकता है। परन्तु यह सूक्ष्म अन्तर, $(1 - \alpha)$ तथा β के मान को अधिक परिवर्तित कर देता है। उदाहरणतः, माना एक ट्रांजिस्टर के β' का मान 0.98 है, इस ट्रांजिस्टर के β का मान,

$$\beta = \frac{\alpha}{1 - \alpha} = \frac{0.98}{1 - 0.98} = 49$$

अब यदि इस ट्रांजिस्टर के स्थान पर प्रयोग किये गये अन्य ट्रांजिस्टर (substitute transistor) के β' का मान 0.99 हो, तब β का मान,

$$\beta = \frac{0.99}{1 - 0.99} = 99$$

इस प्रकार β' में केवल 1% परिवर्तन होने से β के मान में अत्यधिक परिवर्तन आ जाता है। इसके साथ ही β के परिवर्तन से क्षरण धारा I_{CO} तथा I_{CO} एवं बैस-फिल्टर लोडेज में भी परिवर्तन आ जाता है। इस प्रकार परिपथ में ट्रांजिस्टर बदलने पर प्रवासन विन्टु में उल्लेखनीय शिफ्ट (large shift) आ सकता है।

2. ताप परिवर्तन Temperature Variation प्रवासन विन्टु के रिप्ट होने का एक मुख्य कारण तापक्रम परिवर्तन है। इसे बायस किये गये कलेक्टर-बेस जंक्शन में प्रवाहित होने वाली क्षरण (leakage) धारा I_{CO} , तापक्रम के साथ तेजी से बढ़ती है। यह धारा प्रत्येक $10^\circ C$ ताप चूंकि पर सामग्र दो-गुनी हो जाती है।

चूंकि I_C तथा I_{CO} में निम्न संबन्ध है

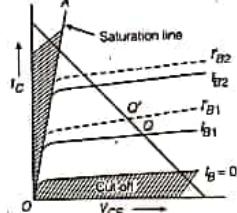
$$I_C = I_{B0} + (\beta + 1)I_{CO}$$

अतः I_{CO} में चूंकि होने से I_C में भी चूंकि होती है। फलस्वरूप, ट्रांजिस्टर के सम्पूर्ण आउटपुट अधिकांश वित 3.1 की भाँति ज्यादा को उठ जाते हैं। इन्हें वित में डाटिड लाइन्स (dotted lines) द्वारा दिखाया गया है।

इस प्रकार प्रवासन विन्टु Q भी संतुप्त रेखा (saturation line) की ओर उपर को उठ जायेगा तथा कलेक्टर धारा की वर्ग (wave) विलयित (distort) हो जायेगा। ट्रांजिस्टर में ताप चुम्बक का एक अन्य प्रभाव 'वार्म रन-अवे' (thermal run away) भी होता है। ताप में चूंकि होने से क्षरण धारा I_{CO} तथा I_{CO} में चूंकि होती है। इससे कलेक्टर धारा I_C बढ़ती है। कलेक्टर धारा में चूंकि से कलेक्टर जंक्शन पर अधिक शक्ति क्षय (power dissipation) होता है जिससे जंक्शन का ताप और अधिक बढ़ता है। ताप में चूंकि

56 — VIDYA प्रौद्योगिक वैज्ञानिक QUESTIN BANK

में I_{C0} में और अधिक चूंडि होती है। इस क्रिया को पुनरावृत्ति (repetition) होती रहती है तथा कलोक्टर धारा I_C नियन्त्रित बढ़ती जाती है। यह क्रिया 'घर्षण रन-अवे' कहलाती है।



चित्र 3.1 I_{C0} तथा I_C में चूंडि का आउटपुट अभिलक्षण पर प्रभाव

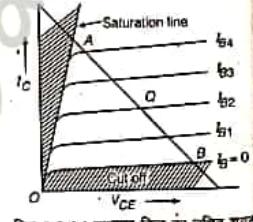
प्र० २. द्वाजिस्टर बायसिंग ने स्थिर अभिनति के लाभ एवं दोष बताइए। इसका प्रयोग इलेक्ट्रॉनिक परिपथ में क्यों नहीं किया जाता?

उत्तर स्थिर अभिनति के साथ निम्नलिखित है

- परिपथ स्थिर है; क्योंकि इसमें केवल एक प्रतिरोध की आवश्यकता है।
 - गणना सुनान होती है।
 - D.C. स्रोत पर बायसिंग परिपथ का भार नहीं पड़ता; क्योंकि ऐंटी-एमिटर जेक्शन पर कोई प्रतिरोध संयोजित नहीं है।
- स्थिर अभिनति के दोष निम्नलिखित हैं
- स्थिर बायसिंग परिपथ से उत्तम क्षमता नहीं प्राप्त होती है; क्योंकि ताप परिवर्तन के कारण कलोक्टर धारा में होने वाली चूंडि को नोट ठाकूर नहीं है।
 - यदि परिपथ में द्वाजिस्टर परिवर्तन की आवश्यकता हो, तब द्वाजिस्टर पैरामीटर में सूक्ष्म परिवर्तन से प्रवालन विन्यु अपनी स्थिरता से शिक्षित हो जाता है।
- स्थिर अभिनति परिपथ का इलेक्ट्रॉनिक परिपथों में प्रयोग: उपरोक्त नहीं किया जाता; क्योंकि
- तापक्रम परिवर्तन के साथ कलोक्टर धारा परिवर्तित होती है। तापक्रम के अप्रत्याशित रूप से बढ़ने के कारण 'घर्षण रन-अवे' हो जाता है।
 - यदि परिपथ में द्वाजिस्टर परिवर्तन को आवश्यकता हो, तब द्वाजिस्टर पैरामीटर (c) में सूक्ष्म परिवर्तन से प्रवालन विन्यु अपनी स्थिरता से शिक्षित हो जाता है। चूंकि $I_C = \beta I_B$ तथा I_B स्थिर है; अतः I_C के बढ़ना पर नियंत्रित करती है जब द्वाजिस्टर बदला जाता है तथा यदि नये द्वाजिस्टर के α में योङ्ग भी अनारोहण, तब β का मान पहले द्वाजिस्टर की तुलना में काफी अधिक परिवर्तित हो जायेगा ($\beta = \frac{\alpha}{1-\alpha}$)। अतः प्रवालन विन्यु नियंत्रित हो शिक्षित हो जायेगा।

प्र० ३. प्रवालन विन्यु का चयन संतुप्त क्षेत्र (saturation region) के समीप नहीं किया जाता है, क्यों?

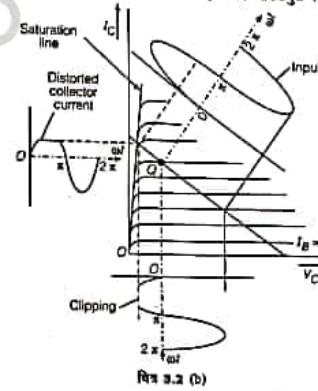
उत्तर प्रवालन विन्यु का चयन इस प्रकार किया जाता है कि यह अभिलक्षणों के मध्य क्षेत्र (central region) में स्थित हो जहाँ पर अभिलक्षण सबसे अधिक रेलीय (linear) हो तथा उनकी परिपथ स्थिरता एकसमय (uniform) हो। चित्र 3.2 (a) में प्रवालन विन्यु को यह स्थिति दिखायी गयी है। अभिलक्षणों का मध्य रेलीय क्षेत्र (central linear region), सक्रिय क्षेत्र (active region) कहलाता है। इस स्थिति में इनपुट सिग्नल (वेस धारा) में परिवर्तन से कलोक्टर धारा (आउटपुट) में



चित्र 3.2 (a) प्रवालन विन्यु का उमित चयन

एनालॉग इलेक्ट्रॉनिक्स □ द्वाजिस्टर बायसिंग तथा स्थिरीकरण — 57 □

उचित एवं समानुपातिक (proper and proportional) परिवर्तन होते हैं। एक अच्छे बायसिंग परिपथ का यह गुण है कि एक बार प्रवालन विन्यु की स्थिति नियंत्रित किये जाने के पश्चात, यह (Q विन्यु) लगभग स्थिर रहता है। यदि प्रवालन (operation) के दूसरे प्रवालन विन्यु संतुप्त क्षेत्र (saturation region) OA अवधाक जाफ ($I_B = 0$) की तरफ अधिक शिक्षित होता है, तब जाइटपुट नियंत्रित रूप से विस्फैल (distort) हो जाएगा। चित्र 3.2 (b) में प्रवालन विन्यु को ओटे शिक्षित होने का आउटपुट पर प्रभाव प्रदर्शित किया गया है।



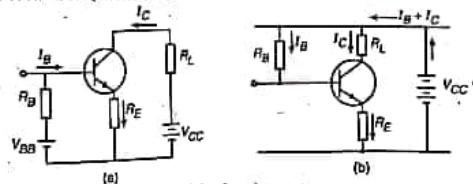
चित्र 3.2 (b)

प्र० ४. द्वाजिस्टर बायसिंग की विभिन्न विधियाँ कौन-कौन-से हैं? किसी एक का वर्णन कीजिए।

उत्तर द्वाजिस्टर बायसिंग की निम्नलिखित विधियाँ हैं

- स्थिर अभिनति (Fixed Bias)
- कलोक्टर-बैस अभिनति (Collector-to-Base Bias)
- ऐंटी-प्रतिरोध के साथ बायसिंग (Biasing with Emitter Resistor)
- विभवत्रायक विधि (Potential Divider Method)

स्थिर अभिनति Fixed Bias चित्र 3.3 में स्थिर बायस के दो परिपथ प्रदर्शित किये गये हैं। चित्र 3.3 (a) में बेस एवं कलोक्टर को बायस करने के लिए अला-अला स्रोत क्रमागत: V_{BB} तथा V_{CC} प्रयोग किये गये हैं। बेस में संयोजित प्रतिरोध R_B , तथा बैटरी V_{BB} द्वारा बेस टर्मिनल को विसर्जित ब्राउन होती है। कलोक्टर बैटरी V_{CC} कलोक्टर को प्रतिरोध R_L द्वारा विसर्जित बायस (reverse bias) करती है।



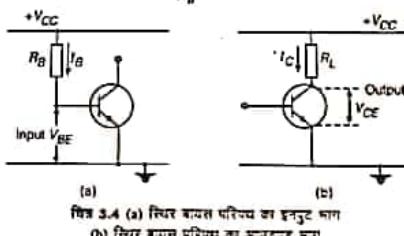
चित्र 3.3 स्थिर बैस बायस

चित्र 3.3 (b) में ग्रदर्शित स्थिर बायस परिपथ में केवल एक ही सत्त्वाइ स्रोत V_{CC} द्वारा कलेक्टर एवं बेस दोनों की आवश्यक बोल्टेज प्राप्त होती है। बेस प्रतिरोध R_B का मान ऐसा होना चाहिए जिससे कि परिपथ में निर्धारित बेस धारा I_B स्थिर रहे। इस परिपथ के मुख्य बायसिंग अवयव (biasing elements) कलेक्टर स्रोत प्रतिरोध (R_L), बेस प्रतिरोध (R_B) तथा बैटरी V_{CC} हैं। चित्र 3.3 (b) को चित्र 3.4 में प्रदर्शित परिपथ की पांत दी गयी, इनपुट एवं आउटपुट में विभाजित किया जा सकता है।

(i) इनपुट परिपथ इनपुट परिपथ चित्र 3.4 (a) में किरणीक के नियम के अनुसार,

$$\text{मा} \quad V_{CC} = I_B R_B + V_{BE} \quad \dots(i)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$



(a) चित्र 3.4 (a) स्थिर बायस परिपथ का इनपुट धारा
(b) चित्र 3.4 (b) स्थिर बायस परिपथ का आउटपुट धारा

परन्तु V_{CC} का मान V_{BE} को तुलना में कामों अधिक होता है। ($V_{CC} > V_{BE}$), अतः V_{CC} में परिवर्तन होने से I_B पर कोई विशेष प्रभाव नहीं होगा। इस प्रकार इस परिपथ में जब तक V_{CC} तथा V_{BE} स्थिर हैं, तब तक I_B स्थिर होती है। इसी कारण से वह स्थिर बायस परिपथ कहलाता है। V_{BE} को नाम्य मानने पर,

$$\therefore \text{मा} \quad I_B = \frac{V_{CC} - V_{BE}}{R_B} \quad \text{मा} \quad R_B = \frac{V_{CC}}{I_B} \quad \dots(ii)$$

(ii) आउटपुट परिपथ आउटपुट परिपथ में कलेक्टर धारा I_C , स्रोत प्रतिरोध R_L में बद्धहृत होती है। कलेक्टर धारा निम्न सूत्र द्वारा प्रदर्शित की जा सकती है

$$I_C = I_B + (\beta + 1) I_{CEO} \quad \text{मा} \quad I_C = I_B + I_{CEO} \quad \dots(iii)$$

इस समीकरण में I_B कह पाया है और डायोडर में इनपुट-माइट्रोड में अव्यावरण होती है ($\beta = I_C/I_B$) तथा I_{CEO} कोमन एमिटर परिपथ की धारा होती है। समीकरण I_{CEO} का मान I_{CEO} को तुलना में अधिक होता है, $|I_{CEO}| = (\beta + 1) I_{CEO}$ । परन्तु यह I_{CEO} कोमन करण के मान्य मान से बहुत कम होती है। अतः I_{CEO} को नाम्य (negligible) मानने से कलेक्टर धारा में कोई विशेष त्रुटि नहीं आयेगी। इस प्रकार समीकरण (iii) से,

$$\text{चित्र 3.4 (b) में किरणीक के नियम से,} \quad I_C = I_B \quad \text{मा} \quad I_{CEO} = 0 \quad \dots(iv)$$

$$V_{CC} = I_C R_L + V_{CE} \quad \dots(v)$$

समीकरण (v) से स्पष्ट है कि स्रोत प्रतिरोध R_L पर तथा कलेक्टर-एमिटर टार्निल मान से बहुत बाला योल्टतापात्र गरमाई V_{CC} से ही प्राप्त होता है, इसका अर्थ है कि $I_C R_L$ का मान V_{CC} से कमों अधिक नहीं हो सकता। अर्थात्

$$I_C \leq \frac{V_{CC}}{R_L}$$

यदि I_C का मान V_{CC}/R_L से अधिक होता है तो यह नियत रूप से गत दोगा; क्योंकि इसका अर्थ है कि प्रग्रामन बिन्दु संतुलित क्षेत्र (saturation region) में रिहत होता है। इस क्षेत्र में कलेक्टर धारा का मान संतुलित (saturation) द्वारा सीमित होता है और यह अपने अधिकतम मान V_{CC}/R_L पर हो रहा है, चाहे बेस धारा I_B का मान कुछ भी कमों न हो। इस स्थिति में समीकरण

$$I_C = \beta I_B$$

ब्रूटिपूर्ण हो जायेगी। अतः I_C का मान V_{CC}/R_L से कमों अधिक नहीं हो सकता। समीकरण (v) से,

$$V_{CE} = V_{CC} - I_C R_L \quad \dots(vi)$$

जब ट्रांजिस्टर संतुलित की स्थिति में होगा, तब बोल्टेज V_{CE} का मान लगभग शून्य होगा तथा कलेक्टर संतुल धारा,

$$I_C (\text{sat.}) = \frac{V_{CC}}{R_L} \quad \dots(vii)$$

इस प्रकार स्थिर बायस (fixed bias) परिपथ में प्रचलन बिन्दु की स्थिति निम्न समीकरणों द्वारा जात की जा सकती है

$$(i) I_B = \frac{V_{CC} - V_{BE}}{R_B}, \text{ यदि } V_{BE} \text{ का मान ज्ञात है, तब समीकरण (i) से } I_B \text{ का मान और अधिक तुद्दता से ज्ञात किया जा सकता है।$$

$$(ii) I_C = \beta I_B \quad \left[\text{परन्तु } I_C \leq \frac{V_{CC}}{R_L} \right]$$

(iii) $V_{CE} = V_{CC} - I_C R_L$
इस स्थिति में ताप वृद्धि के कारण कलेक्टर धारा में वृद्धि को रोकने का कोई उपाय नहीं है। ताप वृद्धि से I_{CO} तथा β दोनों में वृद्धि होती है तथा समीकरण (i) से I_B का मान ज्ञात होता है। ताप वृद्धि से 'थर्मल रन-अवे' (thermal run-away) की सम्भावना अधिक हो जायेगी।

प्रदर्शन 5. कलेक्टर-बेस बायसिंग में ज्ञानात्मक पुनर्निविष्ट करा होता है। इस बायसिंग के सामुद्र तथा हानि बताइए।

उत्तर 5. इस बायसिंग परिपथ में प्रतिरोध R_B कलेक्टर में सोधे थेस में संयोजित है। कलेक्टर, परिपथ का आउटपुट धारा यों द्वारा बायस परिपथ में जब तक V_{CC} तथा V_{BE} स्थिर हैं, तब कलेक्टर पर ग्राम प्रवर्धन अ.स. सिग्नल बोल्टेज का कुछ अंत इनपुट धारा अर्थात् बेस परिपथ को पुनर्निविष्ट (feedback voltage), बेस पर वाल्सकिंग प्रबुक्स गियरनल में 180° कलनन पर विस्थापित होती है जिसके कारण प्रवर्धन की इनपुट धारा बोल्टेज कम हो जाती है तथा इनपुट कम होने से आउटपुट भी कम हो जाती है। यह किया ज्ञानात्मक पुनर्निविष्ट कहलाती है।

कलेक्टर बेस बायसिंग लाभ

- यह विधि सरल है तथा इसमें केवल एक प्रतिरोध R_B की आवश्यकता है।
- यह परिपथ प्रचलन बिन्दु को कुछ स्थिरता प्रदान करता है। इस परिपथ की कम्पीय स्थिता, स्थिर बायस परिपथ की तुलना में अच्छी है।

कलेक्टर बेस बायसिंग दोष

- इस परिपथ से बहुत अधिक विद्युत नहीं प्राप्त होती है।
- इस परिपथ में ज्ञानात्मक पुनर्निविष्ट (negative feedback) उत्पन्न होता है जिसके कारण प्रवर्धन का लाभ (gain) कम हो जाता है।

प्रदर्शन 6. एमिटर प्रतिरोध के साप्त बायसिंग में ज्ञानीय स्थिरता का बया प्रभाव पढ़ता है?

उत्तर 6. जब ताप बढ़ता है तब धारा I_{CO} तथा I_{CE} भी बढ़ती है। धरण धारा के बढ़ने से कलेक्टर धारा I_C तथा I_E में वृद्धि होती है ($\therefore I_E = I_C + I_{CO}$) I_E के बढ़ने पर योल्टतापात्र I_{CE} में वृद्धि होती है, I_{CE} का मान बढ़ने पर धारा I_E कम हो जाती है। I_E के बढ़ने से बोल्टेज I_{CE} को अनुप्रस्थिति में होती है।

प्रदर्शन 7. एमिटर प्रतिरोध के साप्त बायसिंग में ज्ञानीय स्थिरता का बया प्रभाव पढ़ता है?

उत्तर 7. यह विधि ताप से बहुत अधिक स्थिरता नहीं प्राप्त होती है। धरण धारा के बढ़ने से कलेक्टर धारा I_C

प्र० ७. विभवभाजक विधि पा स्वतः अधिनित मे प्रचालन बिन्दु स्थिर क्यो होता है तथा यह बहुत प्रशंसित क्यो है?

उत्तर यदि कलेक्टर जक्सन का तापकम बहता है, तब क्षण घाटा I_{CBO} बढ़ता है। I_{CBO} मे बढ़ि से collector घाटा बढ़ता है। I_C के बढ़ने से I_E मे बढ़ि होती है जिसके कारण प्रतिरोध (R_E) मे बोल्टपाता ($I_E R_E$) मे बढ़ि होती है। I_{EBO} मे बढ़ि होने से V_{BE} कम होता है। V_{BE} मे कमी से I_B मे निरावट आती है। I_B मे कमी होने से I_C भी कम हो जाता है जिसके बाचान बिन्दु स्थिरता ग्राह करता है।

प्रचालन बिन्दु ट्रांजिस्टर के β पर निर्भर नहीं करता है यही कारण है, कि वायसिंग की यह विधि बहुत प्रशंसित है। यदि इस परिषय मे ट्रांजिस्टर परिवर्तन की आवश्यकता हो, तब ट्रांजिस्टर परिवर्तन करने पर भी प्रचालन बिन्दु अपनी मूल स्थिति पर स्थिर रहेगा।

प्र० ८. डी०सी० भार रेखा क्या है? इनके लिये खींचा जाता है तथा इसकी क्या उपयोगिता है?

उत्तर यदि जिसके कारण ट्रांजिस्टर प्रतिरोध मे बोल्टपाता घाटा V_{CE} लोड प्रतिरोध R_L लगाया गया है तथा कोई ए०सी० सिग्नल नहीं दिया गया है जिसके कारण ट्रांजिस्टर से I_C घाटा बहता है तथा V_{CE} बोल्टपाता होता है तो उपरोक्त के गणितीय रूप मे निम्न प्रकार से लिखा जा सकता है

$$\text{पा} \quad V_{CC} = I_C R_L + V_{CE}$$

$$\text{या} \quad I_C = \frac{V_{CC} - V_{CE}}{R_L}$$

उपरोक्त समीकरण $y = mx + C$ के प्रकार की है जो कि एक सरल रेखा की समीकरण है जिसका ढास $m = \left(\frac{-1}{R_L}\right)$ है तथा I_C अक्ष पर क्रम खण्ड $C = \frac{V_{CC}}{R_L}$ है। इस प्रकार I_C अक्ष पर $\frac{V_{CC}}{R_L}$ तथा V_{CE} अक्ष पर V_{CC} बिन्दुओं को मिलाने से प्राप्त रेखा को ट्रांजिस्टर की दिश्ट घाटा भार रेखा कहते हैं। इसके अन्तिम बिन्दु निम्न प्रकार से जात किये जा सकते हैं

(i) यदि $I_C = 0$, $V_{CE} = V_{CC}$

(ii) यदि $V_{CE} = 0$, $I_C = \frac{V_{CC}}{R_L}$

दिश्ट घाटा भार रेखा तथा C_E निर्णय अधिलक्षणों की सहायता से ट्रांजिस्टर का कम ओफेस बोल्टपाता साप जात करने के लिये सबसे पहले C_E निर्णय अधिलक्षणों पर दिश्ट घाटा भार रेखा को खींचकर उस पर ट्रांजिस्टर के प्रचालन बिन्दु का चयन किया जाता है, तापश्चात् उस प्रचालन बिन्दु को आपात मानकर ए०सी० सिग्नल ट्रांजिस्टर पर आवश्यकता किया जाता है और फिर निम्न सूत्र का प्रयोग करके ट्रांजिस्टर को कम संकेत बोल्टपाता स्थिति का मान जात कर लिया जाता है

$$A_V = \frac{\Delta V_{CE}}{\Delta V_{BE}}$$

प्र० ९. थेवेनिन प्रमेय का प्रयोग करते हुए विभव विभाजक ट्रांजिस्टर वायसिंग का विवरण कीजिए।

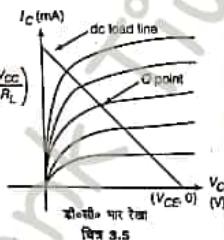
अध्ययन रिस्टर मीलिए कि विभव विभाजक (potential divider) विधि मे प्रचालन बिन्दु की स्थिरता पर β का कोई प्रभाव नहीं होता।

अध्ययन योल्टेज डिवाइडर वायसिंग का सर्किट निर्मित कीजिए।

अध्ययन विभव विभाजक वायसिंग से आप क्या समझते हैं?

Potential Divider वायसिंग सर्किट का सर्किट डायग्राम दीजिए तथा ए०सी० सिग्नल की कोनेक्टिविटी के साथ Thevenin's Equivalent भी दीजिए।

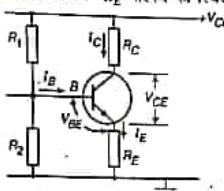
अध्ययन विभव विभाजक परियाप्त को समझाइए। विभव-विभाजक परियाप्त वायसिंग के विवरण के लिए थेवेनिन प्रमेय का प्रयोग कीजिए।



विं 3.5

एनार्टोर्ड इलेक्ट्रोलिटिक ट्रांजिस्टर वायसिंग तथा स्थिरीकरण — 61

उत्तर वायसिंग की इस विधि से परिषय मे उत्तम स्थिरता (good stabilisation) प्राप्त होती है। इस विधि मे चित्र 3.6 (a) की भाँति बेस को दो प्रतिरोध R_1 तथा R_2 से संयोजित है जिसके कारण यह एक विभव विभाजक (potential divider) का कार्य करते हैं। प्रतिरोध R_2 पर होने वाला बोल्टपाता एमिटर-बेस जक्सन को फोरवर्ड बायपास करता है, जबकि सल्लाई V_{CC} बेस-कलेक्टर जक्सन को रिवर्स बायपास करता है। बेस-एमिटर पर पॉर्टर्ड बायपास होने के कारण बेस घाटा प्रतिरोध होती है जिससे कलेक्टर घाटा I_C प्रवाहित होती है। एमिटर पर संयोजित प्रतिरोध R_E पॉर्टर्ड को स्थिरता देता है।



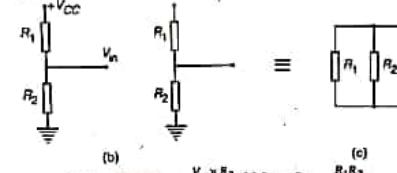
विं 3.6 (a) विभव विभाजक विधि द्वारा ट्रांजिस्टर वायसिंग

परिषय मे एमिटर प्रतिरोध R_E के कारण क्रूपणात्मक पूर्णविभट (negative feedback) होता है जिससे प्रवर्धक का लाभ (gain) कम हो जाता है। इलेक्ट्रोलिटिक कैपेसिटर (electrolytic capacitor), प्रतिरोध R_E समानान्तर मे संयोजित किया जाता है। यह कैपेसिटर, प्रतिरोध R_E के सिरों पर उत्तर होने वाले a.c. को ग्राउंड मे बाईपास कर देता है जिससे R_E पर केवल डी०सी० बोल्टेज मे होने वाली परिवर्तन ही बेस-एमिटर बोल्टेज (V_{BE}) को प्रभावित करते हैं।

इस परिषय का प्रचालन बिन्दु 'थेवेनिन प्रमेय' (thevenin theorem) की सहायता से जात किया जा सकता है।

परिषय चित्र 3.6 (a) को बिन्दु 'B' पर खोलने (open) पर अनुत्तर ट्रांजिस्टर का बेस टार्मिनल खोलने पर चित्र 3.6 (b) की भाँति परिषय प्राप्त होता है जिससे खुला परिषय बोल्टेज (open circuit voltage) जात की जा सकती है।

चित्र 3.6 (b) के अनुत्तर प्रतिरोध R_1 एवं R_2 श्रेणीक्रम मे सल्लाई V_{CC} से संयोजित हैं। प्रतिरोध R_2 के सिरों पर बोल्टपाता बेस की इनुट बोल्टेज है।

विं 3.6 (b) $V_{in} = V_B = \frac{V_{CC} \times R_2}{R_1 + R_2}$ (c) $R_M = R_S = \frac{R_1 R_2}{R_1 + R_2}$

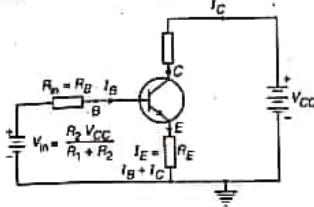
खुला परिषय बोल्टेज, $V_B = \frac{V_{CC} \times R_2}{R_1 + R_2}$ (यह बोल्टेज, थेवेनिन बोल्टेज V_{Th} है)

अब थेवेनिन प्रमेय के अनुत्तर सल्लाई सोत को लघुपाता करने पर चित्र 3.6 (c) प्राप्त होगा। इस विभव मे परिषय का गुल्योक प्रतिरोध R_{Th} जात किया जा सकता है। R_{Th} का मान प्रतिरोध R_1 तथा R_2 के समानान्तर संयोजन के प्रतिरोध के गुल्य होगा। अतः

$$R_M = R_S = \frac{R_1 R_2}{R_1 + R_2} \quad (\text{यह प्रतिरोध थेवेनिन प्रतिरोध } R_{Th} \text{ है})$$

62 — VIDYA प्रौद्योगिक Question Bank

सम्पूर्ण वायस का तुल्यांक परिपथ चित्र 3.6 (d) में प्रदर्शित किया गया है। इस परिपथ में बेस एवं प्रबन्ध टर्मिनल के बीच विषव भावक R_1, R_2 के स्थान पर बेस-वोल्टेज (V_{BE}) तथा बेस-वोल्टेज प्रतिरोध R_{BE} प्रयुक्त किये गये हैं।



चित्र 3.6 (d) रूप: बायस (self bias) परिपथ का तुल्यांक परिपथ

$$\text{चित्र 3.6(d) में, बेस वोल्टेज, } V_B = V_{BE} = \frac{V_{CC}}{R_1 + R_2} \times R_2 \quad \dots(1)$$

$$\text{तथा बेस प्रतिरोध, } R_B = R_{BE} = \frac{R_1 R_2}{R_1 + R_2} \quad \dots(2)$$

कलेक्टर-एमिटर वोल्टेज ज्ञात करने के लिए कलेक्टर-एमिटर परिपथ से,

$$V_{CE} = I_C R_C + V_{CE} + I_C R_E \\ = I_C R_C + V_{CE} + I_C R_E \\ I_C = I_E$$

$$V_{CE} = I_C (R_C + R_E) + V_{CE} \\ V_{CE} = V_{CC} - I_C (R_E + R_C) \quad \dots(3)$$

इस परिपथ में प्रचालन विन्टु की स्थिति के निम्न कारण हैं

- यदि कलेक्टर जंक्शन का तापकम बढ़ता है, तब क्षण धारा I_{CEO} बढ़ती है। I_{CEO} में बढ़द से कलेक्टर धारा I_C बढ़ती है। I_E के बढ़ने से एमिटर धारा I_E में बढ़ती होती है जिसके कारण प्रतिरोध R_E में वोल्टपात $I_E R_E$ में बढ़ती होती है। $I_E R_E$ में बढ़ते होने से बेस-एमिटर वोल्टेज V_{BE} कम होता है। V_{BE} में कमी से बेस धारा I_B में गिरावट आती है। I_B में कमी होने से कलेक्टर धारा I_C भी कम हो जाती है जिससे प्रचालन विन्टु स्थिरता प्राप्त करता है।
- इससे सिद्ध होता है कि प्रचालन विन्टु द्रॉजिस्टर के β पर निर्भर नहीं करता। यही कारण है कि बायसिंग की यह विधि (विषव विशालक विधि) बहुत प्रचलित है। यदि इस परिपथ में द्रॉजिस्टर प्राइवर्टर की आवश्यकता हो, तब द्रॉजिस्टर परिवर्तन करने पर भी प्रचालन विन्टु अपनी मूल स्थिति (original position) पर स्थिर रहेगा।

प्र० 10. द्रॉजिस्टर की बायसिंग की क्या आवश्यकताएँ है? द्रॉजिस्टर बायसिंग के लिए प्रयुक्त एमिटर (Emitter) बायस का संकेत डायप्राम व्हीचिए तथा व्हार्ड्या कीजिए कि यह तरीका संचालक विन्टु कैसे स्थिर रखता है?

अथवा द्रॉजिस्टर बायसिंग की क्या आवश्यकता है? उपयुक्त संकेत डायप्राम की सहायता से समझाइये कि आप संचालन विन्टु को स्थिर कैसे करेंगे?

उत्तर द्रॉजिस्टर बायसिंग की आवश्यकता एं निम्नलिखित है

- प्रचालन विन्टु (Q-point) संकेत क्षेत्र के मध्य में होना चाहिए।
- पैरामीटर α व β में परिवर्तन होने पर भी प्रचालन विन्टु स्थिर होना चाहिए।
- प्रचालन विन्टु पर ताप का प्रभाव नहीं होना चाहिए।
- स्थिरता गुणांक का मान 1 के समीप होना चाहिए।

उत्तरांश इलेक्ट्रॉनिक्स ० ट्राजिस्टर बायसिंग तथा स्थिरीकरण — 63

एमिटर प्रतिरोध के साथ बायसिंग परिपथ Biasing Circuit with Emitter Resistor

चित्र 3.7 (a) में एमिटर प्रतिरोध बायस स्थिरीकरण दिखाया गया है। यह स्थिर बायस-परिपथ का सुधार हुआ रूप है। इस परिपथ में एमिटर तथा प्रबन्ध के बीच एक प्रतिरोध R_E संबोधित है। इस प्रकार परिपथ में तीन प्रतिरोध R_B, R_E तथा R_C परिपथ के इनपुट धारा में किरणीक नियम के अनुसार,

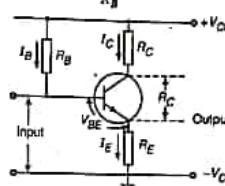
$$V_{CC} = I_B R_B + V_{BE} + I_E R_E \quad \dots(1)$$

$$I_B = \frac{V_{CC} - I_E R_E - V_{BE}}{R_B} \quad \dots(2)$$

परन्तु,
अतः,

$$I_E R_E = 0 \quad \dots(3)$$

$$I_B = \frac{V_{CC} - I_E R_E}{R_B} \quad \dots(4)$$

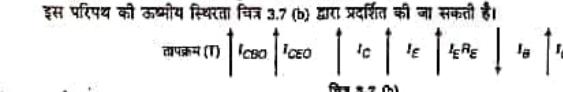


चित्र 3.7 (a) एमिटर प्रतिरोध के साथ स्थिर बेस बायस

परिपथ की ऊर्ध्वीय स्थिरता Thermal Stability of Circuit

(i) जब ताप बढ़ता है, तब स्थिर धारा I_{CEO} तथा I_{CEO} भी बढ़ती है। स्थिर धारा के बढ़ने से कलेक्टर धारा I_C तथा I_E में बढ़द होती है (जैसे $I_B = I_C + I_E$)। I_E के बढ़ने पर वोल्टपात $I_E R_E$ में बढ़द होती है। $I_E R_E$ का मान बढ़ने पर संपोर्कण (I) के अनुसार बेस धारा I_B कम होती है। I_B के कम होने से कलेक्टर धारा I_C में कमी आती है। इस प्रकार कलेक्टर धारा में उतनी बढ़द नहीं होती जिसके प्रतिरोध R_E की अनुरूपता में होती।

(ii) यदि किसी कारण से (जैसे—दोष आने पर) परिपथ में द्रॉजिस्टर को बदलने (replace) की आवश्यकता हो, तब भी इस परिपथ का प्रचालन विन्टु उस स्थिरता विन्टु (b) द्वारा प्रदर्शित की जा सकती है।



परिपथ में विभिन्न धारा तथा वोल्टेज निम्न प्रकार ज्ञात की जा सकती हैं

1. बेस धारा Base Current (I_B) परिपथ के बेस-एमिटर धारा में किरणीक के नियम के अनुसार,

$$V_{CC} = R_B I_B + V_{BE} + R_E I_E \quad \dots(5)$$

$$= R_B I_B + V_{BE} + R_E (I_B + I_C) \quad \dots(6)$$

$$= R_B I_B + V_{BE} + (\beta + 1) I_E R_E \quad \dots(7)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta + 1 R_E} \quad \dots(8)$$

$$V_{BE} \ll V_{CC}, \text{ तथा } \beta + 1 = \beta$$

परन्तु,

$$V_{CC} = R_B I_B + V_{BE} + R_E I_E \quad \dots(9)$$

$$= R_B I_B + V_{BE} + R_E (I_B + I_C) \quad \dots(10)$$

$$= R_B I_B + V_{BE} + (\beta + 1) I_E R_E \quad \dots(11)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta + 1 R_E} \quad \dots(12)$$

$$V_{BE} \ll V_{CC}, \text{ तथा } \beta + 1 = \beta$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(13)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(14)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(15)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(16)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(17)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(18)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(19)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(20)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(21)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(22)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(23)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(24)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(25)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(26)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(27)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(28)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(29)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(30)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(31)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(32)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(33)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(34)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(35)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(36)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(37)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(38)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(39)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(40)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(41)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(42)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(43)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(44)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(45)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(46)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(47)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(48)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(49)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(50)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(51)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(52)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(53)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(54)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(55)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(56)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(57)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(58)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(59)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(60)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(61)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(62)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(63)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(64)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(65)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(66)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(67)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(68)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(69)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(70)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(71)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(72)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(73)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(74)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(75)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(76)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(77)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(78)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(79)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(80)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(81)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(82)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(83)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(84)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(85)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(86)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(87)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(88)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(89)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(90)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots(91)$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta R_E} \quad \dots($$

64 — VIDYA प्रौलिटेविनक QUESTIN BANK

- अतः, $I_B = \frac{V_{CC}}{R_B + \beta R_E}$... (v)
2. कलेक्टर धारा (I_C) समोकण (iii) को पुनः लिखने पर,
 $V_{CC} = R_B I_B + V_{BE} + I_E R_E$... (vi)
- हम जानते हैं कि $I_B = I_C/\beta$ तथा $I_C = I_E$
अतः समोकण (vi) निम्न प्रकार लिखी जा सकती है,
- $$V_{CC} = \frac{I_C}{\beta} R_B + V_{BE} + I_E R_E$$
- $$I_C = \frac{V_{CC} - V_{BE}}{R_C + R_B/\beta}$$
- अथवा
- $$I_C = \frac{V_{CC}}{R_C + R_B/\beta} \quad (V_{BE} \text{ को नगण्य मानते हुए}) \quad \dots (\text{vii})$$
3. कलेक्टर-एमिटर वोल्टेज (V_{CE}) कलेक्टर-एमिटर त्रॉन के लिए किसी नियम द्वारा वोल्टेज समोकण,
 $V_{CC} = R_C I_C + V_{CE} + I_E R_E = R_C I_C + V_{CE} + I_C R_E \quad (\because I_E = I_C)$
 $= I_C (R_C + R_E) + V_{CE}$
 $V_{CE} = V_{CC} - I_C (R_C + R_E) \quad \dots (\text{viii})$
4. प्रचालन विन्दु Operating Point समीक्षण (vi) एवं (viii) क्रमसे: I_C एवं V_{CE} के गान प्रदर्शित करती है जिससे ट्रांजिस्टर अभिलाषांगों पर प्रचालन विन्दु को स्थिति जात को जा सकती है।
5. संतुष्ट कलेक्टर धारा ($I_{C,sat}$) संतुष्टता (saturation) को स्थिति में V_{CE} का मान शून्य होता है; अतः चित्र 3.7 के कलेक्टर-एमिटर धारा से,
- $$V_{CC} = R_C I_{C,sat} + R_E U_{CE,sat}$$
- $$\text{या} \quad U_{CE,sat} = \frac{V_{CC}}{R_C + R_E} \quad \dots (\text{ix})$$

इस बार्यांसिंग परिपथ की एक और विशेष जात यह है कि एमिटर प्रतिरोध R_E इनपुट तथा आउटपुट दोनों धारा में साम्भालता है। इस प्रतिरोध के कारण परिपथ में ऋणात्मक पुनर्निवाप (negative feedback) की जिम्मा होती है। R_E में प्रतिरोध होने वाली धारा I_E के कारण वोल्टताधारा $I_E R_E$ पुनर्निवाप वोल्टेज (feedback voltage) है। इस वोल्टेज के कारण ही इनपुट वोल्टेज V_{BE} को कम होता है जिसके कारण वोल्टेज वेस धारा I_B कम हो जाती है।

प्रश्न 11. सिलदर कीजिए कि सभी विन्यासों में वोल्टेज डिवाइडर द्वारा बायसिंग का स्थायित्व गुणांक सबसे अच्छा होता है।

उत्तर हम जानते हैं कि स्थायित्व गुणांक को निम्न समोकण द्वारा व्यक्त किया जाता है

$$S = \frac{\beta + 1}{1 - \beta \left(\frac{dI_B}{dI_C} \right)}$$

$$S = \frac{(\beta + 1) \left(1 + \frac{R_E}{R_B} \right)}{1 + \beta + \frac{R_E}{R_B}}$$

विषय विभाजक अभिनति में,

यदि कलेक्टर जक्षन का तापकम बढ़ता है, तब धूरण धारा I_{CBO} बढ़ती है। I_{CBO} में चुंदि से कलेक्टर धारा I_C बढ़ती है। I_C के बढ़ने से एमिटर धारा I_E में चुंदि होती है जिसके कारण प्रतिरोध R_E में वोल्टताधारा $I_E R_E$ में चुंदि होती है। $I_E R_E$ में चुंदि होने से वेस-एमिटर वोल्टेज V_{BE} कम होता है। V_{BE} में कमी से वेस धारा I_B में गिरावट आती है। I_B में परिपथ के गणितीय विवरण में [समीक्षण (i), (ii) तथा (iii)] कहाँ भी $\beta' \neq \beta$ नहीं है।

... (v)

... (vi)

... (vii)

... (viii)

... (ix)

एनालॉग इलेक्ट्रोनिक्स = ट्रांजिस्टर बायसिंग तथा स्थिरीकरण — 65

इससे सिद्ध होता है कि प्रचालन विन्दु ट्रांजिस्टर के पर निपर नहीं करता। यही कारण है कि बार्यांसिंग को यह विधि (विषय विभाजक विधि) वहुत प्रचलित है। यह इस परिपथ में ट्रांजिस्टर परिवर्तन की अवश्यकता हो, तब ट्रांजिस्टर परिवर्तन करने पर भी प्रचालन विन्दु अपना मूल स्थिति (original position) पर स्थिर रहेगा।

प्रश्न 12. विषय विभाजक बायसिंग के लाभ तथा हानियाँ बताइए।

उत्तर विषय विभाजक बायसिंग के लाभ विषय विभाजक बायसिंग के निम्नलिखित लाभ हैं

1. ताप में बढ़द करने पर भी प्रचालन विन्दु स्थिर नहीं होता अर्थात् स्थिर रहता है।
2. पैरमीटर β में परिवर्तन होने पर भी प्रचालन विन्दु स्थिर रहता है।
3. इसमें केवल β से संलग्न अवश्यकता होती है।
4. प्रतिरोध R_1 तथा R_2 के कई संदेश प्रयुक्त किए जाते हैं।

विषय विभाजक बायसिंग से हानियाँ

विषय विभाजक से निम्नलिखित हानियाँ होती हैं

1. इस परिपथ में I_C का मान β से स्वतन्त्र होता, यदि
$$I_C = \beta I_B = \beta \frac{\frac{V_{CC}}{R_1 + R_2} - V_{BE}}{(\beta + 1) R_E + R_2} \frac{V_{CC}}{R_2} - V_{BE}$$

जो तभी सम्भव है जब $(\beta + 1) R_E \gg R_1 / R_2$

जहाँ $R_1 || R_2$, R_1 तथा R_2 के समानांक क्रम में जुड़े होने पर तुल्य प्रतिरोध है। अर्थात् $R_1 || R_2 = \frac{R_1 R_2}{R_1 + R_2}$.

2. किसी दिए गए ट्रांजिस्टर के लिए यदि β का मान स्थिर हो, तब उपयुक्त सम्बन्ध के बल तभी स्थूल होता जब या तो R_E का मान बहुत बड़ा लिया जाए अथवा $R_1 || R_2$ को बहुत छोटा लिया जाए।

- (a) R_E का मान बहुत बड़ा हो, तब V_{CC} का मान भी उच्च होना चाहिए। इस स्थिति में वह कामों महेंगा पहुंचता है और इसके सावलान के लिए अधिक सावधानी की भी आवश्यकता होती है।
- (b) यदि $R_1 || R_2$ छोटा है, तब या तो R_1 का मान कम होगा या R_2 का अधिक दोनों छोटे होंगे। R_1 का मान कम होने के कारण V_{BE} का मान V_{CC} के लागत्र समान हो जाता है जिससे कलेक्टर वोल्टेज का मान लगभग स्थिर हो जाता है। यद्यपि R_2 का मान कम होने पर V_{BE} का मान भी कम हो जाता है जिसके कारण आवश्यक कलेक्टर धारा के मान में कमी हो जाती है। दोनों प्रतिरोधों के मान कम होने के कारण पावर सप्लाई से अधिक धारा का प्रवाह होता है और प्रवर्षक का नियोगी प्रतिरोध कम हो जाता है।

3. परिपथ में एमिटर प्रतिरोध R_E होता है जिससे प्रवर्षक का बोल्टता लाभ कम हो जाता है। ऋणात्मक पुनर्निवाप (negative feedback) का इसोल्वेलिंग संघरण, प्रतिरोध R_E का मान विन्यास विन्यास के लिए एक उच्च पारिता (C_E) का प्रयोग करता है।

प्रश्न 13. चित्र 3.9 से एक सिलिकॉन ट्रांजिस्टर का स्थिर बायस परिपथ प्रदर्शित किया गया है। परिपथ β का मान 100 हो, तब इस परिपथ के लिए d.c. लोड लाइन खींचिये तथा प्रचालन विन्दु की स्थिति जात कीजिए। (सिलिकॉन ट्रांजिस्टर के लिए $V_{BE} = 0.7$ V)

उत्तर ग्रन के अनुसार,

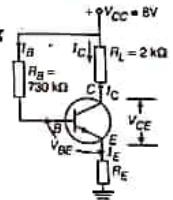
$$V_{CC} = 8 \text{ V}, R_B = 730 \text{ k}\Omega, R_L = 2 \text{ k}\Omega$$

- (i) d.c. लोड लाइन
चित्र 3.10 से,

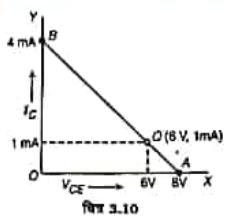
$$V_{CC} = I_C R_L + V_{CE}$$

$$V_{CC} = V_{CE}$$

जब $I_C = 0$ तब,



चित्र 3.9



चित्र 3.10

अतः

$$V_{CE} = 8 \text{ V}$$

इस प्रकार लोड लाइन का एक बिन्दु (8V, 1 mA) होगा।

जब $V_{CE} = 0$, तब

$$I_C = \frac{V_{CC}}{R_L} = \frac{8 \text{ V}}{2 \text{ k}\Omega} = 4 \text{ mA}$$

अतः सोड लाइन का दूसरा बिन्दु (0, 4 mA) होगा।

इस दोनों बिन्दुओं को निम्नलिखी दीखा दी गई सोड लाइन कहलाती है, जैसा कि चित्र 3.10 में दिखाया गया है।

(ii) प्रचालन बिन्दु (Operating point)

हम जानते हैं कि सिलिकॉन ट्राजिस्टर में $V_{BE} = 0.7 \text{ V}$ होता है। चित्र 3.10 से,

$$V_{CC} = I_B R_B + V_{BE}$$

$$\therefore I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{(8 - 0.7) \text{ V}}{730 \text{ k}\Omega} = 7.3 \text{ V} / 730 \text{ k}\Omega = 10 \mu\text{A}$$

∴ कलोकटर धारा,

$$I_C = I_B = 100 \times 10 \mu\text{A} = 1 \text{ mA}$$

राशि

$$V_{CE} = V_{CC} - I_C R_L = 8 - (1 \text{ mA}) \times (2 \text{ k}\Omega) = 8 - 2 = 6 \text{ V}$$

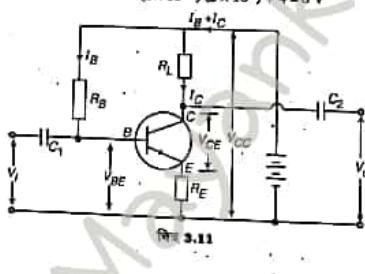
अतः प्रचालन बिन्दु (6V, 1 mA) होगा।

प्रैक्ट 14. एक सिलिकॉन ट्राजिस्टर ($\beta = 100$) की कोणता एमिटर पद्धति में चित्र 3.11 की भौति सिपर वायसिंग की गयी है। यदि कलोकटर धारा $I_B = 1 \text{ mA}$, $V_{CE} = 4 \text{ V}$ तथा लोड प्रतिरोध $2 \text{ k}\Omega$ है तब R_E का मान ज्ञात कीजिए। (सिलिकॉन ट्राजिस्टर के लिये $V_{BE} = 0.7 \text{ V}$)

उत्तर चित्र 3.11 के अनुसार,

$$V_{CC} = I_B R_B + V_{CE}$$

$$= (1 \times 10^{-3}) (2 \times 10^3) + 4 = 6 \text{ V}$$

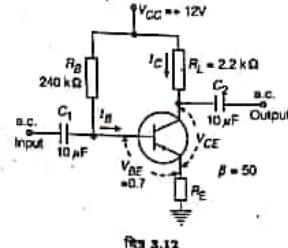


चित्र 3.11

तथा

$$I_B = \frac{I_C}{\beta} = \frac{1 \times 10^{-3}}{100} = 10^{-5} \text{ A}$$

$$R_B = \frac{V_{CC} - V_{BE}}{I_B} = \frac{6 - 0.7}{10^{-5}} = 5.3 \times 10^5 \Omega = 530 \text{ k}\Omega$$

प्रैक्ट 15. चित्र 3.12 से प्रवर्णित परिपथ के लिये I_C , I_B तथा V_{CE} के स्थिर मान (d.c. values) ज्ञात कीजिए।

चित्र 3.12

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

$$V_{CC} = R_B I_B + V_{BE}$$

$$\therefore I_B = \frac{(12 - 0.7) \text{ V}}{240 \text{ k}\Omega} = \frac{11.3}{240 \text{ k}\Omega} = 47.08 \mu\text{A}$$

मुन्:

आउटपुट परिपथ में,

$$I_C = I_B = 50 \times 47.08 = 2.35 \text{ mA}$$

$$V_{CE} = R_L I_C + V_{CE}$$

$$V_{CE} = 12 - (2.2 \text{ k}\Omega) \times (2.35 \text{ mA}) = 6.83 \text{ V}$$

प्रैक्ट 16. चित्र 3.13 में प्रवर्णित परिपथ के ट्राजिस्टर के β का मान 100 है। ज्ञात कीजिए

- (i) $(I_C)_{sat}$ (ii) I_C (iii) V_E (iv) V_{CE}

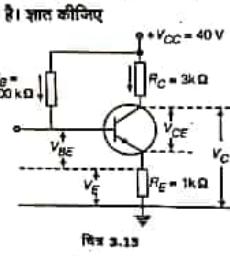
$$\text{उत्तर} \quad (i) (I_C)_{sat} = \frac{V_{CC}}{R_E + R_L} = \frac{40}{3 \text{ k}\Omega + 1 \text{ k}\Omega} = 10 \text{ mA}$$

$$(ii) \text{ वास्तविक कलोकटर धारा, } I_C = \frac{V_{CC}}{R_E + R_L \beta} = \frac{40}{1 \text{ k}\Omega + 400 \text{ k}\Omega} = 8 \text{ mA}$$

$$(iii) V_C = V_{CE} - I_C R_C = 40 - 8 \text{ mA} \times 3 \text{ k}\Omega = 16 \text{ volt}$$

$$(iv) V_E = R_E I_B = R_E I_C = 1 \text{ k}\Omega \times 8 \text{ mA} = 8 \text{ volt}$$

$$(v) V_{CE} = V_C - V_E = 16 - 8 = 8 \text{ volt}$$

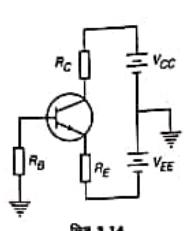


चित्र 3.13

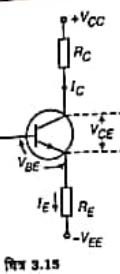
प्रैक्ट 17. चित्र 3.14 में प्रवर्णित एमिटर वायस परिपथ में I_C तथा V_{CE} ज्ञात कीजिए। परिपथ के विभिन्न घटकों (components) का मान निम्न है।

$$V_{CC} = 12 \text{ V}, \quad V_{BE} = 15 \text{ V}, \quad R_C = 5 \text{ k}\Omega$$

$$R_E = 10 \text{ k}\Omega, \quad R_B = 10 \text{ k}\Omega \quad \text{तथा} \quad \beta = 100$$



चित्र 3.14



चित्र 3.15

ठल परिपथ में से शक्ति स्रोत V_{CC} तथा V_{EE} प्रयुक्त किये गये हैं। इस परिपथ को सरल रूप में चित्र 3.15 की भाँति दर्शाया जा सकता है।

$$I_E = \frac{V_{BE}}{R_B} = \frac{15}{10 \times 10^3} = 1.5 \text{ mA}$$

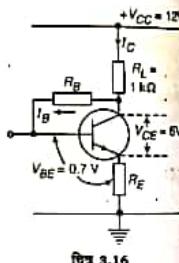
∴ कलेक्टर धारा

$$\begin{aligned} I_C &= I_E = 1.5 \text{ mA} \\ V_{CE} &= V_{CC} - I_C R_C = 12 - 1.5 \times 10^{-3} \times 5 \times 10^3 = 4.5 \text{ volt} \end{aligned}$$

प्र० 18. चित्र 3.16 में प्रदर्शित परिपथ में बैस प्रतिरोध R_B का मान ज्ञात कीजिए। ($V_{BE} = 0.7 \text{ V}$)

ठल चित्र 3.16 से

$$\begin{aligned} V_{CC} &= I_C R_L + V_{CE} \\ I_C &= V_{CC} - V_{CE} \\ &= \frac{12 - 6}{1000} = 6 \times 10^{-3} \text{ amp} \\ I_B &= \frac{I_C}{\beta} = \frac{6 \times 10^{-3}}{100} \\ &= 6 \times 10^{-5} \text{ amp} \\ I_B R_B + V_{BE} &= V_{CE} \\ R_B &= \frac{V_{CE} - V_{BE}}{I_B} \\ &= \frac{6 - 0.7}{6 \times 10^{-5}} = 88.3 \text{ k}\Omega \end{aligned}$$



चित्र 3.16

प्र० 19. एक कलेक्टर से बैस वायस परिपथ में बैस परिपथ R_B का यह मान निर्धारित कीजिए जिससे कि प्रचालन विन्डु (1 mA, 10 V) पर स्थित हो। जान दे, $\beta = 100$, $V_{CC} = 15 \text{ V}$, $V_{BE} = 0.3 \text{ V}$

ठल हम जानते हैं कि कलेक्टर लोड प्रतिरोध

$$R_L = \frac{V_{CC} - V_{CE}}{I_C} = \frac{15 - 10}{1 \text{ mA}} = 5 \text{ k}\Omega$$

$$\text{तथा } I_B = \frac{I_C}{\beta} = \frac{1 \text{ mA}}{100} = 0.01 \text{ mA}$$

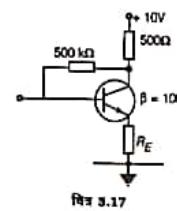
$$\text{सूर } R_B = \frac{V_{CC} - V_{BE} - \beta I_B R_L}{I_B} \text{ से}$$

$$R_B = \frac{15 - 0.3 - 100 \times 0.01 \times 5}{0.01}$$

$$= 970 \text{ k}\Omega$$

या अतः बैस प्रतिरोध R_B का मान 970 kΩ लेने पर प्रचालन विन्डु (1 mA, 10 V) पर स्थित होगा।

प्र० 20. चित्र 3.17 में प्रदर्शित परिपथ में एमिटर धारा I_E तथा कलेक्टर लोडेज V_C ज्ञात कीजिए। हस परिपथ में प्रचालन विन्डु अभिलक्षणों के किस भाग में स्थित होगा संतुष्ट क्षेत्र जप्ता कट-ऑफ क्षेत्र में?



चित्र 3.17

ठल चित्र 3.18 के अनुसार,

$$\begin{aligned} V_{CC} &= (I_B + I_C) R_L + I_B R_B \\ &= I_C R_L + I_B R_B = \beta I_B R_L + I_B R_B \\ I_B &= \frac{V_{CC}}{R_B + \beta R_L} \end{aligned}$$

चित्र 3.17 के अनुसार,

$$\begin{aligned} V_{CC} &= 10 \text{ V}; R_B = 500 \times 10^3 \Omega \\ R_L &= 500 \Omega; \beta = 100 \end{aligned}$$

अतः

$$I_B = \frac{10}{500 \times 10^3 + 100 \times 500} = 18 \times 10^{-6} \text{ A} = 18 \mu\text{A}$$

एमिटर धारा

$$\begin{aligned} I_E &= I_C = \beta I_B \\ &= 100 \times 18 \times 10^{-6} = 1.8 \text{ mA} \end{aligned}$$

तथा कलेक्टर लोडेज

$$\begin{aligned} V_C &= V_{CE} = V_{CC} - I_C R_L \\ &= 10 - 1.8 \times 10^{-3} \times 500 = 9.1 \text{ V} \end{aligned}$$

चौक कलेक्टर लोडेज (V_C) का मान सामग्री ससाइ लोडेज (V_{CC}) के तुल्य है; अतः प्रचालन विन्डु, अभिलक्षणों के कट-ऑफ क्षेत्र की ओर होगा।

प्र० 21. एक परिपथ में स्थिर वायस विधि द्वारा वायसिंग की गयी है यदि $V_{CC} = 12 \text{ V}$, $R_C = 330 \Omega$, $\beta = 100$ तथा $I_B = 0.3 \text{ mA}$, तब R_B का मान ज्ञात कीजिए।

ठल हम जानते हैं कि

$$V_{CC} = I_B R_B + V_{BE}$$

यदि ट्रांजिस्टर सिलिकॉन का बना है तब, $V_{BE} = 0.7 \text{ V}$

$$\begin{aligned} 12 &= 0.3 \text{ mA} \times R_B + 0.7 \text{ V} \\ R_B &= \frac{12 - 0.7}{0.3 \text{ mA}} = \frac{11.3}{0.3} \text{ k}\Omega \\ &= 37.66 \text{ k}\Omega \end{aligned}$$

70 VIDYA प्रौद्योगिक QUESTIONS BANK

प्र० 22. चित्र 3.19 में प्रतिशित सर्किट के लिए V_{CE} के मान का निर्णय कीजिए।

हल सेवेनिन परिपथ द्वारा,

$$R_{Th} = \frac{R_1 R_2}{R_1 + R_2}$$

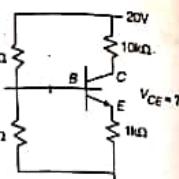
जहाँ,

$$R_1 = 10\text{ k}\Omega, R_2 = 5\text{ k}\Omega$$

$$R_{Th} = \frac{10 \times 5}{10 + 5} = \frac{50}{15} = \frac{10}{3} \text{ k}\Omega$$

$$V_{Th} = \frac{R_2}{R_1 + R_2} \times V_{CC}$$

$$= \frac{5}{5+10} \times 20 = \frac{100}{15} = \frac{20}{3} \text{ V}$$



चित्र 3.19

किरचोफ के नियम द्वारा,

$$\frac{20}{3} - \frac{10}{3} \times I_B - V_{BE} - 1 \times I_E = 0$$

या

$$\frac{20}{3} - \frac{10}{3} I_B - 0.7 - 10I_E = 0$$

या

$$I_B = \frac{20 - 0.7}{\frac{10}{3} + 10} = \frac{3}{10 + 10} = 0.15 \text{ mA}$$

या

$$I_B = \frac{20 - 2.1}{10 + 303} = \frac{17.9}{313} = 0.057 \text{ mA}$$

$$I_C = \beta I_B = 100 \times 0.057 = 5.7 \text{ mA}$$

अब,

$$V_{CC} - 10 I_C - V_{CE} - 1 \times I_E = 0$$

या

$$V_{CE} = V_{CC} - 10 I_C - I_E$$

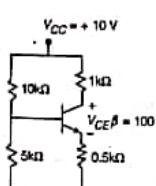
या

$$V_{CE} = V_{CC} - 11 I_C$$

[$\because I_C \approx I_E$]

$$= 20 - 11 \times 5.7 = 20 - 62.7 = -42.7 \text{ V}$$

प्र० 23. चित्र 3.21 में सिलिकॉन ट्रांजिस्टर के सिए ($\beta = 100$) प्रतिशित सर्किट डायाग्राम के लिए संचालन विन्दु को ज्ञात कीजिए।



चित्र 3.21

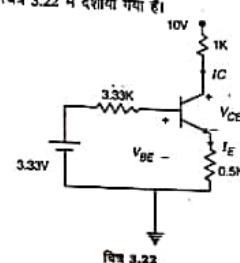
हल $R_1 = 10\text{ k}\Omega, R_2 = 5\text{ k}\Omega, R_c = 1\text{ k}\Omega, R_e = 0.5\text{ k}\Omega$

एनालॉग इलेक्ट्रॉनिक्स □ ट्रांजिस्टर वायसिंग तथा स्थिरीकरण — 71 □

$$R_{Th} = \frac{R_1 R_2}{R_1 + R_2} = \frac{10 \times 5}{10 + 5} = 3.33 \text{ k}\Omega$$

$$V_{Th} = \frac{R_2}{R_1 + R_2} V_{CC} = \frac{5}{10 + 5} \times 10 = 3.33 \text{ V}$$

दिए गए परिपथ का युल्य परिपथ चित्र 3.22 में दर्शाया गया है।



चित्र 3.22

किरचोफ के नियम द्वारा,

$$3.33 - 3.33 I_B - V_{BE} - 0.5 I_E = 0$$

$$\text{या } 3.33 - 3.33 I_B - 0.7 - 0.5 (\beta + 1) I_E = 0$$

$$\text{या } 3.33 - 3.33 I_B - 0.7 - 50.5 I_E = 0$$

$$\text{या } I_B = \frac{3.33 - 0.7}{3.33 + 50.5} = 0.05 \text{ mA}$$

$$I_C = \beta I_B = 5 \text{ mA}$$

$$V_{CE} = 10 - 11 I_C - 0.5 I_E$$

$$= 10 - 11 \times 5 = 2.5 \text{ V}$$

प्र० 24. निम्न परिपथ चित्र 3.23 में पेवेनिन प्रतिरोध R_{Th} तथा पेवेनिन वोल्टेज (V_{Th}) को गणना कीजिए।

$$\text{हल } R_{Th} = \frac{R_1 \times R_2}{R_1 + R_2}$$

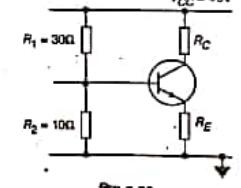
$$= \frac{30 \times 10}{30 + 10} = \frac{300}{40} = 7.5 \Omega$$

$$V_{Th} = R_{Th} \left(\frac{V_{CC}}{R_1 + R_2} \right)$$

$$= 10 \times \frac{9}{30 + 10} = \frac{10 \times 9}{40} = 2.25 \text{ V}$$

$$\text{अतः } R_{Th} = 7.5 \Omega \text{ तथा } V_{Th} = 2.25 \text{ V}$$

प्र० 25. एक n-p-n ट्रांजिस्टर परिपथ चित्र 3.24 में, $\alpha = 0.985, R_2 = 20 \text{ k}\Omega, R_E = 2 \text{ k}\Omega$ तथा $V_{BE} = 0.3 \text{ volt}$ है। यदि $V_{CC} = 20 \text{ volt}$ हो तथा प्रशालन विन्दु की स्थिति $I_C = 2 \text{ mA}, V_{CE} = 5 \text{ volt}$ है तो परिपथ में R_1 तथा R_C का मान ज्ञात कीजिए।



चित्र 3.23

72 — VIDYA प्रौद्योगिक QUESTIONS BANK

ठता जात है,

अतः

$$\beta = \frac{\alpha}{1-\alpha} = \frac{0.985}{1-0.985} = 66$$

तथा बेस धारा,

$$I_B = I_C/\beta = \frac{2 \text{ mA}}{66} = 0.033 \text{ mA}$$

प्रतिरोध R_2 के पार्श्व (across) में बोल्टेज

$$V_2 = V_{BE} + V_E \\ = 0.3 + 2 \text{ mA} \times 2 \text{ k}\Omega \\ = 4.3 \text{ volt}$$

$$(V_2 = I_E R_E = I_C R_E)$$

प्रतिरोध R_1 के पार्श्व (across) में बोल्टेज

$$V = V_{CC} - V_2 = 20 - 4.3 = 15.7 \text{ volt}$$

इस स्थिति में जब R_1 तथा R_2 फ्रेंजीकम में संयोजित माने गये हैं (विच 3.24), प्रतिरोध R_1 एवं R_2 में सामान धरा प्रवाहित होगी।

$$I_1 = I_2 = \frac{V_2}{R_2} = \frac{4.3}{20 \text{ k}\Omega} = 0.215 \text{ mA}$$

$$\text{प्रतिरोध } R_1 \text{ पर बोल्टेजात } = \frac{15.7 \text{ volt}}{0.215 \text{ mA}} = 73.2 \text{ k}\Omega$$

प्रतिरोध R_C पर बोल्टेजात

$$= V_{CC} - V_{CE} - V_E = 20 - 5 - 2 \times 2 = 11 \text{ volt}$$

$$\text{कलेक्टर प्रतिरोध } R_C = \frac{\text{प्रतिरोध } R_C \text{ पर बोल्टेजात}}{I_C}$$

$$= \frac{5 \text{ volt}}{2 \text{ mA}} = 2.5 \text{ k}\Omega$$

प्रैक्टन 28. एक BJT (बाईपोलर जेलेन्स ट्रांजिस्टर) परिपथ में विभव विभाजक विधि से वायसिंग की गयी है। यदि $\beta = 50$, $V_{CC} = 20$ volt, $R_C = 2 \text{ k}\Omega$, $R_g = 0.1 \text{ k}\Omega$, $R_1 = 100 \text{ k}\Omega$, $R_2 = 5 \text{ k}\Omega$ तथा $V_{BE} = 0.2$ volt हो, तब प्राप्तान बिन्दु (Q-point) की विधि ज्ञात कीजिए।

ठता विभव विभाजक अपिन्डर (potential divider bias) में,

$$V_{Th} = \left(\frac{R_1}{R_1 + R_2} \right) V_{CC}$$

$$= \left(\frac{5}{5+100} \right) \times 20 = 0.952 \text{ volt}$$

$$\text{तथा } R_{Th} = \frac{R_1 R_2}{R_1 + R_2} = \frac{5 \times 100}{5 + 100} = 4.76 \text{ k}\Omega$$

बेस एमिटर परिपथ में किरणीक नियम से,

$$V_{Th} = I_B R_{Th} + V_{BE} + (I_B + I_C) R_E$$

$$= I_B R_{Th} + V_{BE} + I_B R_E (1 + \beta)$$

$$\text{या } 0.952 = I_B \times 4.76 + 0.2 + (50 + 1) I_B \times 0.1$$

$$I_B = 0.076 \text{ mA}$$

$$\text{अतः } I_C = \beta I_B = 50 \times 0.076 = 3.8 \text{ mA}$$

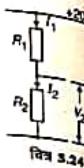
$$V_{CE} = I_C R_C + V_{CE} + U_C + I_B R_E$$

$$\therefore V_{CE} = V_{CC} - I_C R_C - (U_C + I_B) R_E = 20 - 3.8 \times 2 - 3.876 \times 0.1 = 12 \text{ V}$$

अतः प्राप्तान बिन्दु की स्थिति निम्न होगी

$$V_{CE} = 12 \text{ V}$$

$$I_C = 3.8 \text{ mA}$$



विच 3.24

4

एकल चरण ट्रांजिस्टर प्रवर्धक Single Stage Transistor Amplifier

ट्रैड '3': अतिलघु उत्तरीय प्रश्न

प्रैक्टन 1. प्रवर्धन से आप क्या समझते हैं?

उत्तर किसी इलेक्ट्रिकल सिग्नल के आधार को बढ़ाने की क्रिया प्रवर्धन कहलाती है।

प्रैक्टन 2. प्राप्तान कैपेसिटर के मुख्य कार्य क्या है?

उत्तर प्राप्तान कैपेसिटर के दो कार्य मुख्य हैं

1. यह प्रयोक्ता सिग्नल को चाप करता है।

2. यह D.C. बोल्टेज को एक ओर से दूसरी ओर जाने से रोकता है अर्थात् यह D.C. को बचाकर करता है।

प्रैक्टन 3. किसी प्रवर्धक का बोल्टेज ताप किस सूत्र के माध्यम से ज्ञात किया जा सकता है?

उत्तर बोल्टेज ताप $A_V = \frac{\text{आउट. A.C. बोल्टेज}}{\text{इनपुट. A.C. बोल्टेज}} = \frac{V_o}{V_i}$

प्रैक्टन 4. रेखीय परिपथ किसे कहते हैं?

उत्तर रेखीय परिपथ वह परिपथ कहलाता है जिसमें बोल्टेज में परिवर्तन होने पर परिपथ के अवयव; जैसे—प्रतिरोध प्रेक्ट तथा संधारित्र अपना मान नहीं बदलते।

प्रैक्टन 5. किसी प्रवर्धक का शक्तित्रांसफर ज्ञात करने का सूत्र तिथिए।

उत्तर ज्ञात करने का तरीका A_V तथा A_I की गुण कर जात किया जा सकता है।

शक्तित्रांसफर (A_P) = बोल्टेज प्रवर्धन (A_V) \times धारा प्रवर्धन (A_I)

रिवट स्थानों की पूरी लिजि लिजि

1. प्रवर्धक की क्रिया के विश्लेषण की सबसे उपयुक्त विधि है।

(गुल्मीक परिपथ)

2. तुल्यक परिपथ द्वारा प्रवर्धक का विश्लेषण प्रोप्रेय पर आधारित है।

(चार दर्मिनल नेटवर्क)

3. कलेक्टर प्रवर्धक परिपथ में इनपुट सिग्नल के कारण ट्रांसफर्फ धारा है।

(भूक्त)

4. आउटपुट प्रतिरोध का मान यार निर्भर करता है।

(लोक प्रतिरोध)

5. प्रवर्धक की प्रक्रिया जिस सूत्र की जाती है, उसे कहते हैं।

(प्रवर्धन)

6. कॉम्पन एमिटर प्रवर्धक में जिस सिग्नल का प्रवर्धन करना होता है, वह ट्रांजिस्टर के के मध्य केनेक्ट किया जाता है।

(बेस-एमिटर)

सत्य / असत्य

1. एक अचोक प्रवर्धक की निरात तरंग में विकिट तरंग के सभी गुण उपरिपत होते हैं।

(सत्य)

2. ४० सी० सोड तापन के अन्तर्गत कलेक्टर धारा लागभा पॉवर पराया के बोरार होती है।

(सत्य)

3. कॉम्पन एमिटर प्रवर्धक का विश्लेषण के अन्तर्गत परिपथ में सिग्नल बोल्टेज देने पर बहुत कम आधार की प्रयोक्ता

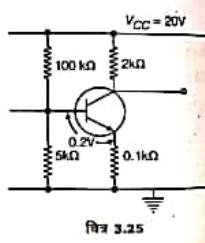
धारा तथा बोल्टेज उत्पन्न होती है।

4. एमिटर फॉलोअर का इनपुट प्रतिरोध R_I बहुत कम होता है।

(असत्य)

5. R-C पुरिंग प्रवर्धक में प्रवर्धक की आउटपुट तापा इनपुट समान कला में होती है।

(सत्य)



विच 3.25

ट्रांजिस्टर प्रवर्धक का परिपथ बनाइए तथा प्रयोग अवयव (components) का परिचय दें।

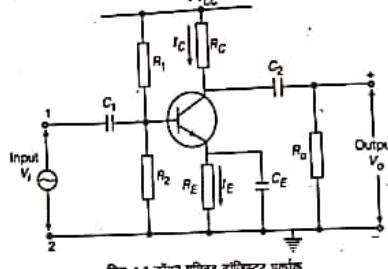
प्रश्न 1. सिग्नल स्ट्रेज ट्रांजिस्टर प्रवर्धक का परिपथ बनाइए तथा प्रयोग अवयव (components) का परिचय दें।

अध्ययन कॉमन ऎमिटर विन्यास का कार्य तिथिए।
उत्तर एकल घण्टे ट्रांजिस्टर प्रवर्धक तिथि 4.1 में एकल ट्रांजिस्टर को प्रयोग कर एक कॉमन एमिटर प्रवर्धक (common emitter amplifier) का परिपथ प्रदर्शित किया गया है। ट्रांजिस्टर के स्थिर प्रचालन के लिये विभिन्न विभाजक विधि (potential divider method) द्वारा वाईफास की गयी है; ऐसीकि इस विधि द्वारा ट्रांजिस्टर का वायपस निम्नतम तथा प्रचालन बिन्दु स्थित रहता है।

परिपथ में तीन कैपेसिटर C_1 , C_2 तथा C_E युपर्फन कैपेसिटर (coupling capacitors) कहलाते हैं।

युपर्फन कैपेसिटर के मुख्य दो कार्य हैं।

1. यह प्रत्यावर्ती सिग्नल (a.c. signal) को पास करता है।
2. यह डॉन्टो० वोल्टेज को एक ओर से दूसरी ओर जाने से रोकता है अर्थात् यह डॉन्टो० को ब्लॉक (block) करता है।



तिथि 4.1 कॉमन एमिटर ट्रांजिस्टर प्रवर्धक

कैपेसिटर C_2 का एक टर्मिनल कलेक्टर से तथा दूसरा प्रतिरोध R_L से संयोजित है। चौंक C_2 एक ब्लॉकिंग कैपेसिटर की भौतिक कार्य करता है अतः कलेक्टर को डॉन्टो० वोल्टेज का कोई प्रभाव R_L पर नहीं होता। इसके साथ ही कलेक्टर धारा में होने वाले परिवर्तन इस कैपेसिटर (C_2) से पास होकर प्रतिरोध R_L पर प्राप्त हो जाते हैं। दूसरे शब्दों में प्रतिरोध R_L पर आडट्रूट वोल्टेज, कलेक्टर डॉन्टो० वोल्टेज से मुक्त (free) रहती है।

इसी प्रकार कैपेसिटर C_1 सिग्नल वोल्टेज V_i को ट्रांजिस्टर के बेस पर पास कर देता है, परन्तु ट्रांजिस्टर के बेस पर उपलब्ध डॉन्टो० नायपस वोल्टेज को सिग्नल स्रोत V_i को ओर जाने से रोकता है।

कैपेसिटर C_E बाईपास (by-pass) कैपेसिटर का कार्य करता है। यह एमिटर धारा में होने वाले सभी परिवर्तन (variations) को ग्राउंड में बाईपास करता है।

यदि एमिटर प्रतिरोध R_E को C_E द्वारा बाईपास न किया जाए, तब प्रतिरोध R_E पर एन्टो० वोल्टेजापात होगा जिससे इनपुट वोल्टेज प्रभावित होगा। यह प्रधान नक्षणक फोर्मूलैक प्रभाव (negative feedback effect) कहलाता है। इस फोर्मूलैक प्रभाव को समाप्त करने के लिये ही बाईपास कैपेसिटर C_E का प्रयोग किया गया है।

कैपेसिटर C_E का मान ऐसा होना चाहिए जिससे कि यह इनपुट सिग्नल में उपर्युक्त निम्नतम (lowest) आवृत्ति की धारा को बाईपास कर सके। यदि C_E इस कार्य (lower frequency by-pass) को कर सकता है, तब उच्च आवृत्ति धारा

एनालॉग इलेक्ट्रोनिक्स □ एकल चरण ट्रांजिस्टर प्रवर्धक □ 75

सिग्नल को तो यह स्वतः ही बाईपास करेगा, क्योंकि उच्च आवृत्ति (f_h) पर C_E की प्रतिवादा $\left(\frac{1}{2\pi f_h C}\right)$, निम्न आवृत्ति

(f) पर प्रतिवादा $\left(\frac{1}{2\pi f_f C}\right)$, से कम होगी।

इसके साथ ही यह भी आवश्यक है कि निम्नतम आवृत्ति पर C_E की प्रतिवादा, प्रतिरोध R_E से कम हो। प्रोग्राम्स (practically) दृष्टि से निम्नतम आवृत्ति पर C_E का प्रतिपाता, प्रतिरोध R_E के दसवें भाग से कम होना चाहिए अर्थात्

$$X_{CE} \leq \frac{R_E}{10}$$

(यहाँ X_{CE} , कैपेसिटर C_E का निम्नतम आवृत्ति पर प्रतिवाद है)

प्रतिरोध R_E , आडट्रूट में संयोजित पद (stage) का प्रतिरोध प्रदर्शित करता है। याप: प्रवर्धक के बेल एक पद से आवश्यकतानुसार प्रवर्धन नहीं प्राप्त होता। ऐसे स्थिति में प्रवर्धक के दो या दो से अधिक पद परस्यर संयोजित किये जाते हैं, उस समय प्रतिरोध R_E आगे पद का इनपुट प्रतिरोध प्रदर्शित करेगा।

जिस सिग्नल का प्रवर्धन करना होता है, वह ट्रांजिस्टर के बेस-एमिटर के मध्य प्रतिरोध R_2 के पार्श्व में दिया गया है। V_i के बेस धारा में परिवर्तन होते हैं, बेस धारा के परिवर्तन से कलेक्टर धारा में परिवर्तन होते हैं तथा कलेक्टर धारा के परिवर्तन से प्रतिरोध R_C पर प्रत्यावर्ती वोल्टेजापात (a.c. drop) होता है। यह a.c. वोल्टेज, कैपेसिटर C_2 के पास होकर प्रतिरोध R_E पर उपलब्ध होती है। प्रतिरोध R_E पर वोल्टेजापात V_o इस परिपथ की आडट्रूट है।

वोल्टेज धारा मध्य Voltage Gain

$$A_V = \frac{\text{आडट्रूट एन्टो० वोल्टेज}}{\text{इनपुट एन्टो० वोल्टेज}} = \frac{V_o}{V_i}$$

इस प्रवर्धक में वोल्टेज प्रवर्धन के अतिरिक्त धारा प्रवर्धन (current amplification) भी प्राप्त होता है। अवित प्रवर्धन (power amplification) A_V तथा A_I को गुणा कर जाया जा सकता है।

अवित प्रवर्धन (AP) = वोल्टेज प्रवर्धन (A_V) \times धारा प्रवर्धन (A_I)

प्रश्न 2. एकल अवस्था प्रवर्धक में कैसा परिवर्तन जिससे कैपेसिटरों को समझाइए।

उत्तर CE प्रवर्धक में आडट्रूट वोल्टेज जा इनपुट वोल्टेज के साथेका कला उत्कर्षण एक CE प्रवर्धक में

$$V_{CE} = V_{CC} - I_C R_C$$

जब प्रवर्धक में कोई a.c. इनपुट नहीं हो जाती है तो R_C में d.c. वोल्टेज $I_C R_C$ होता है।

जब प्रवर्धक को a.c. इनपुट वोल्टेज दी जाती है तो बेस धारा में परिवर्तन होता है।

यदि इनपुट वोल्टेज बढ़ती है तो बेस धारा का मान बढ़ता है जिससे कलेक्टर धारा का मान बढ़ेगा, इससे V_{CE} कम हो जायेगा।

यदि इनपुट वर्ता है तो बेस धारा भी कम हो जाती है जिससे कलेक्टर धारा I_C कम हो जाती है।

I_C के मध्ये पर V_{CE} बढ़ती है। V_{CE} में हुआ परिवर्तन δV_{CE} ही V_o

लोड पर आडट्रूट a.c. वोल्टेज के रूप में प्राप्त होता है।

$$V_o = -R_o V_C$$

अतः इनपुट के अनावरक चक्र में V_{BE} बढ़ने से I_C तथा V_o घटते हैं जिससे V_o पट जाती है।

इसी प्रकार इनपुट के अवण्यक चक्र में V_{BE} घटने से I_C तथा V_o घटते हैं जिससे V_o बढ़ जाती है।

तिथि 4.2

(a) इनपुट वोल्टेज वाले अवण्यक चक्र में वोल्टेज घटने से बेस धारा घटती है। यह बेस धारा में वोल्टेज घटने से कलेक्टर धारा घटती है। यह कलेक्टर धारा में वोल्टेज घटने से वोल्टेज धारा घटती है।

(b) इनपुट वोल्टेज वाले अवण्यक चक्र में वोल्टेज बढ़ने से बेस धारा बढ़ती है। यह बेस धारा में वोल्टेज बढ़ने से कलेक्टर धारा बढ़ती है। यह कलेक्टर धारा में वोल्टेज बढ़ने से वोल्टेज धारा बढ़ती है।

76 VIDYA प्रौद्योगिक QUESTIONS BANK

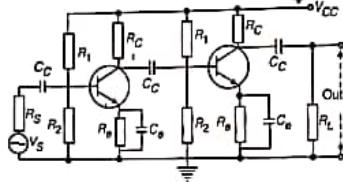
अतः CE प्रवर्धक में जब इनपुट a.c. का पार्श्वात्मक अर्द्धचक्र चल रहा होता है तो आउटपुट a.c. का प्रवणात्मक अर्द्धचक्र चल रहा होता है। जब इनपुट a.c. का नियोनिट अर्द्धचक्र चल रहा होता है तो आउटपुट का पार्श्वात्मक अर्द्धचक्र चल रहा होता है।

अतः इनपुट तथा आउटपुट विपरीत करता में होते हैं। दूसरे शब्दों में, CE प्रवर्धक में इनपुट बोल्टेज तथा आउटपुट बोल्टेज में 180° का कलानन्द होता है।

प्र० 3. परिपथ आरेख द्वारा R-C पुनिष्ठ प्रवर्धक की कार्य-प्रियिति समझाइए।

अध्ययन R-C पुनिष्ठ प्रवर्धक का आरेख द्वारा और वर्णन कीजिए।

उत्तर R-C पुनिष्ठ प्रवर्धक R-C Coupled Amplifier चित्र 4.3 में एक R-C पुनिष्ठ प्रवर्धक प्रदर्शित किया गया है। जिसमें डायजिस्टर प्रवर्धक के दो पद प्रयुक्ति किये गये हैं। प्रवर्धक कॉम्पन एमिटर (emitter) परिपथ में संयोजित है। यह कास्केड (cascaded) प्रवर्धक भी कहलाते हैं।



चित्र 4.3 R-C पुनिष्ठ प्रवर्धक

परिपथ में R_1, R_2, R_4 तथा C_4 द्वायिस्टर को स्वतः अभिन्नति (self bias) तथा स्थिरात्मकण (stabilization) प्रदान करते हैं। C_2 सुप्यन कैपेसिटर (coupling capacitor) है जो प्रथम पद को आउटपुट, दूसरे प्रवर्धक पद के बीच से कनेक्ट करता है। यह कैपेसिटर C_2 कैल a.c. सिग्नल को ही दूसरे द्वायिस्टर के इनपुट पर देता है तथा d.c. बोल्टेज एवं पारामों को ब्लॉक करता है। C_3 एक बायास कैपेसिटर (by-pass capacitor) है। यह एमिटर पर आने वाले स्पर्धवर्त्तन के लिये निम्न प्रतियात (low reactance) का पथ उपलब्ध कराता है जिससे ऋणात्मक कॉस्केडके कारण स्पर्धवर्त्तन में होने वाली लाइपॉन कम हो जाती है। R_E का मान ऐसा सलेक्ट किया जाता है कि यह प्रत्येक आवृत्ति के a.c. सिग्नल के लिये (निम्न आवृत्ति के लिये भी) R_E के पारवर्त्तन (across) में एक उत्तम लघुपथ (short-circuit) की पांचत कर्ते।

जब प्रथम पद के बीच कोई सिग्नल दिया जाता है, तब इसका प्रवर्धन होता है। एहते प्रवर्धक को आउटपुट R_C पर प्राप्त होती है। आउटपुट तथा इनपुट 180° पर विस्थापित होते हैं; क्योंकि यह कॉम्पन एमिटर परिपथ है। एहते पद की प्रवर्धित आउटपुट सुप्यन कैपेसिटर C_2 के द्वारा दूसरे पद के बीच को प्राप्त होता है। बीस पर प्राप्त यह a.c. सिग्नल दूसरे प्रवर्धक द्वारा पुनः प्रवर्धित होता है। प्रवर्धित आउटपुट दूसरे पद के द्वायिस्टर के कॉलेक्टर से संयोजित प्रतिरोध R_C पर प्राप्त होती है। इसके कला पुनः 180° द्वारा परिवर्तित हो जाती है।

परिपथ पद की आउटपुट, एमिटर C_2 द्वारा लोड प्रतिरोध R_L पर प्राप्त होती है। इस प्रकार कास्केड प्रवर्धक द्वारा सिग्नल का प्रवर्धन होता है तथा प्रवर्धक का सम्पूर्ण लाप (gain) काफी अधिक हो जाता है। प्रवर्धक को आउटपुट तथा इनपुट समान कला में होती है।

यदि प्रथम स्टेज द्वारा एम्प्लीफिकेशन A_1 तथा द्वितीय स्टेज द्वारा A_2 है, तब R-C पुनिष्ठ एम्प्लीफायर द्वारा कुल एम्प्लीफिकेशन $A = A_1 \times A_2$ ।

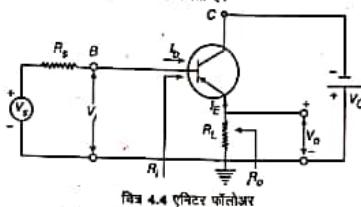
प्र० 4. एमिटर फॉलोअर पर लियाणी लिखिए।

अध्ययन एमिटर फॉलोअर का संचित वर्णन कीजिए।

उत्तर एमिटर फॉलोअर Emmiter Follower चित्र 4.4 में एक द्वायिस्टर एमिटर फॉलोअर का परिपथ दिया गया है। इस परिपथ में आउटपुट पॉलिटर से लो जाती है। यह कॉम्पन कॉलेक्टर (CC) एम्प्लीफायर के समान होता है। यह एमिटर परिपथ का लोड भी दूसरे शब्दों में एमिटर इनपुट सिग्नल को फौलो रहता है। अतः बीस बोल्टेज में कोई भी परिवर्तन, एमिटर पर लोड भी समान परिवर्तन उत्पन्न करता है। दूसरे शब्दों में एमिटर इनपुट प्रतिरोध R_I बहुत कम (tens of ohms) होता है। अतः CC परिपथ का डायोग बफर स्टेज (buffer stage) की पांचत किया जाता है जो आवृत्ति के एक बड़े भेत्र में प्रतिरोध द्वायकोमेट्रिक (from high to low resistance) का कार्य करता है। इसके अतिरिक्त एमिटर फॉलोअर, सिग्नल के पावर लेवल को भी बढ़ाता है।

प्र० 5. एमिटर फॉलोअर सर्किट की कार्य-प्रियिति समझाइए।

उत्तर एमिटर फॉलोअर की कार्य-प्रणाली Working of Emitter Follower चित्र 4.5 में एक द्वायिस्टर एमिटर फॉलोअर का परिपथ दिया गया है। इस परिपथ में आउटपुट पॉलिटर से लो जाती है। यह कॉम्पन कॉलेक्टर (CC) एम्प्लीफायर के समान होता है। इस परिपथ का कॉलेक्टर गेन लाग्गा '1' होता है। अतः बीस बोल्टेज में कोई भी परिवर्तन, एमिटर पर लोड भी समान परिवर्तन उत्पन्न करता है। दूसरे शब्दों में एमिटर इनपुट सिग्नल को फौलो रहता है। एमिटर फॉलोअर का इनपुट प्रतिरोध R_I बहुत कम (tens of ohms) होता है। अतः CC परिपथ का डायोग बफर स्टेज (buffer stage) की पांचत किया जाता है जो आवृत्ति के एक बड़े भेत्र में प्रतिरोध द्वायकोमेट्रिक (from high to low resistance) का कार्य करता है। इसके अतिरिक्त एमिटर फॉलोअर, सिग्नल के पावर लेवल को बढ़ाता है।

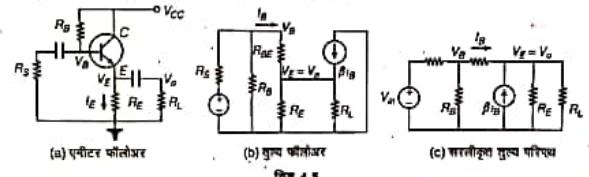


चित्र 4.4 एमिटर फॉलोअर

इसके अतिरिक्त एमिटर फॉलोअर, सिग्नल के पावर लेवल को भी बढ़ाता है।

प्र० 5. एमिटर फॉलोअर सर्किट की कार्य-प्रियिति समझाइए। इसको एमिटर फॉलोअर क्यों कहते हैं? सिद्ध कीजिए कि इसका बोल्टेज गेन समान 1 होता है।

उत्तर एमिटर फॉलोअर की कार्य-प्रणाली Working of Emitter Follower चित्र 4.5 में एक द्वायिस्टर एमिटर फॉलोअर का परिपथ दिया गया है। इस परिपथ में आउटपुट पॉलिटर से लो जाती है। यह कॉम्पन कॉलेक्टर (CC) एम्प्लीफायर के समान होता है। एमिटर पर लोड भी समान परिवर्तन उत्पन्न करता है। दूसरे शब्दों में एमिटर इनपुट सिग्नल को फौलो रहता है। एमिटर फॉलोअर का इनपुट प्रतिरोध R_I बहुत कम (tens of ohms) होता है। अतः CC परिपथ का डायोग बफर स्टेज (buffer stage) की पांचत किया जाता है जो आवृत्ति के एक बड़े भेत्र में प्रतिरोध द्वायकोमेट्रिक (from high to low resistance) का कार्य करता है। इसके अतिरिक्त एमिटर फॉलोअर, सिग्नल के पावर लेवल को बढ़ाता है।



चित्र 4.5

बोल्टता लाप Voltage Gain

परिपथ से स्पष्ट है कि

$$R_B \gg R_{BE} + R_E$$

इनपुट व आउटपुट बोल्टता के मान निम्न प्रकार के तिप्पणी सहते हैं

$$\begin{aligned} V_{out} &= (R_E || R_L) V_B = (R_E || R_L) (I_B + I_E) = (R_E || R_L) \beta I_B + V_{BE} \\ V_{in} &= (R_S + R_{BE}) I_B + V_{out} = (R_S + R_{BE}) I_B + (R_E || R_L) \beta I_B + V_{BE} \end{aligned}$$

∴ बोल्टता लाप

$$A = \frac{V_{out}}{V_{in}}$$

$$\frac{\beta I_B}{(R_S + R_{BE}) I_B + \beta I_B + V_{BE}} = \frac{\beta I_B}{R_S I_B + R_{BE} I_B + \beta I_B + V_{BE}} = \frac{\beta}{R_S + R_{BE} + \beta + V_{BE}/I_B}$$

80 — VIDYA प्रौद्योगिक QUESTIONS BANK

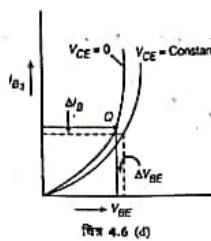
$$h_{fe} = \frac{\Delta I_C}{\Delta I_B} \quad V_{CE} = \text{constant}$$

2. आउटपुट एडमिटेन्स Output Admittance ' h_{oe} ' यदि स्थिर धारा I_{B_3} पर V_{CE} में सूक्ष्म परिवर्तन ΔV_{CE} देख कलेक्टर धारा में संगत परिवर्तन ΔI_C होते हैं, तब h_{oe} की अवधारणा के अनुसार, चित्र 4.6 (c) से,

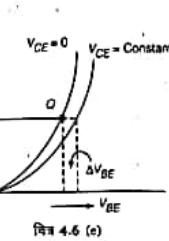
$$h_{oe} = \frac{\Delta I_C}{\Delta V_{CE}} \quad I_B = \text{constant}$$

3. इनपुट प्रतिवर्धक Input Impedance ' h_{ie} ': h_{ie} ज्ञात करने के लिए इनपुट अभिलक्षणों पर Q-विन्डु को स्थित जाते जाते हैं। चित्र 4.6 (d) में स्थिर V_{CE} पर ड्रॉजिस्टर के इनपुट अभिलक्षण प्रदर्शित किये गये हैं।

$$h_{ie} = \frac{\Delta V_{BE}}{\Delta I_B} \quad V_{CE} = \text{constant}$$



चित्र 4.6 (d)

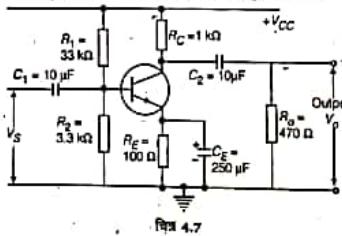


चित्र 4.6 (e)

4. रिवर्स बोल्टेज लाम्प Reverse Voltage Gain ' h_{re} ': h_{re} ज्ञात करने के लिए पहले स्थिर धारा (I_{B_3}) पर इनपुट अभिलक्षणों चित्र 4.6 (e) में Q-विन्डु से एक हीलाज तथा छोंचों जाते हैं। जब V_{CE} के मान में ΔV_{CE} के तुल्य परिवर्तन होता है, तब यदि बेस एमिटर बोल्टेज में संगत परिवर्तन ΔV_{BE} हो, तब

$$h_{re} = \frac{\Delta V_{BE}}{\Delta V_{CE}} \quad I_B = \text{constant}$$

- प्रश्न 7. चित्र 4.7 में एक कॉम्पन एमिटर प्रवर्धक प्रदर्शित किया गया है। परिपथ के अवयव निम्न प्रकार हैं



चित्र 4.7

$V_{CC} = 9$ volt, $R_1 = 33$ kΩ, $R_2 = 3.3$ kΩ, $R_E = 100$ Ω, $R_O = 470$ Ω, $C_E = 250$ μF तथा सिग्नल गेटेज $V_S = 5$ mV। यदि शून्य सिग्नल पर बेस धारा का मान $30 \mu\text{A}$ हो, तब

(a) डी०सी० लोड लाइन खोलें।

(b) प्रवर्धक के ए०सी० पर प्रचालन हेतु तुल्यांक परिपथ प्रदर्शित कीजिए।

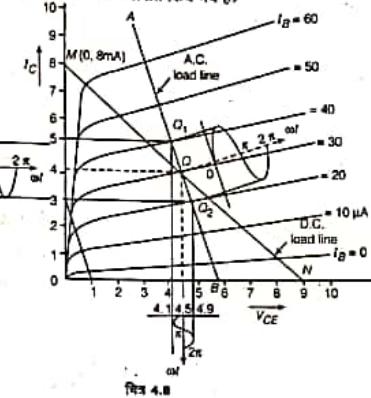
एनालॉग इलेक्ट्रोनिक्स: एकल धरण ट्रांजिस्टर प्रवर्धक — 81

- (c) ए०सी० लोड लाइन खोलें।

(d) यदि 5V इनपुट सिग्नल से बेस धारा में $20 \mu\text{A}$ peak से परिवर्तन हो, तब प्रवर्धक का धारा ताभ जात कीजिए।

- (e) प्रवर्धक का बोल्टेज ताभ जात कीजिए।

(ट्रांजिस्टर के आउटपुट अभिलक्षण चित्र 4.8 में प्रदर्शित किये गये हैं)



चित्र 4.8

ठषा (a) डी०सी० लोड लाइन D.C. Load Line डी०सी० लोड लाइन को समीकरण निम्न है

$$I_C = \frac{1}{R_C + R_E} V_{CE} + \frac{V_{CE}}{R_C + R_E}$$

यह लाइन बिन्दुओं (V_{CE}, I_C) तथा $\left(0, \frac{V_{CE}}{R_C + R_E}\right)$ को मिलाने पर छोंचों जा सकती है। प्रवर्धक का डी०सी० लोड,

$$R_{SL} = R_C + R_E = 1 \text{ k}\Omega + 0.1 \text{ k}\Omega = 1.1 \text{ k}\Omega$$

V_{CC} का मान $+9$ V है; अतः डी०सी० लोड लाइन खोलने के लिये दो बिन्दु M तथा N निम्न होंगे,

$$M \rightarrow \left(0, \frac{9V}{1.1 \text{ k}\Omega}\right) \text{ या } (0, 8.2 \text{ mA}) \quad \text{तथा } N \rightarrow (9 \text{ V}, 0 \text{ mA}) \text{ या } (9 \text{ V}, 0)$$

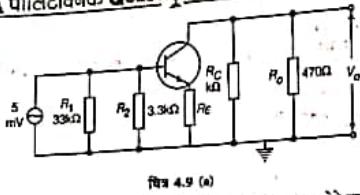
(i) M तथा N बिन्दुओं को मिलाने वाली रेखा डी०सी० लोड लाइन होगी।

(ii) प्रस्त के अनुसार शून्य सिग्नल पर बेस धारा का मान $30 \mu\text{A}$ है; अतः $30 \mu\text{A}$ बेस धारा पर आउटपुट अभिलक्षण तथा लोड लाइन MN का कटान बिन्दु परिपथ का Q-विन्डु होगा।

चित्र 4.8 से Q-विन्डु ($4 \text{ mA}, 45 \text{ V}$) है अर्थात्

$$I_C = 4 \text{ mA, तथा } V_{CE} = 45 \text{ V}$$

- (b) प्रवर्धक के ए०सी० पर प्रथालन इसमें सभी कैरीवर लघुपथ (short-circuit) को भीति व्यवहार करें। अतः तुल्यांक परिपथ में सम्पर्क नहीं किये जायें। इसी प्रकार डी०सी० सलाई सोत भी तुल्यांक परिपथ में सम्पर्क नहीं किये जाये हैं। इस प्रकार प्रवर्धक का ए०सी० तुल्यांक परिपथ चित्र 4.9 (a) को भीति होगा।



विच 4.9 (a)

(c) ए०सी० लोड लाइन A.C. Load Line प्रवर्धक को ए०सी० इनपुट सिग्नल V_i देने पर यह विच 4.9 (a) की पॉल व्यवहार करता। विच 4.9 (a) से स्पष्ट है कि ए०सी० के लिये भास प्रतिरोध (R_{ac}) का मान निम्न होगा

$$R_{ac} = \frac{R_C \times R_S}{R_C + R_S} = \frac{1\text{ k}\Omega \times 0.47\text{ k}\Omega}{1\text{ k}\Omega + 0.47\text{ k}\Omega} = 320\text{ }\Omega$$

अतः ए०सी० लोड लाइन का ढाल $-1/R_{ac} = -\frac{1}{320}$ होगा। यह रेखा Q-विन्दु से भी गुजरती। ए०सी० लोड लाइन

खींचने के लिये निम्न विधि प्रयोग की जा सकती है

सर्वप्रथम कोई रेखा PQ, जिसका (slope) $-\frac{1}{R_{ac}}$ के तुल्य हो, खींचते हैं। उसके पश्चात् एक अन्य रेखा AB, जो Q

विन्दु से गुजरती हो तथा रेखा PQ के समानांतर हो, खींचते जाते हैं। यह रेखा AB ही ए०सी० लोड लाइन है।

विच 4.9 (b) (i) में $-\frac{1}{R_{ac}}$, ताव (slope) को रेखा खींचने को विधि प्रदर्शित की गयी है।

ढाल (slope),

$$\tan \theta = -\frac{1}{R_{ac}}$$

माना

$$\theta = 180^\circ - \alpha$$

अतः

$$\tan \theta = \tan (180^\circ - \alpha) = -\tan \alpha$$

\therefore

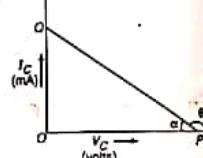
$$\tan \alpha = \frac{1}{OQ} = \frac{1}{320}$$

यदि

$$OP = 1\text{ volt}$$

तब

$$OQ = \frac{1}{320} \text{ A} = 3.1\text{ mA}$$



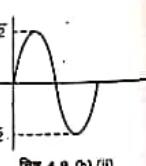
विच 4.9 (b) (i) ए०सी० लोड लाइन

इस प्रकार विन्दु P तथा Q जात होने पर रेखा PQ, जिसका ढाल $\frac{1}{R_{ac}}$ है, खींची जा सकती है। विच 4.8 में ए०सी० लोड लाइन प्रदर्शित की गयी है।

(d) (i) प्रवर्धक का धारा लाभ परिपथ को 5.0V इनपुट सिग्नल बोल्टेज दी गयी है। अतः peak से peak तक [विच 4.9 (b)(ii)] बोल्टेज में परिवर्तन $5 \times \sqrt{2} \times 2$ अर्थात् 14.14 mV होगा। प्रस्तुत के अनुसार 14.14 mV इनपुट सिग्नल से बेस धारा में peak से peak तक 20 μA के परिवर्तन होते हैं अर्थात् बेस धारा 20 μA से 40 μA तक परिवर्तित होती है। इस स्थिति में Q विन्दु ए०सी० लोड लाइन पर Q_1 तथा Q_2 के मध्य शिप्ट होगा (विच 4.8)। Q विन्दु के शिप्ट होने से I_C तथा V_{CE} में होने वाले परिवर्तन विच 4.8 में प्रदर्शित किये गये हैं। विच 4.8 से कलेक्टर धारा I_C , 2.9 mA से 5.1 mA तक शिप्ट होती है तथा कलेक्टर-एमिटर बोल्टेज V_{CE} , 4.1 volt से 4.9 volt तक परिवर्तित होती है।

अतः प्रवर्धक का धारा लाभ (current gain)

$$A_I = \frac{I_C(\text{max}) - I_C(\text{min})}{I_B(\text{max}) - I_B(\text{min})} = \frac{5.1\text{ mA} - 2.9\text{ mA}}{40\text{ }\mu\text{A} - 20\text{ }\mu\text{A}} = 110$$



विच 4.9 (b) (ii)

(ii) प्रवर्धक का बोल्टेज लाभ Voltage Gain

$$A_V = \frac{V_{C(\text{max})} - V_{C(\text{min})}}{V_{(\text{max})} - V_{(\text{min})}} = \frac{4.9\text{ V} - 4.1\text{ V}}{14.14\text{ mV}} = 56.58$$

प्रैक्टिक 8. एक कॉमेंटर प्रवर्धक में इनपुट ट्रांजिस्टर के पैरामीटर निम्नलिखित हैं

$$h_{ie} = 1000\text{ }\Omega, h_{re} = 2.5 \times 10^{-4}, h_{fe} = 50, h_{oe} = 25\text{ }\mu\text{A/V}$$

यदि लोड प्रतिरोध 2000 Ω तथा स्रोत प्रतिवापा 600 Ω हो, तब धारा लाभ, बोल्टेज लाभ, इनपुट प्रतिवापा एवं आउटपुट प्रतिवापा ज्ञात कीजिए।

छाल धारा लाभ

$$A_I = +\frac{h_{fe}}{1 + h_{oe}R_L}$$

$$= +\frac{50}{1 + 25 \times 10^{-6} \times 2 \times 10^3} = +47$$

बोल्टेज लाभ,

$$A_V = -\frac{h_{fe}R_L}{h_{re} + h_{fe}R_L}$$

$$= (1000 \times 25 \times 10^{-6} - 25 \times 10^{-4} \times 50)$$

$$= 10^{-4} (250 - 125) = 0.0125$$

\therefore

$$A_V = \frac{50 \times 2 \times 10^3}{1000 + 0.0125 \times 2 \times 10^3} = \frac{10^5}{1000 + 25} = -97.5$$

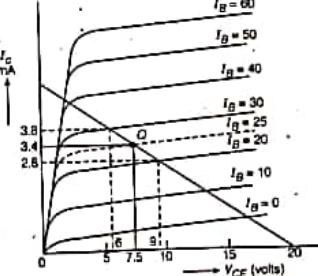
इनपुट प्रतिवापा,

$$Z_i = \frac{\Delta^k R_L + h_{re}}{1 + h_{oe}R_L} = \frac{0.0125 \times 2 \times 10^3 + 1000}{1 + 25 \times 10^{-6} \times 2 \times 10^3} = 976\text{ }\Omega$$

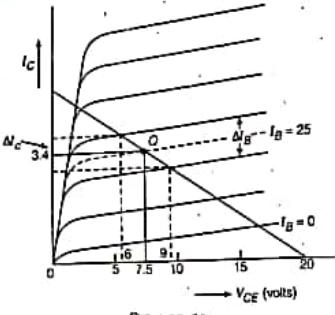
आउटपुट प्रतिवापा,

$$Z_o = \frac{h_{fe} + R_H}{\Delta^k + h_{oe}R_L} = \frac{100 + 600}{0.0125 + 25 \times 10^{-6} \times 600} = 58.18\text{ k}\Omega$$

प्रैक्टिक 8. विच 4.10 (a) व (b) में एक ट्रांजिस्टर के कलेक्टर अभिलक्षण तथा इनपुट अभिलक्षण प्रदर्शित किये गये हैं। इनपुट विन्दु I_C = 3.4 mA तथा V_{CE} = 7.5 volt पर ट्रांजिस्टर के हाइड्रिड पैरामीटर के मान ज्ञात कीजिए।

विच 4.10 (a) कलेक्टर अभिलक्षण से I_C का मान ज्ञात करना

Scanned by CamScanner



चित्र 4.10 (b)

ठाटा सर्वप्रथम चित्र 4.10 (a) में $V_{CE} = 7.5$ वोल्ट पर एक ऊर्ध्वाधर रेखा खींची जाती है। उसके परचात् $I_C = 3.4$ mA पर एक क्षेत्र रेखा खींचते हैं। इन दोनों रेखाओं का कटान बिन्दु प्रचालन बिन्दु (Q-point) को स्थिति प्रदर्शित करता है।

चित्र से स्पष्ट है कि Q-बिन्दु $I_B = 20 \mu\text{A}$ तथा $I_B = 30 \mu\text{A}$ के संगत अभिलक्षणों के पथ पड़ता है। इसका अर्थ है कि प्रचालन बिन्दु $(7.5V, 3.4\text{mA})$ पर बेस धारा $25 \mu\text{A}$ है। कलेक्टर अभिलक्षणों पर एक अन्य अभिलक्षण, जो स्थिर बेस धारा $I_B = 25 \mu\text{A}$ प्रदर्शित करता है, खींचा जाता है।

(i) पैरामीटर h_{fe} का मान ज्ञात करने के लिए चित्र 4.10 (b) के अनुसार स्थिर $V_{CE} = 7.5$ V पर जब बेस धारा I_B , Q-बिन्दु के आस-पास $20 \mu\text{A}$ से परिवर्तित होकर $30 \mu\text{A}$ होती है, तब I_C में 2.8 से 3.8 mA तक परिवर्तन होते हैं। अतः

$$h_{fe} = \frac{\Delta I_C}{\Delta I_B} \quad V_{CE} = \text{constant}$$

$$= \frac{(3.8 - 2.8) \times 10^{-3}}{(30 - 20) \times 10^{-6}} \quad [\because V_{CE} = 7.5V]$$

$$= 100$$

(ii) पैरामीटर h_{oc} ज्ञात करने के लिए चित्र 4.10 (b) से मान स्थिर बेस धारा $I_B = 25 \mu\text{A}$ पर V_{CE} का मान 6 volt से 9 volt तक परिवर्तित होता है तथा इस परिवर्तन से I_C का मान 3.1 mA से 3.2 mA तक परिवर्तित होता है।

अतः

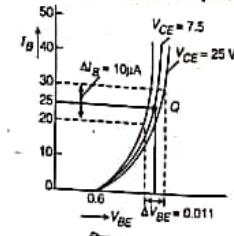
$$h_{oc} = \frac{\Delta I_C}{\Delta V_{CE}} \quad I_B = \text{constant}$$

$$= \frac{(3.2 - 3.1) \times 10^{-3}}{(9 - 6)} \quad I_B = 25 \mu\text{A}$$

$$= 33 \mu\text{A/V}$$

(iii) h_{ie} ज्ञात करने के लिए चित्र 4.11 (a) में प्रदर्शित इनपुट अभिलक्षणों पर Q बिन्दु स्थित करते हैं तथा $V_{CE} = 7.5V$ पर एक अन्य अभिलक्षण खींचा जाता है, तब V_{BE} में सूख्य परिवर्तन (ΔV_{BE}) के संगत I_C में परिवर्तन ज्ञात करते हैं।

चित्र 4.11 (a) से



चित्र 4.11 (a)

$$h_{ie} = \frac{\Delta I_C}{\Delta I_B} \quad V_{CE} = \text{constant}$$

$$= \frac{(0.740 - 0.730)}{(30 - 20) \mu\text{A}}$$

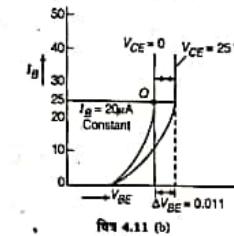
$$= \frac{0.011}{10 \times 10^{-6}} = 1.1 \text{ k}\Omega$$

(iv) पैरामीटर h_{re} ज्ञात करने के लिए चित्र 4.11 (b) में प्रदर्शित इनपुट अभिलक्षणों पर $I_B = 25 \mu\text{A}$ से एक क्षेत्र रेखा खींची जाती है जिससे Q बिन्दु को स्थिति जात होती है। अब यदि V_{CE} का मान 0 V से 25 volt तक परिवर्तित होता है, तब V_{BE} में 0.725 से 0.736 V तक परिवर्तन होते हैं। अतः

$$h_{re} = \frac{\Delta I_C}{\Delta V_{BE}}$$

$$= \frac{(0.736 - 0.725)}{(25 - 0)}$$

$$= \frac{0.011}{25} = 5 \times 10^{-4} \quad (\text{लगभग})$$



चित्र 4.11 (b)

प्र० 10. एक विशिष्ट एकल स्टेज CB प्रवर्धक का सर्किट डायोडम उपयुक्त ट्रांजिस्टर व्याख्या के साथ खींचिए तथा इसके संचालन की विवेचन कीजिए। दोल्टेज स्थिति को प्रभावित करने वाले कारकों की भी व्याख्या कीजिए।

उत्तर संचालन जब कोई ए०सी० सिगनल एमिटर बेस जंक्शन को दिया जाता है तो बेस व एमिटर के पथ वॉल्टेज लगातार परिवर्तित होती है तथा इस कारण एमिटर व कलेक्टर धारा भी उसी अनुसार परिवर्तित होती है। कलेक्टर एमिटर वॉल्टेज

$$V_{CE} = V_{CC} - I_C R_C$$

इनपुट ए०सी० सिग्नल के चार्जिटिव अर्ड्डक्रॉ में अग्र वोल्टेज V_{BE} का मान बढ़ता है तथा बेस व कलोक्टर धारा भी बढ़ती है, अतः I_{C_E} का मान बढ़ता है जिससे V_{CE} कम हो जाता है तथा आउटपुट वोल्टेज का मान घटता है। इनपुट के निगेटिव अर्ड्डक्रॉ में अग्र वोल्टेज V_{BE} का मान घटता है, बेस व कलोक्टर धारा घटती है, अतः V_{CE} का मान बढ़ता है तथा आउटपुट वोल्टेज का चार्जिटिव चक्र प्राप्त होता है।

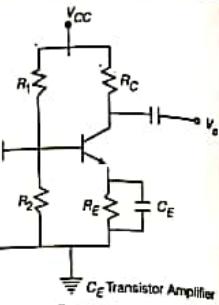
(I) इनपुट का चार्जिटिव अर्ड्डक्रॉ आउटपुट के निगेटिव अर्ड्डक्रॉ के उत्पन्न करता है तथा इनपुट का निगेटिव अर्ड्डक्रॉ आउटपुट के चार्जिटिव अर्ड्डक्रॉ के उत्पन्न करता है अर्थात् CE प्रवर्धन के इनपुट व आउटपुट के मध्य 180° का कलातर होता है।

(II) प्रवर्धक का वोल्टेज ताप A_V (voltage gain)

माना a.c. इनपुट वोल्टेज V_{BE} में परिवर्तन $= \Delta V_{BE}$

कलोक्टर धारा के मान में परिवर्तन $= \Delta I_C$

अतः आउटपुट वोल्टेज में परिवर्तन $= \Delta V_C$



चित्र 4.12

$$\text{वोल्टेज ताप } A_V = \frac{\text{Change in A.C. output voltage across } R_C}{\text{Change in A.C. input voltage}} = \frac{R_C \Delta I_C}{\Delta V_{BE}} = \frac{R_C \beta \Delta I_B}{\Delta V_{BE}} = \frac{R_C \beta}{V_T}$$

चूंकि η का मान कम होता है (लगभग $1\text{ k}\Omega$) β का मान 100 के सामग्री होता है तथा R_C का मान उच्च ले सकते हैं। अतः A_V का मान 1 से काफी अधिक होता है तथा ट्रांजिस्टर वोल्टेज प्रवर्धक के रूप में कार्य करता है। उदाहरणः यदि $R_C = 2\text{ k}\Omega$, $\eta = 1\text{ k}\Omega$ तथा $\beta = 100$, तब $A_V = 200$ अर्थात् आउटपुट पर प्राप्त वोल्टेज इनपुट वोल्टेज 200 गुना होगी। अर्थात् वोल्टेज का प्रवर्धन हो जायेगा।

वोल्टेज लघु को प्रभावित करने वाले कारक

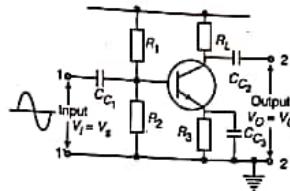
1. ट्रांजिस्टर को आवृत्ति परिवर्तित होने पर ट्रांजिस्टर की वोल्टेज लघु परिवर्तित हो जाती है।
2. बाईपास संधारित्र (C_E)
3. युनन संधारित्र (C_C)
4. अन्तरा-इलेक्ट्रोडी धारिता
5. तापमान

प्रश्न 11. कौमन एमिटर परिपथ के लिए Exact Hybrid मॉडल तथा Approximate Hybrid मॉडल के आधार पर निम्न शरीरों के व्यंजक स्पारित कीजिए।

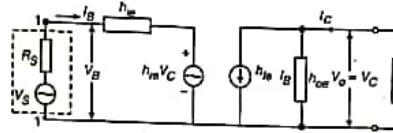
1. धारा ताप (A_I)
2. वोल्टेज प्रवर्धन ताप (A_V)
3. इनपुट प्रतिबाधा (Z_i)
4. o/p प्रतिबाधा (Z_o)

अथवा CE ट्रांजिस्टर का निम्न आवृत्ति मॉडल खींचिए। h पैरामीटर एवं अपने अनुसार मानकों को मानकर A_V एवं A_I के व्यंजक निर्गमित कीजिए।

उत्तर कौमन-एमिटर प्रवर्धक का Exact Hybrid मॉडल द्वारा विश्लेषण चित्र 4.13 (a) में कौमन एमिटर ट्रांजिस्टर प्रवर्धक का एक पद (single stage) प्रदर्शित किया गया है तथा चित्र 4.13 (b) में इसका ए०सी० तुल्यक परिपथ प्रदर्शित किया गया है। इस तुल्यक परिपथ की सहायता से प्रवर्धक की इनपुट प्रतिबाधा (Z_i), धारा ताप (A_I), वोल्टेज ताप (A_V) तथा आउटपुट प्रतिबाधा (Z_o) के लिए व्यंजक जाते होंगे।



चित्र 4.13 (a)



चित्र 4.13 (b)

तुल्यक परिपथ में R_L सोड प्रतिरोध है जिसके पार्श्व (across) में आउटपुट वोल्टेज V_o प्राप्त होती है। चित्र 4.13 (b) से सम्बन्धित हाइब्रिड समीकरण निम्न हैं।

$$V_B = h_{ie} I_B + h_{re} V_C \quad \dots (i)$$

$$I_C = h_{fe} I_B + h_{oe} V_C \quad \dots (ii)$$

1. धारा ताप Current Gain

$$A_I = \frac{\text{निर्गत धारा (output current)}}{\text{निविष्ट धारा (input current)}} = -\left(\frac{I_C}{I_B}\right)$$

समीकरण (ii) से $V_C = -I_C R_L$ रखने पर,

[यहाँ इस चिह्न का अर्थ इस कारण से लिया गया है क्योंकि पार धारा (I_C) को दिशा कलोक्टर धारा (I_C) के विपरीत है]

$$I_C = h_{fe} I_B - h_{oe} I_R L \quad \dots$$

$$I_C (1 + h_{oe} R_L) = h_{fe} I_B \quad \dots$$

$$\frac{I_C}{I_B} = \frac{h_{fe}}{1 + h_{oe} R_L} \quad \dots$$

$$A_I = -\left(\frac{I_C}{I_B}\right) = -\frac{h_{fe}}{1 + h_{oe} R_L} \quad \dots$$

2. इनपुट प्रतिबाधा Input Impedance प्रवर्धक में शून्य सिग्नल (zero signal) की स्थिति में इनपुट टर्मिनल (1, 1) से देखने पर जो प्रतिबाधा होती है, वह प्रवर्धक की इनपुट प्रतिबाधा कहलाती है।

$$Z_{in} = \frac{V_{in}}{I_B} = \frac{V_B}{I_B} \quad \dots$$

[जब $V_S = 0$]

समीकरण (i) से V_B का मान रखने पर,

$$Z_{in} = \frac{h_{ie} I_B + h_{re} V_C}{V_C} \quad \dots$$

$$= h_{ie} + h_{re} \frac{V_C}{I_B} \quad \dots$$

$$\begin{aligned} &= h_{re} \left(-I_C R_L \right) \\ &= h_{re} \frac{-I_B A_r R_L}{I_B} \\ &= h_{re} \left(-I_B A_r R_L \right) \quad [\because V_C = -I_C R_L \text{ तथा } I_C = A_r I_B] \end{aligned}$$

या $Z_{in} = h_{re} A_r R_L$

$$\begin{aligned} A_r \text{ का मान रखने पर,} \\ Z_{in} &= h_{re} \frac{h_{re} h_{fe} R_L}{1 + h_{re} R_L} \end{aligned}$$

$$\begin{aligned} &= \frac{h_{re} (1 + h_{re} R_L) - h_{re} h_{fe} R_L}{1 + h_{re} R_L} \\ &= \frac{R_L (h_{re} h_{fe} - h_{re} h_{fe}) + h_{re}}{1 + h_{re} R_L} \end{aligned}$$

$$\begin{aligned} \text{या} \\ Z_{in} &= \frac{\Delta^h R_L + h_{re}}{1 + h_{re} R_L} \quad \text{जहाँ } \Delta^h = (h_{re} h_{fe} - h_{re} h_{fe}) \end{aligned}$$

3. वोल्टेज प्रवर्द्धन Voltage amplification प्रवर्द्धक में आउटपुट A.C. वोल्टेज एवं इनपुट A.C. वोल्टेज का अनुपात वोल्टेज प्रवर्द्धन (A_V) कहलता है।

वोल्टेज प्रवर्द्धन

$$A_V = \frac{V_C}{V_B}$$

परन्तु

$$V_C = -I_C R_L$$

या

$$= -I_B A_r R_L$$

अतः

$$A_V = -\frac{I_B A_r R_L}{V_B} = -\frac{A_r R_L}{Z_{in}}$$

$$\left(\because \frac{V_B}{I_B} = Z_{in} \right)$$

A_V तथा Z_{in} का मान रखने पर

$$A_V = -\frac{h_{re}}{(1 + h_{re} R_L)} \times \frac{R_L (1 + h_{re} R_L)}{\Delta^h R_L + h_{re}}$$

या

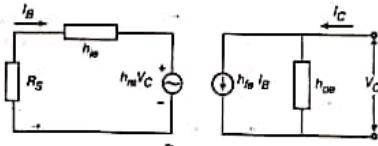
$$A_V = -\frac{h_{re} R_L}{h_{re} + \Delta^h R_L} \quad \dots(\text{iii})$$

समीकरण (iii) में छग चिह्न इनपुट एवं आउटपुट वोल्टेज में 180° कलान्तर प्रदर्शित करता है।

4. आउटपुट प्रतिवाप्ता (Z_o) इनपुट परिपथ (input circuit) को लघुपर्याप्त करने पर ($V_S = 0$) आउटपुट A.C. धारा I_C तथा आउटपुट A.C. वोल्टेज (V_C) का अनुपात आउटपुट एक्सिमिटर्स (V_o) कहलता है।

$$V_o = \frac{I_C}{V_C} \quad \text{जब, } V_S = 0$$

चित्र 4.13 (Input) परिपथ लघुपर्याप्त करने पर चित्र 4.13 (a) का परिपथ चित्र 4.13 (b) में प्रदर्शित परिपथ को भी होगा।



चित्र 4.14 में किर्कोफ नियम के अनुसार निविट परिपथ (input circuit) में $R_S I_S + h_{re} I_B + h_{re} V_C = 0$

$$\begin{aligned} \text{या} \\ I_B (R_S + h_{re}) + h_{re} V_C = 0 \\ \therefore \frac{I_B}{V_C} = -\frac{h_{re}}{h_{re} + R_S} \quad \dots(\text{iv}) \end{aligned}$$

समीकरण (ii) से

$$\begin{aligned} \frac{I_C}{V_C} &= h_{fe} \frac{I_B}{V_C} + h_{ce} \\ \text{समीकरण (iv) से } \frac{I_B}{V_C} \text{ का मान समीकरण (v) रखने पर} \\ \frac{I_C}{V_C} &= h_{fe} \frac{h_{re}}{h_{re} + R_S} + h_{ce} \quad \dots(\text{v}) \end{aligned}$$

या

$$\begin{aligned} \frac{I_C}{V_C} &= \frac{h_{re} h_{fe}}{h_{re} + R_S} + h_{ce} \\ \frac{I_C}{V_C} &= \frac{h_{ce} h_{re} + h_{ce} R_S - h_{re} h_{fe}}{h_{re} + R_S} \\ &= \frac{\Delta^h + h_{ce} R_S}{h_{re} + R_S} \end{aligned}$$

अतः

$$\begin{aligned} Y_o &= \frac{I_C}{V_C} \\ &= \frac{\Delta^h + h_{ce} R_S}{h_{re} + R_S} \end{aligned}$$

निर्गत प्रतिवाप्ता

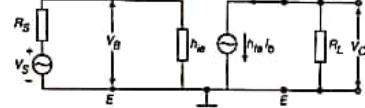
$$\begin{aligned} Z_o &= \frac{1}{Y_o} \\ &= \frac{h_{re} + R_S}{\Delta^h + h_{ce} R_S} \end{aligned}$$

या

कॉम्पन-एमिटर प्रवर्द्धक का Approximate Hybrid मॉडल द्वारा विवरण

कॉम्पन-एमिटर परिपथ का साल h-तुल्यक परिपथ (approximate hybrid equivalent circuit) मॉडल चित्र 4.15 में

दर्शाया गया है। इसके आधार पर कॉम्पन-एमिटर प्रवर्द्धक का विवरण निम्न प्रकार है



चित्र 4.15 कॉम्पन-एमिटर प्रवर्द्धक का साल h-तुल्यक परिपथ

(i) धारा लाभ Current gain Exact hybrid model से,

$$A_I = \frac{h_{fe}}{1 + h_{re} R_L}$$

चित्र 4.15 के Approximate मॉडल के अनुसार h_{re} को छोड़ने पर,

$$A_I = h_{fe}$$

(ii) इनपुट प्रतिवाप्ता Input Impedance Exact hybrid model से,

$$Z_{in} = \frac{\Delta^h R_L + h_{re}}{1 + h_{re} R_L}$$

90 — VIDYA प्रौद्योगिकीक विद्या का संग्रह

परन्तु Approximate model (वित्र 4.15) के अनुसार A_{vA} को छोड़ा जा सकता है तथा Δ^A का मान भी नगण्य है।
अतः

$$Z_{in} = h_{ie} \quad \dots (vi)$$

(iii) योल्टेज लाभ Voltage Gain

योल्टेज लाभ,

$$A_V = A_1 = \frac{R_L}{Z_{in}} \quad \dots (vii)$$

संयोक्तण (vi) तथा (vii) से A_1 एवं Z_{in} का मान खोजने पर,

$$A_V = -\frac{h_{fe} \times R_L}{h_{ie}} \quad \dots (viii)$$

(iv) आउटपुट प्रतिबाधा Output Impedance

$$Z_o = \frac{h_{re} + R_S}{\Delta^A + h_{oe} R_S} \quad \dots (ix)$$

वित्र 4.15 में प्रदर्शित Approximate model यदि $V_T = 0$ तथा बाह्य योल्टेज स्रोत आउटपुट टर्मिनल पर संयोक्त कर दिया जाये, तब इनपुट धारा i_b शून्य होगी तथा स्रोत कारण से Δ^A का मान भी शून्य होगा। अतः आउटपुट प्रतिबाधा Z_o अनन्त (infinite) होगी। बास्टर भैंस में CE प्रवर्धक की आउटपुट प्रतिबाधा 40 kΩ से 80 kΩ तक होती है। आउटपुट प्रतिबाधा का मान स्रोत प्रतिरोध (source resistance) पर भी निर्भर करता है।

5

बहु चरण ड्रॉजिस्टर प्रवर्धक Multi Stage Transistor Amplifier

खण्ड '3': अनियन्त्रित उत्तरीय प्रश्न

प्रश्न 1. ड्रॉजिस्टर की वायसिंग किस प्रकार की जानी चाहिए?

उत्तर ड्रॉजिस्टर की वायसिंग इस प्रकार करनी चाहिए कि सभी उचित आउटपुट अधिलक्षणों के संक्रिय सेत्र के सम्बन्ध में स्थिर हो जाये।

प्रश्न 2. ड्रॉजिस्टर की वायसिंग प्रक्रिया में क्या परिवर्तन होते हैं?

उत्तर ड्रॉजिस्टर की वायसिंग प्रक्रिया में निम्न परिवर्तन होते हैं

(i) इसमें D.C. Volt आयोजित हो जाते हैं।

(ii) इसमें D.C. घासार्ड प्रवाहित होने लगती है।

प्रश्न 3. ड्रॉजिस्टर के किन पैरामीटरों के कारण ऑपरेटिंग विन्टु की स्थिति परिवर्तित हो सकती है?

उत्तर ड्रॉजिस्टर में 'D' तथा 'E' ऐरोमीटरों के कारण ऑपरेटिंग विन्टु की स्थिति परिवर्तित हो सकती है।

प्रश्न 4. किसी परिपथ में संयोजित ड्रॉजिस्टर की दोनों सत्तियों को सामान्य अवस्था में उचित आवास एवं धूपता

मुक्त D.C. योल्टाना प्रयुक्त करना क्या कहलाता है?

उत्तर ड्रॉजिस्टर वायसिंग।

प्रश्न 5. ताप में वृद्धि होने से ड्रॉजिस्टर की लोकेज धारा पर क्या प्रभाव पड़ता है?

उत्तर ताप में वृद्धि होने से ड्रॉजिस्टर की लोकेज धारा में वृद्धि होती है।

प्रश्न 6. ऑपरेटिंग विन्टु के शिष्ट होने का मुख्य कारण क्या है?

उत्तर ताप में परिवर्तन ऑपरेटिंग विन्टु के शिष्ट होने का मुख्य कारण है।

प्रश्न 7. किसी प्रवर्धक के शावित ताप को किस सूत्र द्वारा व्यवसं किया जाता है?

$$\text{उत्तर } A_p = \frac{P_o}{P_i}$$

प्रश्न 8. यदि प्रवर्धक का घावर ताप दोगुना कर दिया जाए तो इसमें कितने dB की वृद्धि होती है?

उत्तर यदि प्रवर्धक का घावर ताप दोगुना कर दिया जाए तो इसमें 3 dB की वृद्धि होती है।

प्रश्न 9. यदि घावर गेन 10 गुना कर दिया जाए तो डेसीबल गेन में कितनी वृद्धि होती है?

उत्तर यदि घावर गेन 10 गुना कर दिया जाए तो डेसीबल गेन में 10 dB की वृद्धि होती है।

प्रश्न 10. मुख्यतः दोसरोंमें पुरान का प्रयोग कहाँ किया जाता है?

उत्तर दोसरोंमें पुरान का प्रयोग प्रतिबाधा भैंसिंग के लिए किया जाता है।

रिवट स्थानों की पूर्ति कीजिए

1. क्लेक्टर धारा का मान धारा पर निर्भर करता है।

2. में परिवर्तन ऑपरेटिंग विन्टु के शिष्ट होने का मुख्य कारण है।

(लोकेज)

(ताप)

92 — VIDYA पोलिटेक्निक QUESTIONS IN BANK

3. वह प्रक्रिया है, जिसके द्वारा ड्राइवर के ऑपरेटिंग बिन्दु पर ताप तथा ड्राइवर पैरामीटरों में परिवर्तन (स्थायीकरण) के समान किया जाता है।
4. ड्राइवर की वायरिंग इस प्रकार की जाती है, जिससे उसका ऑपरेटिंग बिन्दु आउटपुट अभिलक्षणों के बीच के मध्य में स्थिर हो जाये।
5. कॉमन एमीटर (CE) प्रवर्धक में इनके धारा, वोल्टेज एवं शक्ति सामने होते हैं।
6. ड्राइवर की रिवर्स संतुल धारा I_{CBO} तथा I_{CEO} का मान पर निर्भर करता है।

सत्य / असत्य

1. एक अच्छा अभिन्नति परिवर्तन प्रयोग, बिन्दु को स्थायीकरण प्रदान करता है। (सत्य)
2. ताप में चूंदि होने से ड्राइवर की लोकेज धारा में कमी होती है। (असत्य)
3. ड्राइवर में ताप 10°C बढ़ने पर लोकेज धारा दोगुनी हो जाती है। (सत्य)
4. प्रवर्धन के लिए, ड्राइवर अभिलक्षण के सक्रिय क्षेत्र का उपयोग किया जाता है। (सत्य)
5. ड्राइवर की वायरिंग इस प्रकार की जाती है, जिससे ऑपरेटिंग बिन्दु आउटपुट अभिलक्षणों के सक्रिय क्षेत्र के मध्य में स्थिर हो जाये। (सत्य)
6. ड्राइवर के पैरामीटर में परिवर्तन होने से ऑपरेटिंग बिन्दु की स्थिति परिवर्तित हो जाती है। (सत्य)
7. D.C. भार रेखा की सहायता से प्रवर्धक का β बिन्दु जात किया जाता है। (सत्य)

बहुविकल्पीय प्रश्न

प्रश्न 1. सिग्नल के कारण प्रवर्धक की आउटपुट-धारा में आए परिवर्तन तथा इनपुट-धारा में किए गए परिवर्तन (ΔI_C) की नियमिति को प्राप्त का क्या कहते हैं?

- (a) विषय लब्ध
(b) धारा लब्ध
(c) शक्ति लब्ध
(d) इनमें से कोई नहीं

उचार (a) धारा लब्ध

प्रश्न 2. निम्न में से स्थिर अभिन्नति परिवर्पण के लिए कौन-सा कथन सत्य है?

- (a) इसकी गणना सुगम है।
(b) इसकी गणना कठिन है।
(c) परिपथ जटिल है।
(d) इनमें से कोई नहीं

उचार (a) इसकी गणना सुगम है।

प्रश्न 3. निम्न में से कौन-सा गणितीय सूत्र सही है?

- (a) $X_L = 5\pi f L$
(b) $X_L = 3\pi f L$
(c) $X_L = 2\pi f L$
(d) $X_L = 2\pi f^2 L$

उचार (c) $X_L = 2\pi f L$

प्रश्न 4. कलेक्टर-बेस वायरिंग में किस प्रतिरोध की आवश्यकता होती है?

- (a) R_B
(b) R_C
(c) ' $'$ व ' $'$ दोनों
(d) इनमें से कोई नहीं

उचार (a) R_B

प्रश्न 5. निम्न में से कौन-सा गणितीय सूत्र सही है?

- (a) $E = 4.44f \cdot N^3$
(b) $E = 4.44f N \cdot B_m \cdot AV$
(c) $E = 4.44f N^2$
(d) इनमें से कोई नहीं

उचार (b) $E = 4.44f N \cdot B_m \cdot AV$

एवालॉग इलेक्ट्रोनिक्स ० बहुतायं ट्रायिस्टर प्रवर्धक — 93

उचार ब' : लघु एवं दीर्घ उत्तरीय प्रश्न

प्रश्न 1. ट्रायिस्टर वायरिंग से आप वह समझते हैं कि ट्रायिस्टर सक्रिय में वायरिंग की क्या आवश्यकता है?

उचार वायरिंग क्या है? वायरिंग की क्या आवश्यकता होती है?

उचार ट्रायिस्टर वायरिंग का अर्थ है कि किसी परिवर्पण में स्थोरित ट्रायिस्टर की दोनों सत्त्वियों को समान्य अवस्था में उत्तित आयाम एवं चुंबता चुंबत D.C. बोल्ट्स के साथ स्थोरित हो जाता है।

आवश्यकता Need जब ट्रायिस्टर को वायरिंग कर दो जाते हैं, तो उसमें $200 \text{ m}\Omega$ और लोड लाइन खोकर जात किया जा सकता है।

ट्रायिस्टर की वायरिंग इस प्रकार की जाती है जिससे उसका ऑपरेटिंग बिन्दु आउटपुट अभिलक्षणों के सक्रिय क्षेत्र के मध्य में स्थिर हो जाये।

प्रश्न 2. प्रचालन बिन्दु को शिफ्ट करने वाले कारों को समझाएँ।

उचार प्रचालन बिन्दु (operating point) के शिफ्ट होने के निम्न कारण हो सकते हैं

1. पैरामीटर का परिवर्तन Variation of Parameters ट्रायिस्टर के पैरामीटर (अवर्ग, ट्रायिस्टर के α तथा β का मान) वे परिवर्तन होने से ऑपरेटिंग बिन्दु को स्थिति परिवर्तित हो जाती है, अवर्ग ऑपरेटिंग बिन्दु एक स्थान से दूसरे स्थान पर शिफ्ट हो जात है।

2. ताप में परिवर्तन Variation of Temperature ताप में परिवर्तन ऑपरेटिंग बिन्दु के शिफ्ट होने का एक मुख्य कारण है।

ट्रायिस्टर की रिवर्स संतुल धारा (लोकेज धारा) I_{CBO} तथा I_{CEO} का मान ताप पर निर्भर करता है। चालन में ताप 10°C बढ़ने पर लोकेज धारा दोगुनी हो जाती है। चूंकि ट्रायिस्टर के कलेक्टर धारा का मान लोकेज धारा के मान पर निर्भर करता है। अतः लोकेज धारा बढ़ने पर I_C का मान भी बढ़ जाता है। अतः यह देखते हैं कि ताप में चूंदि से लोकेज धारा में चूंदि तथा प्रिंट उससे कलेक्टर धारा में चूंदि होती है जिससे ऑपरेटिंग बिन्दु शिफ्ट हो जाता है।

3. थर्मल रनआवे Thermal Runaway ताप में चूंदि होने से ट्रायिस्टर की लोकेज धारा में चूंदि होती है। कलेक्टर धारा का मान लोकेज धारा पर निर्भर करता है। अतः ताप बढ़ने से कलेक्टर धारा भी बढ़ जाती है। कलेक्टर धारा में चूंदि से कलेक्टर धारा पर अधिक स्थिति स्थिति होती है जो जबक्षण के ताप को और अधिक बढ़ा देता है। ताप बढ़ने से लोकेज धारा और अधिक बढ़ जाती है जिससे कलेक्टर धारा और अधिक बढ़ जाती है। यह एक ऐसी क्रिया है जिसकी पुनरायात्रा होती होती है, यानि कलेक्टर धारा नियन्त्रित बढ़ती ही जाती है। इस प्रक्रिया को थर्मल रनआवे (thermal runaway) कहते हैं।

प्रश्न 3. बहु-स्तरीय प्रवर्धक क्या होता है? इसकी आवश्यकता को समझाइए।

उचार मल्टीस्ट्रेज प्रवर्धक की क्या आवश्यकता है?

उचार यह एकल चरण प्रवर्धक से ग्रात लोकेज ताप (voltage gain) पर्याप्त (sufficient) नहीं होता, तो कई एकल चरण प्रवर्धकों को एक के बाद एक बढ़ा देते हैं (cascading)। इससे अधिक लोकेज ताप प्राप्त हो जाता है। जिस प्रवर्धक में प्रवर्धन के कई पद (multiple stage) होंगे, बहु-स्तरीय प्रवर्धक (multiple stage amplifier) कहलाता है।

आवश्यकता Need चूंकि अधिक प्रवर्धन स्थिति (gain) वाले एक स्तरीय प्रवर्धक के आउटपुट पर विकृत (distortion) युक्त प्रवर्धक सिग्नल प्राप्त होता है जिससे भार (load) या output device लाउडस्पेकर, T.V. प्रिवर्स रेकॉर्ड आदि) उचित प्रकार से प्रचालन कर सके। इसके लिए सदैव विकृत रहित कम ताप वाले प्रवर्धकों का प्रयोग करते हैं। परन्तु इस प्रकार के एकल स्तरीय प्रवर्धक से

94 — VIDYA प्रौद्योगिक QUESTIONS IN BANK

प्राप्त प्रवर्धित सिग्नल की ओटेज और अधिक घाटा अर्थात् शक्ति की मात्रा अपर्याप्त (insufficient) होने के कारण, भार को प्रतिलिपि करने में असमर्थ होते हैं।
अतः विकल्प रहित अवधारणा लाभ प्राप्त करने के लिए प्राप्त बहु-स्तरीय प्रवर्धक का प्रयोग करते हैं, क्योंकि बहु-स्तरीय प्रवर्धक के पूर्ण लाभ का यात्रा, उस बहु-स्तरीय प्रवर्धक में प्रयुक्त एकत्र स्तरीय प्रवर्धकों के लाभों के युग्मफल के बावजूद होता है।

प्रदृशन 4. प्रवर्धक स्टेजों को पुरिमित करने की कौन-सी विधिमित्र विधियाँ हैं? परिणामित्र युग्मन की लाभ व हानि लिखिए।

उत्तर प्रवर्धक स्टेजों को पुरिमित करने की निम्नलिखित चार विधियाँ हैं

- प्रतिरोध-संचालित युग्मन (R-C coupling)
- परिणामित्र युग्मन (Transformer coupling)
- प्रतिवाचा अधिक युग्मन (L-C or impedance coupling)
- प्रत्यक्ष युग्मन (Direct coupling)

परिणामित्र युग्मन की लाभ व हानि निम्नलिखित हैं

लाभ Advantages

- अन्य सुधार प्रवर्धकों की अपेक्षा परिणामित्र प्रवर्धक की दक्षता (efficiency) उच्च होती है, क्योंकि परिणामित्र वाइन्डिंग का प्रतिरोध (resistance) अति निम्न होने के कारण शक्ति हास (power loss) बहुत कम होता है।
- प्रवर्धक से अधिकतम आवटपूर्ण प्राप्त करने के लिए युग्मन परिणामित्र द्वारा बहुत अच्छी प्रतिवाचा अधिक (impedance matching) प्रवर्धक की जा सकती है क्योंकि परिणामित्र की आवगती वाइन्डिंग को प्रतिवाचा, उस पद के द्राविस्टर की आवटपूर्ण प्रतिवाचा के बराबर तथा ऐकेन्डी वाइन्डिंग की प्रतिवाचा को अगली प्रवर्धक के बराबर अधिकतम लाभ को इनपुट प्रतिवाचा के बराबर आवान से बिया जा सकता है।
- इसका योटेज लाभ उच्च होता है, जैसा कि प्राप्त देखा गया है कि परिणामित्र पुरिमित प्रवर्धक को एक ओटेज का लाभ R-C युग्मित प्रवर्धक को दो देखों के लाभ के लागभाग बराबर होता है।
- इसमें आवृत्ति के एक नियंत्रित बैटर्ड को चयन करने की क्षमता होती है।

हानियाँ Disadvantages

- इसके प्रबल्ट आवटपूर्ण में हुम्मिंग (humming) भी रहता है।
- श्रव्य आवृत्ति सीमा (audio frequency range 20 Hz to 20 kHz) में प्रयुक्त युग्मन परिणामित्र बड़ी भारी (bulky) व महंगी (costly) होते हैं क्योंकि परिणामित्र में उपर्योग बोल्टेज (E) का यूनिट निम्न होता है।

$$E = 4.44 f N B_m A V$$

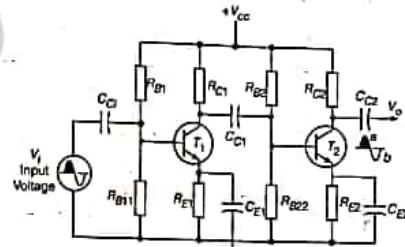
- यदि B_m नियम हो, तो नियंत्रित आवट करने के लिए E का मान अधिक लेना होगा।
3. इसका आवृत्ति अनुक्रिया (frequency response) बहु उच्च नहीं है क्योंकि लाभ-साधा आवृत्ति के साथ-साथ परिवर्तित होता है।
4. आवृत्ति विलेपण अधिक होता है क्योंकि निम्न आवृत्तियों की अपेक्षा उच्च आवृत्तियों के सिग्नल अधिक प्रवर्धित होते हैं।
5. परिणामित्र की धरिता (capacitance) के कारण, उच्च आवृत्तियों पर प्रवर्धित सिग्नल प्राप्त: विरुद्धित प्राप्त होता है।

प्रदृशन 5. R-C पुरिमित प्रवर्धक का परिपथ बनाकर कार्यविधि समझाइए तथा इसके आवृत्ति अनुक्रिया बहु को भी समझाइए।

उत्तर R-C पुरिमित प्रवर्धक के दो परों को चित्र 5.1 में प्रदर्शित किया गया है। प्रत्येक पद में प्रयुक्त बेस यात्रा अपर्याप्त (self-biasing) एवं स्वार्थीकरण (stabilization) प्रदान करते हैं।

एकालोंग इटेक्नोलॉजिक्स • बहु चरण द्राविस्टर प्रवर्धक — 95

C_E का कार्य एपोटर पर प्राप्त A.C. सिग्नल को अति निम्न प्रतिरोध (low resistance) पद प्रदान करना है अर्थात् A.C. सिग्नल के लिए नि. पद, C_E द्वारा नाभिपास हो जाता है जिससे C_E द्वारा, एपोटर पर प्राप्त A.C. सिग्नल तो ग्राउंड हो जाता है परन्तु एपोटर को D.C. यात्रा द्वारा ग्राउंड होती रहती है। युग्मन संपार्शित (coupling, capacitors) C_C_1 , C_C_2 व C_C_3 के बीच A.C. सिग्नलों को ही अपने से यात्रा होने देते हैं, परन्तु D.C. बोल्टेज को अपने से प्रवाह नहीं होने देते हैं अर्थात् C_C का युग्म कार्य D.C. बोल्टेज व यात्राओं को ब्लॉक करता है, इसलिए कभी-कभी C_C को ब्लॉकिं कैपेसिटर भी कहते हैं।

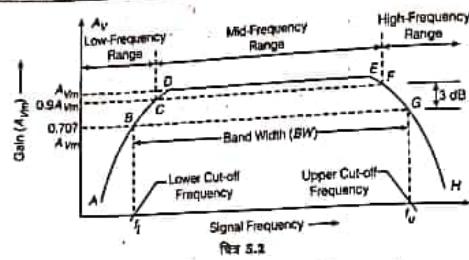


चित्र 5.1

कार्यविधि Working द्वि-पदीय प्रवर्धक (चित्र 5.1) के इनपुट का प्रयुक्त A.C. सिग्नल (V_i) युग्मन संपार्शित C_{C_1} से यात्रा होकर द्राविस्टर T_1 के बेस पर पहुंचता है। T_1 के कलेक्टर पर μ की अपेक्षा 180° कलतानर (phase-shift) का, प्रवर्धित सिग्नल $V_{o_1} = (A_1)V_i$ प्राप्त होता है। यह सिग्नल द्वितीय देखो के लिए इनपुट सिग्नल होता है जो कि युग्म संपार्शित C_{C_2} द्वारा द्राविस्टर T_2 के बेस पर पहुंचता है तथा इससे द्वितीय पद प्रवर्धक के आवटपूर्ण पर प्रवर्धित सिग्नल $V_o = (-A_2V_{o_1} = A_1A_2V_i)$ प्राप्त होता है, यहाँ A_1 व A_2 क्रमानुसार: प्राप्त व द्वितीय पद प्रवर्धक के लाभ (gains) हैं तथा सिग्नल V_o व V_{o_1} के नियंत्रित द्वितीय पद द्वारा पूर्ण 180° कलतानर बनाने होता है अर्थात् द्वि-पदीय प्रवर्धक सिग्नल (V_o) तथा इनपुट सिग्नल (V_i) परस्पर समान करता है (in same phase) होते हैं।

चित्र 5.1 के दोनों पदों में प्रयुक्त सक्रिय (active) द्राविस्टर आदि) तथा नियकिय (passive : प्रतिरोध, संधारित्र व प्रेरक आदि) घटक समान रहते हैं क्योंकि दोनों पद का बोल्टेज लाभ (A_{v_1}) द्वितीय देखो के बोल्टेज लाभ (A_{v_2}) की अपेक्षा कम हो रहता है। क्योंकि द्वितीय पद के इनपुट प्रतिरोध का प्राप्त घट के घर (load) पर रान्टिंग प्राप्त पड़ता है, जिसके कारण प्राप्त घट का प्रभावी भी प्रतिरोध (effective load resistance) कम हो जाता है, इससे प्राप्त घट का बोल्टेज लाभ कम हो जाता है। इसे भार प्रभाव (loading effect) कहते हैं।

आवृत्ति अनुक्रिया वक्र Frequency Response Curve एक बहु-स्तरीय R-C युग्मित प्रवर्धक के आवृत्ति अनुक्रिया वक्र (curve) को चित्र 5.2 में प्रदर्शित किया गया है। इसके लिए प्रवर्धक के इनपुट पर विधिमित्र आवृत्ति वॉल्फ्लॉक्स (Wolff-Lock) बोल्टेज सिग्नल (V_i) देख आवटपूर्ण बोल्टेज ($V_o = V_o/V_i$) की गणना करके आवृत्ति व A_{v_f} के मध्य ग्राफ ढाँचते हैं। इस वक्र से आवृत्ति अनुक्रिया के निम्न पदों (terms) के मान नोट करते हैं।



$$BW = f_u - f_l$$

प्रवर्धक द्वारा विकापण रहते प्रवर्धन प्राप्त करने के लिए इन्हें सिग्नल की आवृति प्रवर्धक की BW में हो जाती चाहिए "f_l" को निम्न 3 dB आवृति (lower 3 dB frequency) तथा "f_u" को उच्चतर 3 dB आवृति (higher 3 dB frequency) भी कहते हैं। यद्योगि f_l व f_u आवृति पर प्रवर्धक के बोल्टेज लाप का मान अधिकतम बोल्टेज लाप (A_{Vm}) से 3 dB कम होता है।

- निम्न अंतक आवृति Lower Cut-off Frequency f_l आवृति अनुक्रिया वक्र के बढ़िया लाप वक्र (rise gain curve; चित्र 5.2 में ABCD curve) में, वह सिग्नल आवृति जिस पर प्रवर्धक का लाप प्रवर्धक के साथ असंतुष्ट अधिकतम लाप (normal, i.e., gain A_{Vm}) का 70.7% (= 0.707 A_{Vm}) अधिकतम लाप से 3 dB कम) होता है, को प्रवर्धक की निम्न कट-ऑफ आवृति (f_l) कहते हैं।
- उच्चार अंतक आवृति Upper Cut-off Frequency f_u आवृति अनुक्रिया वक्र के उत्तराव-लाप वक्र (sag gain curve; चित्र 5.2 में EFGH) में वह सिग्नल आवृति जिस पर प्रवर्धक का लाप अधिकतम लाप (A_{Vm}) से कम होते हुए A_{Vm} का 70.7% (= 0.707 A_{Vm}) असंतुष्ट A_{Vm} से 3 dB कम) रह जाता है, को प्रवर्धक की उच्च कट-ऑफ या upper cross-over आवृति (f_u) कहते हैं।
- बैंड-परामार्श-बैंड Band-Width: BW किसी प्रवर्धक को BW आवृतियों का बहु परामर्श (range) है, जिसमें प्रवर्धक के बोल्टेज लाप का मान साथ बोल्टेज लाप (A_{Vm}) का 70.7% या उससे अधिक रहता है। इसमें तब्दी में विद्युत प्रवर्धक की निम्न कट-ऑफ आवृति (f_l) से लेकर 'उच्चार कट-ऑफ आवृति (f_u)' तक के आवृति-परामर्श को बैंड-परामर्श (BW) कहते हैं अधिक।

$$BW = f_u - f_l$$

प्रवर्धक द्वारा विकापण रहते प्रवर्धन प्राप्त करने के लिए इन्हें सिग्नल की आवृति प्रवर्धक की BW में हो जानी चाहिए "f_l" को निम्न 3 dB आवृति (lower 3 dB frequency) तथा "f_u" को उच्चतर 3 dB आवृति (higher 3 dB frequency) भी कहते हैं। यद्योगि f_l व f_u आवृति पर प्रवर्धक के बोल्टेज लाप का मान अधिकतम बोल्टेज लाप (A_{Vm}) से 3 dB कम होता है।

4. विभिन्न आवृति परामर्श Different Frequency Ranges

- निम्न आवृति परामर्श (Low frequency range)
- मध्य आवृति परामर्श (Mid frequency range)
- उच्च आवृति परामर्श (High frequency range)

प्रैक्टिक B. R-C युग्मित प्रवर्धक के ताप और हानि की विवेचना कीजिए।

उच्चार R-C युग्मित प्रवर्धक के निम्नलिखित लाप हैं

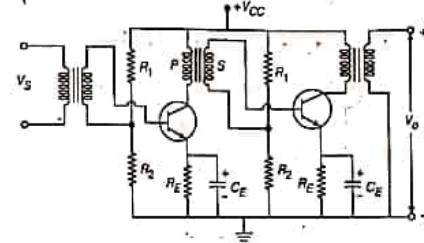
- R-C युग्मित प्रवर्धक चॉटे, हल्के, सस्ते व सराव होते हैं, क्योंकि आपुनिक प्रतिरोध पर संधारित छोटे, हल्के व सस्ते होते हैं।
- इसकी आवृति अनुक्रिया (frequency response) अति उम्मीद है, जो कि आवृति की काफी बड़ी सीमा (कुछ Hz से कुछ MHz तक) इसका लाप दिखाये रखता है जो कि संभवत व जनता व्याख्यान दर्शायदि के लिए अति अवश्यक है।
- इसमें प्रेरक (Inductors) अवधा परिणामित आदि का प्रयोग न होने के कारण अतिरिक्त अधिकतम शावक आवश्यक निष्कर्ष (non-linear or amplitude distortions) बहुत कम होते हैं।
- R-C युग्मित प्रवर्धक की असंतुष्टि हानियाँ हैं

- परिणामित व प्रेरक युग्मित की अपेक्षाकृत R-C युग्मित प्रवर्धक का लाप कम होता है, क्योंकि प्रतिरोधक घार में बोल्टेज ड्रॉप होता है तथा प्रवर्धक घार में संखेवाली बोल्टेज पर भार प्रवर्ध रखती है।
- निर्गत युक्तियों (output devices) जैसे लाडेस्पैकर आदि के साथ प्रतिवाद्या निलंबन (impedance matching) खराब होने के कारण ही प्राप्तक की अनियंत्रित स्टेच में R-C युग्मन को प्रयुक्त नहीं किया जा सकता है।
- नियमित के प्रस्थान, समय पास होने के साथ-साथ R-C युग्मित प्रवर्धक में शॉर्ट-युक्त (noisy) होने की प्रवृत्ति होती है तथा आदि वातावरण (moist climate) में यह अधिक शॉर्ट-युक्त (noisy) होता है।

प्रैक्टिक 7. परिणामित (Transformer) युग्मित बहु-स्तरीय प्रवर्धक का परिपथ खींचकर इसकी कार्यप्रणाली को समझाइए।

अधिक ट्रांजिस्टर्सीय युग्मित प्रवर्धक की कार्यप्रौद्योगिकी समझाइए।

उच्चार चित्र 5.3 में एक हिं-पदोय परिणामित युग्मित प्रवर्धक प्रयोग को प्रदर्शित किया गया है।



चित्र 5.3

परिणामित युग्मित बहु-स्तरीय प्रवर्धक की कार्यप्रणाली Working of Transformers Coupled Multistage Amplifier पहले द्राजिस्टर के बेस पर बोल्टेज सिग्नल एस्ट्रॉब करने पर वह कॉलिंग परिणामित के प्राइमरी P पर प्रवर्धित होकर प्राप्त होता है। प्राइमरी पर प्राप्त इस बोल्टेज को परिणामित के सेकेंडरी (S) के माध्यम से आगली स्टेच के बेस में इनपुट करके और अग्रक प्रवर्धित किया जाता है। R-C कॉलिंग को तुलना में परिणामित कॉलिंग का मुख्य लाप यह है कि V_{CC} द्वारा साझाई की जाने वाली सम्पूर्ण D.C. बोल्टेज कलोक्टर पर उपलब्ध रहती है क्योंकि प्राइमरी बॉल्टिंग का D.C. प्रतिरोध बहुत कम होता है (R-C कॉलिंग स्कीम में प्रतिरोध R_C पर विभवात होता है तथा अनावश्यक पावर हास नहीं होता है)। जब प्रवर्धक को पावर प्रवर्धक (power amplifier) के रूप में प्रयोग किया जाता है, तो पायद को consider करना महत्वपूर्ण होता है।

कॉलिंग हेतु परिणामित के प्रयोग से N के केवल शक्ति का ज्ञास कम होता है अतिक उपयुक्त प्रतिवाद्या मैचिंग (impedance matching) भी होती है। परिणामित के टॉन-अनुपात (turn-radio) का उपयुक्त चुनाव करके किसी भी लोड को प्रवर्धक की अवलम्बन प्रतिवाद्या से मैच किया जा सकता है। इससे लोड को अधिकतम शावक प्राप्त होती है।

प्रैक्टिक 8. विभिन्न प्रकार के युग्मित तरीकों के बारे में बताइए।

उच्चार विभिन्न प्रकार के युग्मित तरीकों के बारे में बताइए।

- प्रतिरोध-संधारित्र युग्मन R-C Coupling चित्र 5 का अध्ययन करें।
- प्रतिवाद्या या प्रेरक युग्मन L-C Impedance or Inductive Coupling L-C चित्र 5.4(a) में प्रवर्धक के दो घोड़ों को L-C युग्मन द्वारा युग्मित किया गया है। इस प्रकार के प्रवर्धक में कूण्डली (coil या chock) को लोड की तरह

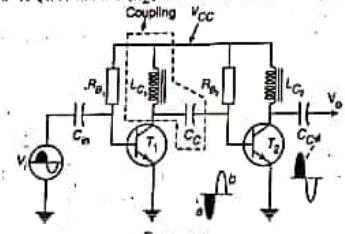
98 — VIDYA प्रौद्योगिक QUEST IN BANK

तथा युग्म संयोग C_C को दो दोनों के मध्य A.C. सिग्नल को युग्मित करने एवं प्रत्येक पद की D.C. bias को एक-दूसरे से पुण्यकरण करते हैं। चित्र 5.4(a) में प्रेरक L_{C_1} , युग्म संयोग C_C एवं base प्रतिरोध R_B युग्मन प्रवर्धक के अवयव हैं। भार के लिये मध्यक व्यवहार (X_L) का मान निम्न होता है $X_L = 2\pi fL$ Ohm

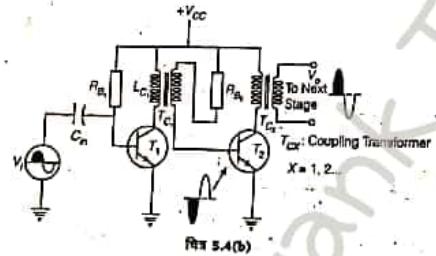
जहाँ, f = सिग्नल की आवृत्ति Hz में

L = प्रेरक की प्रेरकता हेनरी (Henry) में

$L-C$ युग्मन प्रवर्धक प्रवर्धक का साधा यथा है कि इसके भार में प्रतिरोध (resistance) का मान नगण्य होने के कारण पावर लाय (Loss) नगण्य होता है। भरनु दोष यह है कि यह गहरा, भारी व अक्षम (bulky) एवं महान् होता है तथा कम आवृत्ति पर इसके प्रतिरोध (X_L) का मान नगण्य (लागभग शून्य) होता है।



चित्र 5.4(a)



चित्र 5.4(b)

3. ट्रांसफॉर्मर प्रयोगन Transform Coupling चित्र 5.4(b) में द्विपोलीय ट्रांसफॉर्मर युग्मित प्रवर्धक प्रवर्धक का प्रबोधन किया गया है। युग्मन ट्रांसफॉर्मर को प्रथम कुण्डली (primary winding; P_w) प्रवर्धक के प्रथम पद के ट्रांजिस्टर के लिये संग्राहक भार (collector load) है, जबकि द्वितीय कुण्डली (secondary winding; S_w) द्वितीय स्टेज को A.C. इनपुट सिग्नल प्रदान करती है। ट्रांसफॉर्मर युग्मित प्रवर्धक के विभिन्न पदों में D.C. सम्बन्ध (link) न होने के कारण, एक पद की D.C. स्थिति दूसरे पद की अपेक्षित (biasing) को प्रभावित नहीं करती है।

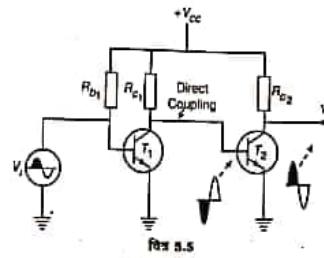
प्रबलन B. ३०० सौ० सौ० युग्मित प्रवर्धक का परिपथ आवृत्ति खींचकर समझाइए।

उत्तर ढो० सौ० सौ० युग्मित प्रवर्धक का परिपथ आवृत्ति चित्र 5.5 में प्रदर्शित किया गया है।

D.C. (अण्ठा० ० Hz) एवं अल्पन निम्न आवृत्ति सिग्नल प्रवर्धकों में, युग्मन व एमोटर नार्सिंग के लिये आवृत्ति छाप प्राप्तिक घटकों जैसे परिणामित्र एवं कैपेसिटर आवृत्ति का प्रयोग नहीं किया जा सकता है क्योंकि D.C. सिग्नल के लिये

एकालोंग इलेक्ट्रोनिक्स □ बहु घण्टा ट्रांजिस्टर प्रवर्धक — 99

परिणामित्र के आठवाँ पर शून्य वोल्ट आपा होता है तथा कैपेसिटर के प्रतिरोध (capacitive reactance; $X_C = 1/2\pi fC$) होने के कारण, कैपेसिटर खुले परिपथ को भावित व्यवहार करते हैं। इसके अतिरिक्त परिणामित्र का आकार, अवृत्ति (f) के व्युक्तमानुपाती (inversely proportional; $1/f$) होने के कारण निम्न आवृत्तियों के लिये पारणामित्र बड़ा, भारी व अधिक क्षेत्र धोने वाला अवृत्ति bulky एवं महान् होता है तथा निम्न आवृत्तियों (< 20 Hz) पर, कैपेसिटर लाप्ता एक लाप्ता परिपथ (अर्थात् $X_C \approx 0$) को भावित व्यवहार करे, इसके लिये आवश्यक है कि कैपेसिटर की धारिता अवृत्ति उच्च (2 1000 μF) होनी चाहिए जो कि महीने होने के साथ-साथ आकार में बड़े घ भारी भी होते हैं।



अतः D.C. व अवृत्ति निम्न आवृत्ति सिग्नल के प्रवर्धन के लिये ग्रावः प्रत्यक्ष युग्मित प्रवर्धक का प्रयोग करते हैं। इसमें विभिन्न स्टेजों को तारों (wires) द्वारा सीधे ही संयोजित करते हैं।

प्रत्यक्ष युग्मित प्रवर्धकों के सिग्नल वोल्टेज ग्रावः अवृत्ति परिमाण (amplitude) के होने के कारण, इन प्रवर्धकों में विभव विभाजक-अपिनलि (voltage divider biasing) का उपयोग नहीं किया जा सकता है, क्योंकि विभव विभाजक प्रतिरोध सूक्ष्म सिग्नल पर भार प्रभाव (loading effect) उत्पन्न कर सकते हैं।

प्रत्यक्ष युग्मित प्रवर्धक में ग्रावः अधिक घारा लाभ (high β or h_{FE}) वाले ट्रांजिस्टरों का ही प्रयोग करते हैं, जिससे प्रत्येक पद के इनपुट प्रतिरोध का मान उच्च रहे ताकि प्रत्येक पद अपने से पहले वाले पद की D.C. वायसिंग को प्रभावित न कर सके।

6

फील्ड इफेक्ट ट्रांजिस्टर Field Effect Transistor (FET)

खण्ड '3' : अनियंत्रित उत्तरीय प्रश्न

प्रश्न 1. FET क्या है?

उत्तर यह एक ऐसा अद्वाचालक सुविधा है जिसमें चालक चैनल को चौड़ाई (अर्थात् उसके प्रतिरोध) को विद्युत द्वारा नियंत्रित किया जा सकता है।

प्रश्न 2. जबकि नन्हा फील्ड इफेक्ट ट्रांजिस्टर कितने प्रकार के होते हैं?

उत्तर JFET मुख्य तिनों दो प्रकार के होते हैं

1. n-चैनल FET 2. p-चैनल FET

प्रश्न 3. पिच-ऑफ बोल्टेज किसे कहते हैं?

उत्तर बोल्टेज V_{DS} का वह मान जिस पर चैनल पिच-ऑफ हो जाती है, पिच-ऑफ बोल्टेज V_F कहलाती है। इस विधि में चैनल में कोई भी चुनौती आवेदन नहीं रहता।

प्रश्न 4. द्वेन प्रतिरोध से आप क्या समझते हैं?

उत्तर विद्युत गेट बोल्टेज पर द्वेन-सोर्स बोल्टेज के सूक्ष्म परिवर्तन तथा द्वेन धारा में सूक्ष्म परिवर्तन के अनुपात को द्वेन प्रतिरोध कहते हैं।

प्रश्न 5. प्रवर्धन गुणांक से आप क्या समझते हैं?

उत्तर विद्युत द्वेन धारा पर द्वेन बोल्टेज में सूक्ष्म परिवर्तन तथा गेट बोल्टेज में सूक्ष्म परिवर्तन के अनुपात को FET का प्रवर्धन गुणांक (μ) कहते हैं।

प्रश्न 6. अन्योन्य चालकका से आप क्या समझते हैं?

उत्तर विद्युत द्वेन धारा में सूक्ष्म परिवर्तन तथा गेट बोल्टेज में सूक्ष्म परिवर्तन के अनुपात को FET का अन्योन्य चालकका कहते हैं।

प्रश्न 7. ऐशोल्ड बोल्टेज से आप क्या समझते हैं?

उत्तर गेट-सोर्स बोल्टेज का वह निम्नतम मान, जिस पर चैनल प्रेरित हो जाती है तथा द्वेन धारा प्रवाहित होने लगती है, ऐशोल्ड बोल्टेज कहलाती है।

रिवित स्थानों की पूर्ति कीजिए

1. फील्ड इफेक्ट ट्रांजिस्टर परिवार का एक मुख्य सदर्शक है। (अद्वाचालक)
2. FET में धारा का चालन केवल द्वारा होता है। (मेजार्टी कैरियर)
3. MOSFET को IC विधि पर निर्मित करने के लिए क्षेत्रफल की आवश्यकता होती है। (5 μ m)
4. JFET के किल्स्टड बायपास परिपथ को कहते हैं। (गेट बायपास परिपथ)
5. JFET को एम्प्लीफायर की भौति उपयोग करने के लिए उसे देन अभिलक्षणों के में ऑपरेट किया जाता है। (सैचुरेट बैटरी)
6. केवल धन अपवा क्रूण गेट निप्पल पर प्रवाहित होता है। (एंहेन्समेंट चैनल)
7. p-चैनल एन्हेन्समेंट मॉसफेट में SiO_2 की परत की मोटाई लगभग तक होती है। (1000 Å-7000 Å)

एनालॉग इलेक्ट्रॉनिक्स ० फील्ड इफेक्ट ट्रांजिस्टर - 101

सत्य/असत्य

1. पातु ऑक्सीड फील्ड इफेक्ट ट्रांजिस्टर को इन्सुलेटेड गेट फील्ड इफेक्ट ट्रांजिस्टर भी कहते हैं। (सत्य)
2. FET एक यूनिपोलर युक्ति है। (सत्य)
3. FET की अन्योन्य चालकका कम होती है जिसका मान लगभग 0.1-10 mA/V होता है। (सत्य)
4. FET में देन पारा को गेट-सोर्स जंक्शन पर प्रयुक्त रिवर्ट बायपास बोल्टेज द्वारा कंट्रोल किया जाता है। (सत्य)
5. JFET तीन प्रकार के होते हैं। (असत्य)
6. SiO_2 की परत के कारण MOSFET की इनपुट परिवाया कम होती है। (असत्य)

खण्ड 'ब' : सधु एवं दीर्घ उत्तरीय प्रश्न

प्रश्न 1. फील्ड इफेक्ट ट्रांजिस्टर (FET) से जाप क्या समझते हैं? पह कितने प्रकार का होता है? लिखिए।

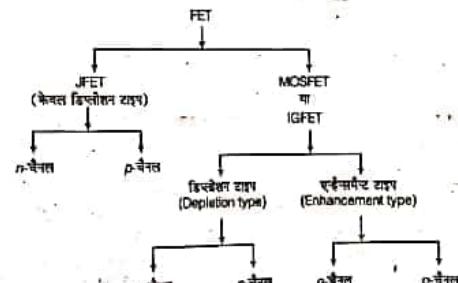
उत्तर यह एक ऐसी युक्ति है जिसमें चालन बैत्र में प्रवाहित होने वाले आवेदन बहकों की संख्या को FET को सहज पर विद्युत बैत्र लानकर नियंत्रित किया जाता है अर्थात् इसके किसी भाग में धारा का नियन्त्रण दस मान में आरोपित विद्युत बैत्र द्वारा किया जाता है।

FET निन दो प्रकार के होते हैं

(i) जंक्शन फील्ड इफेक्ट ट्रांजिस्टर Junction Field Effect Transistor इन्हें JFET अयत्का केवल FET द्वारा सम्पोषित किया जाता है।

(ii) धातु ऑक्सीड फील्ड इफेक्ट ट्रांजिस्टर Metal Oxide Semiconductor Field Effect Transistor इस FET को इन्सुलेटेड गेट फील्ड इफेक्ट ट्रांजिस्टर (Insulated gate field effect transistor) भी कहते हैं। संक्षिप्त रूप में इसे MOSFET या IGFET द्वारा सम्पोषित किया जाता है।

FET का वार्गीकरण निन प्रकार आरोप द्वारा भी प्रदर्शित किया जा सकता है



प्रश्न 2. FET तथा BJT में तुलना कीजिए।

उत्तर BJT एवं FET में अन्तर स्पष्ट कीजिए।

उत्तर FET तथा BJT में तुलना अप्रवत है।

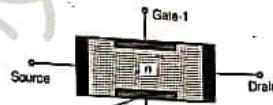
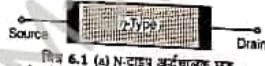
क्रम संख्या	फोल्ड इफेक्ट ट्रांजिस्टर (FET)	बाईपोलर-जंक्शन ट्रांजिस्टर (Bipolar Junction Transistor BJT)
1.	FET का इनपुट प्रतिरोध बहुत अधिक होता है। JFET में जंक्शन ट्रांजिस्टर का इनपुट प्रतिरोध बहुत कम है। इसका मान $10^4 \Omega$ से $10^{12} \Omega$ तक तथा MOSFET में मान साथमग $10^2 \Omega$ से $10^5 \Omega$ तक होता है। अतः $10^4 \text{ M}\Omega$ से $10^7 \text{ M}\Omega$ तक होता है। अतः FET को बोल्टेज बंक्षन ट्रांजिस्टर, पारा द्वारा नियंत्रित की जाने वाले द्वारा नियंत्रित किया जा सकता है, ऐसे voltage controlled device कहते हैं।	बंक्शन ट्रांजिस्टर का इनपुट प्रतिरोध बहुत कम है। इसका मान साथमग $10^2 \Omega$ से $10^5 \Omega$ तक होता है। अतः $10^4 \text{ M}\Omega$ से $10^7 \text{ M}\Omega$ तक होता है। अतः FET को बोल्टेज बंक्शन ट्रांजिस्टर, पारा द्वारा नियंत्रित की जाने वाले द्वारा नियंत्रित किया जा सकता है, ऐसे current controlled device कहते हैं।
2.	FET एक मूलिकोर्न (unipolar) द्विपद है; अतः बोल्ट एक जंक्शन ट्रांजिस्टर का प्रचालन मेजाहिटी तथा माइक्रोट्रोली ही दिया आया, फॉर्वर्ड दिशा (forward direction) में ही दोनों प्रकार के आवेदा याहाको पर निर्भए करता है, अतः प्रचालित ही सकती है। FET का प्रचालन केवल मैजिस्ट्रिट के बाई-पोलर (bipolar) कहा जाता है।	जंक्शन ट्रांजिस्टर का प्रचालन मेजाहिटी तथा माइक्रोट्रोली ही दिया आया, फॉर्वर्ड दिशा (forward direction) में ही दोनों प्रकार के आवेदा याहाको पर निर्भए करता है, अतः प्रचालित ही सकती है। FET का प्रचालन केवल मैजिस्ट्रिट के बाई-पोलर (bipolar) कहा जाता है।
3.	FET को अन्योन्य-चालकता (trans-conductance) का जंक्शन ट्रांजिस्टर को अन्योन्य-चालकता उच्च होती है; होती है कि इसका मान साथमग (1.10 mA/V) होता है। अतः इसका बोल्टेज लाप (voltage gain) अधिक नहीं होता।	जंक्शन ट्रांजिस्टर को अन्योन्य-चालकता उच्च होती है; होती है कि इसका मान साथमग (1.10 mA/V) होता है। अतः इसका बोल्टेज लाप (voltage gain) अधिक नहीं होता।
4.	FET में शॉर्ट (noise) कम होता है।	FET की तुलना में जंक्शन ट्रांजिस्टर में अधिक शॉर्ट होता है।
5.	FET का विकिरण (radiation) का प्रभाव नहीं है।	जंक्शन ट्रांजिस्टर को कार्य-प्रभाली पर विकिरण का प्रभाव होता है।
6.	FET की ऊर्ध्वीय स्थिरता (thermal stability) उत्तम है।	जंक्शन ट्रांजिस्टर की ऊर्ध्वीय स्थिरता उत्तम नहीं है।
7.	JFET की तुलना में गेट है।	FET की तुलना में सल्ट है।
8.	गेट दर्भिन्नत पर शॉर्ट को दिशा, गेट धारा को दिशा प्रदर्शित करता है जब गेट फॉर्वर्ड धारा में हो।	प्रैमिटर दर्भिन्नत पर शॉर्ट का चिह्न जंक्शन पर फॉर्वर्ड धारा प्रदर्शित करता है।
9.	जब FET का प्रयोग small signal amplification के लिये जंक्शन ट्रांजिस्टर का मुख्य उपयोग प्रयोग की ओर किया जाता है, तब अन्युपुत्र एवं इनपुट बोल्टेज साथां आकार की होती है तथा उनमें परस्पर रेक्टिप सम्बन्ध (linear relation) होता है। अधिक आयाम (large signal) के सिग्नल के प्रधान के विरुद्ध (distortion) ज्ञाता है।	जंक्शन ट्रांजिस्टर का मुख्य उपयोग प्रयोग की ओर किया जाता है।

प्रश्न 3. JFET की संरचना को सचिव समझाइए।

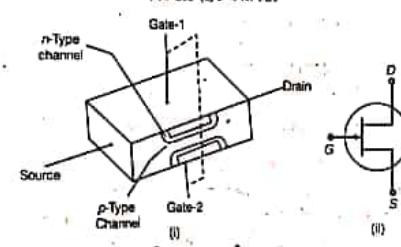
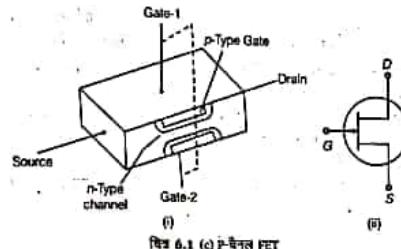
उत्तर JFET के निर्माण व कार्यविधि को सिखिए।

उत्तर JFET को प्रकार के होते हैं— एक n-चैनल JFET तथा p-चैनल JFET n-चैनल JFET तथा p-चैनल JFET की तुलना सामान होती है, अतः केवल यह है कि n-type पदार्थ के द्वारा पर, p-type पदार्थ तथा p-type पदार्थ के स्थान पर n-type पदार्थ प्रयुक्त किया जाता है।

JFET की संरचना Construction of JFET सारलतम रूप में n-चैनल JFET में n-type नियोजितों को एक छड़ (Bar) होती है। यह छड़ दो दर्भिन्नतों के मध्य एक प्रतिरोध की ओर व्यवहार करती है। दो दर्भिन्नत (1) स्रोत (source) तथा (2) द्वेन (drain) कहलाते हैं जैसा कि चित्र 6.1(a) में प्रदर्शित किया गया है। इस n-type छड़ के दोनों हत्तें उच्च सांदर्भ (high concentration) के p-type लेयर (layer), विस्तृत की किया (diffusion process) द्वारा निर्मित किये जाते हैं। यह p-type छड़ FET के गेट (gate) कहलाते हैं। प्रायः दोनों गेट परस्पर कनेक्ट कर दिये जाते हैं। चित्र 6.1(b) में FET के तीन दर्भिन्नत-ओर्न (source), द्वेन (drain) तथा गेट (gate) दिखाये गये हैं।

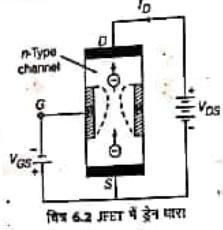


चित्र 6.1 (c) तथा 6.1 (d) में n-चैनल तथा p-चैनल JFET की सम्पूर्ण रचना एवं उनके संकेत (symbol) प्रदर्शित किये गये हैं।



JFET के दर्भिन्नतों (Source, Drain एवं Gate) को परिचय में चित्र 6.2 के अनुसार निम्न प्रकार संयोजित किया जाता है।

1. सोर्स Source n-चैनल JFET में सोर्स 'S', बैटरी के क्लाइम्प्ट (negative) रिसे से संयोजित किया जाता है। n-type छड़ के 'सोर्स' दर्भिन्नत से नियोजिती कैरिपर्स (इलेक्ट्रॉन) प्रोत्ता करते हैं। ये इलेक्ट्रॉन छड़ के दोनों ओर लगे P-type लेयरों के मध्य से गुजरते हैं।
2. द्वेन Drain n-चैनल JFET में द्वेन 'D', बैटरी के घनातक रिसे से संयोजित किया जाता है। मेजाहिटी कैरिपर्स इसी दर्भिन्नत द्वेन छड़ से बाहर निकलते हैं (चित्र 6.2)। द्वेन दर्भिन्नत पर प्रवाहित होने वाली धारा, द्वेन पारा I_D (drain current) कहलाती है।
3. गेट Gate n-चैनल चिलिकों छड़ के दोनों ओर विस्तृत द्वारा p-टाइप सिलिकॉन की परतें बनायी जाती हैं तथा इन्हें गेट (G) कहते हैं। JFET में गेट को दियायी जायाम दिखा जाता है।



वित्र 6.2 JFET में ड्रेन धारा

4. चैनल n-type मिलिकॉर्ड छह में p-type सेलों के बाय का भाग चैनल कहलाता है। इनके सोहँ एवं भाव योल्टेज (V_{DS}) एवं धारा पर मेजार्टी के द्वारा इसी चैनल से गुजरते हैं।

प्रैशन 4. JFET के पैरामीटर को परिवर्तित करने वाला परमाणु सम्बन्ध को बताइए।

उत्तर JFET के पैरामीटर JFET में ड्रेन धारा (I_D) का मान ड्रेन योल्टेज V_{DS} पर निर्भाव करता है। इन सीमों राशियों I_D , V_{DS} तथा V_{GS} में से किसी एक को विश्वर करने वाले दो के बाय सम्बन्ध स्थापित किया जा सकता है। ये सबके लिये दोनों पैरामीटर द्वारा दिए जा सकते हैं।

1. अन्धोन्य घालकता Mutual Conductance of Trans-conductance ' g_m ' द्वारा ड्रेन योल्टेज (V_{GS}) पर ड्रेन धारा (I_D) में सूक्ष्म परिवर्तन (ΔI_D) तथा गेट योल्टेज (V_{GS}) में सूक्ष्म परिवर्तन (ΔV_{GS}) के अनुपात को FET के अन्धोन्य-घालकता (g_m) कहते हैं।

$$\therefore g_m = \frac{\Delta I_D}{\Delta V_{GS}} \quad \text{जब } V_{DS} \text{ फिर है।}$$

' g_m ' के मात्रक mA/volt अथवा amp/volt (mho) है।

2. ड्रेन प्रतिरोध Drain Resistance 'r_d' द्वारा गेट योल्टेज (V_{GS}) पर ड्रेन-सोर्स योल्टेज (V_{DS}) के सूक्ष्म परिवर्तन तथा ड्रेन धारा (I_D) में सूक्ष्म परिवर्तन के अनुपात को ड्रेन प्रतिरोध (r_d) कहते हैं।

$$r_d = \frac{\Delta V_{DS}}{\Delta I_D}, \quad \text{जब } V_{GS} \text{ फिर है।}$$

ड्रेन प्रतिरोध, ड्रेन अभिलक्षणों के दाल (slope) का विलोप होता है।

$$\therefore r_d = \frac{1}{g_m} \quad \text{द्रेन अभिलक्षणों का दाल}$$

3. प्रवर्धन गुणांक Amplification Factor ' μ ' द्वारा ड्रेन धारा (I_D) पर ड्रेन योल्टेज (V_{DS}) में सूक्ष्म परिवर्तन तथा गेट योल्टेज (V_{GS}) में सूक्ष्म परिवर्तन को FET का प्रवर्धन गुणांक (μ) कहते हैं।

$$\therefore \mu = \frac{\Delta V_{DS}}{\Delta V_{GS}}, \quad \text{जब } I_D \text{ फिर है।}$$

प्रवर्धन गुणांक के सूत्र में इसका विवरण दिया गया है कि जब V_{GS} को बढ़ाया जाता है, तब I_D को विश्वर रखने के लिये V_{DS} को कम करना आवश्यक होता है।

4. JFET के पैरामीटर g_m , r_d तथा μ में सम्बन्ध JFET के पैरामीटर में निन सम्बन्ध है।

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}} \quad \text{एवं } r_d = \frac{\Delta V_{DS}}{\Delta I_D}$$

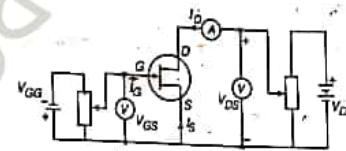
$$\therefore g_m \times r_d = \frac{\Delta I_D}{\Delta V_{GS}} \times \frac{\Delta V_{DS}}{\Delta I_D}$$

$$= \frac{\Delta V_{DS}}{\Delta V_{GS}} = \mu$$

$$\therefore g_m \times r_d = \mu$$

प्रैशन 5. n-चैनल JFET के अभिलक्षण तिहिए।

उत्तर n-चैनल JFET के अभिलक्षण वित्र 6.3 (a) में एक n-चैनल JFET के अभिलक्षण जात करने के लिये परिषय प्रदर्शित किया गया है।



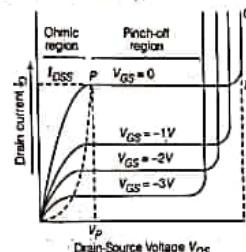
वित्र 6.3 (a) n-चैनल JFET के अभिलक्षण जात करने के लिये परिषय

इस परिषय से JFET के निन दो अभिलक्षण खोचे जाते हैं।

1. ड्रेन अभिलक्षण (Drain Characteristics)

2. ट्रांसफर अभिलक्षण (Transfer Characteristics)

1. ड्रेन अभिलक्षण Drain Characteristics वित्र 6.3 (b) में एक n-चैनल JFET के ड्रेन अभिलक्षण प्रदर्शित किये गये हैं। इन अभिलक्षण V_{DS} एवं I_D में सम्बन्ध दर्शाते हैं, जबकि V_{GS} को पैरामीटर भावा गया है अर्थात् प्रत्येक अभिलक्षण के लिये V_{GS} एक विशेष मान पर विश्वर है।



वित्र 6.3 (b) एक n-चैनल JFET के ड्रेन अभिलक्षण

- (a) जब गेट बायास शून्य ($V_{GS} = 0$) है तथा ड्रेन-सोर्स योल्टेज भी शून्य ($V_{DS} = 0$) है। इस स्थिति में चैनल पूर्णतया खुला (open) है तथा ड्रेन धारा (I_D) शून्य है।

- (b) जब $V_{DS} = 0$ तथा $V_{GS} < 0$ इस स्थिति में p-n ब्रेकरन रिक्ष बायास में हो जाते हैं तथा डिप्लोइन क्षेत्र को चौड़ाई अधिक हो जाते हैं। V_{GS} का मान और अधिक कम करते जाने पर चैनल पिन्च-ऑफ हो जाते हैं तथा अधिकतम ड्रेन धारा (maximum saturation drain current) का मान भी कम हो जाता है; यांत्रिक चालक चैनल अधिक रिवर्स बायास के कारण और रोग (narrow) हो जाते हैं।

- (c) जब $V_{GS} = 0$ तथा $V_{DS} > 0$ तथा $V_{GS} > 0$ ($V_{GS} = 0$ तथा $V_{DS} > 0$) इस स्थिति में चैनल को सोसे को तुलना में धनात्मक (positive) किया जाता है, शून्य गेट-सोर्स योल्टेज पर जैसे ही ड्रेन रिंगनल को सोसे को तुलना में धनात्मक (positive) किया जाता है, n-चैनल से ड्रेन धारा (I_D) प्रवाहित होने लगती है। इस स्थिति में मेजार्टी कैरिस (इलेक्ट्रॉन) चैनल में 'D' से 'D' की दिशा में गति करते हैं। ड्रेन धारा (I_D) का मान अब पर निर्भाव करता है।

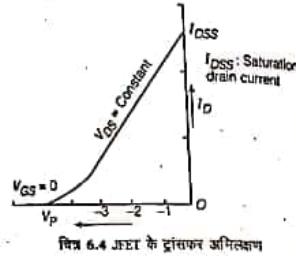
- (i) मेजारीटी कैरियर को संख्या पर,
(ii) दैन साइड में चैनल के अनुप्रव्युत (A) पर,

- (iii) दैन साइड में चैनल के अनुप्रव्युत (A) पर,
(iv) V_{DS} पर।

(d) $V_{GS} < 0$ तथा $V_{DS} > 0$
यदि गेट पर विवर्ण बायस का मान और अधिक ($\text{अधिक } V_{GS} = -1 \text{ वा } -2 \text{ volt}$) हो, तब अभिलक्षण नोचे की ओर शिफ्ट होते हैं तथा चैनल में पिच-ऑफ V_{DS} की मुलाना में निम्न (comparatively low value) वोल्टेज हो जाता है।

2. द्रासफर अभिलक्षण Transfer Characteristics

6.4 में JFET के द्रासफर अभिलक्षण प्रदर्शित किये गये हैं। ये अभिलक्षण नियम दैन वोल्टेज V_{GS} पर गेट वोल्टेज V_{GS} तथा दैन धारा I_D में सम्बन्ध प्रदर्शित करते हैं। द्रासफर अभिलक्षण खींचे समय V_{DS} का मान नियम, परन्तु 'पिच-ऑफ' वोल्टेज V_p से तक का नियम रखा जाता है। गेट वोल्टेज को धीरे-धीरे तक का नियम रखा जाता है जब तक कि दैन धारा I_D कम होकर शून्य न हो जाये। V_{GS} के प्रत्येक मान पर दैन धारा I_D का मान नोट किया जाता है। द्रासफर अभिलक्षण वक्र से भी JFET के एंपीटर ज्ञान किये जा सकते हैं।



वित्र 6.4 JFET के द्रासफर अभिलक्षण

गेट-सोर्स कट-ऑफ वोल्टेज $V_{GS(0)}$ "Gate-Source Cut-off Voltage" गेट वोल्टेज V_{GS} का वह मान, जिस पर $I_D = 0$, FET को गेट-सोर्स कट-ऑफ वोल्टेज कहलाती है। अभिलक्षण (वित्र 6.4) से,

$$V_{GS(0)} = V_p \quad (\text{पिच-ऑफ वोल्टेज})$$

द्रासफर अभिलक्षणों का आकार एक परवलय (parabola) की गोती है। इस परवलय को निम्न समीकरण द्वारा प्रदर्शित किया जा सकता है

$$I_D = I_{DS} \left(1 - \frac{V_{GS}}{V_p}\right)^2$$

यहाँ

$I_{DS} = \text{संतुष्ट दैन धारा (Saturation drain current)}$

$I_{DS} = I_{DS} \text{ जब } V_{GS} = 0$

$V_p = \text{पिच-ऑफ वोल्टेज}$

प्रश्न 8. FET में बायसिंग की विधियाँ बताइए तथा फिल्ड बायस को संचित समझाइए।

उत्तर FET में बायसिंग बायोलैन द्राइवर को तरह FET अथवा MOSFET को भी एम्प्लिफायर को भीतत प्रयुक्त करने से पहले उपयोग रूप से बायस करने आवश्यक है। FET को बायसिंग में उसकी आर्परटिंग वोल्टेज तथा धारा की अभिलक्षण के संबंधित रूप से बायस करने आवश्यक है। FET के उपयोग प्रचलन बिन्दु (operating point) अधिक V_{GS}, I_D तथा V_{GS} का वर्षन या ट्रांजिस्टर के लिए वर्षन के अनुसार किया जाता है। FET बायसिंग की मुख्य विधियाँ निम्न हैं

1. फिल्ड बायस (Fixed bias)
2. सेल्फ बायस (Self bias)
3. वोल्टेज डिवाइडर बायस (Voltage divider bias)
4. धारा सोर्स बायस (Current source bias)
5. वोल्टेज सोर्स बायस (Voltage source bias)

फिल्ड बायस Fixed Bias JFET के फिल्ड बायस परिपथ को गेट बायस परिपथ पीछे कहते हैं। वित्र 6.5 में एक चैनल फैस के लिए फिल्ड बायस परिपथ दिया गया है। इस परिपथ में एक गेट सप्लाई वोल्टेज ($-V_{GS}$) प्रयोग की गई है जिससे गेट-सोर्स वर्षन विवर्ण बायस में हो जाता है। चौके गेट धारा शून्य है; अतः प्रतिरोध R_g पर कोई वोल्टाएवर नहीं होता है एवं R_g को सॉर्ट-सॉर्कट को भाँति माना जा सकता है। अंतत्,

$$\begin{aligned} I_G &= 0 \\ V_{IG} &= I_G \times R_G \\ &= (0A) \times R_G = 0V \\ V_{GS} + V_{DS} &= 0 \end{aligned}$$

गेट परिपथ में किरचॉक का नियम लालाई करने पर
चौके V_{GS} एक फिल्ड D.C. सप्लाई है अतः V_{GS} भी फिल्ड है। इसे कारण से इस परिपथ को फिल्ड बायस परिपथ कहते हैं। इसे प्रकार आइटपट परिपथ से

$$V_{DD} - I_D R_D - V_{DS} = 0$$

अथवा
दैन धारा I_D , शॉक्से समीकरण (Shockley's equation) द्वारा निम्न प्रकार होती है
दैन धारा,

$$I_D = I_{DS} \left[1 - \frac{V_{GS}}{V_p}\right]^2 \quad \dots(\text{II})$$

फिल्ड बायस परिपथ में यद्यपि गेट धारा शून्य है तथा R_G पर वोल्टतापात्र नहीं होता, परन्तु परिपथ में R_G डपाय्सित होता है। वास्तव में R_G का उपयोग FET के A.C. ऑरेरेशन में होता है, D.C. ऑरेरेशन में इसका कोई महत्व नहीं है, परन्तु परिपथ के A.C. ऑरेरेशन में यह अल्प घट्टपूर्ण है।

प्रश्न 7. वित्र 6.5 में प्रदर्शित JFET के लिए फिल्ड बायस परिपथ में V_{GSQ}, I_{DQ} तथा V_{DS} के मान ज्ञात कीजिए। ($I_{DS} = 8 \text{ mA}$ तथा $V_p = -8 \text{ V}$ मान दीजिए)

हल गेट परिपथ में KVL लालाई करने पर

$$V_{GS} + I_G R_G + V_{DS} = 0$$

परन्तु D.C. (no signal) विस्तेषण पर

$$2 + I_G \times 10^6 + V_{GS} = 0$$

अथवा

$$2 + V_{GS} = 0$$

शॉक्से समीकरण से I_D का मान

$$\begin{aligned} I_{DQ} &= I_{DS} \left[1 - \frac{V_{GS}}{V_p}\right]^2 \\ &= 8 \times 10^{-3} \left[1 - \frac{-2}{-8}\right]^2 \\ &= 8 \times 10^{-3} \times \left[\frac{3}{4}\right]^2 = 8 \times 10^{-3} \times \frac{9}{16} \end{aligned}$$

हल करने पर,

$$I_{DQ} = 45 \text{ mA}$$

दैन परिपथ में KVL सामाने पर

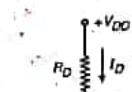
$$V_{DD} = I_{DQ} R_D + V_{DS}$$

$$V_{DS} = V_{DD} - I_{DQ} R_D = 16 - 45 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

प्रश्न 8. सेल्फ बायस और वोल्टेज डिवाइडर बायस पर संस्कृत दिल्ली लिखिए।

उत्तर सेल्फ बायस फिल्ड बायस परिपथ में यह दोष है कि उसमें दो D.C. सप्लाई प्रयोग की जाती है। वित्र 6.2 (a) में FET के लिए एक

परिपथ में एक ही D.C. सप्लाई से सभी अवधारण वोल्टेज प्राप्त की जाती है। इस परिपथ को बायसिंग के लिए प्रयुक्त सेल्फ बायस परिपथ दिया गया है। इस परिपथ को JFET तथा हिन्दूराजन गोड मास्केट को बायसिंग के लिए प्रयुक्त



वित्र 6.5 JFET के लिए फिल्ड बायस परिपथ

$$V_{GS} + I_G R_G + V_{DS} = 0$$

$$2 + I_G \times 10^6 + V_{GS} = 0$$

$$2 + V_{GS} = 0$$

$$V_{GS} = -2 \text{ बोल्ट}$$

$$I_{DQ} = I_{DS} \left[1 - \frac{V_{GS}}{V_p}\right]^2$$

$$= 8 \times 10^{-3} \left[1 - \frac{-2}{-8}\right]^2$$

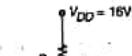
$$= 8 \times 10^{-3} \times \left[\frac{3}{4}\right]^2 = 8 \times 10^{-3} \times \frac{9}{16}$$

$$= 8 \times 10^{-3} \times 0.5625 = 4.5 \text{ mA}$$

$$I_{DQ} = 4.5 \text{ mA}$$

$$V_{DS} = I_{DQ} R_D = 4.5 \times 10^{-3} \times 2 \times 10^3 = 9 \text{ बोल्ट}$$

$$V_{DS} = V_{DD} - I_{DQ} R_D = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$



वित्र 6.6

$$V_{GS} = V_{DD} - I_{DQ} R_D$$

$$V_{GS} = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{GS} = 7 \text{ बोल्ट}$$

$$I_{DQ} = I_{DS} \left[1 - \frac{V_{GS}}{V_p}\right]^2$$

$$= 8 \times 10^{-3} \left[1 - \frac{-2}{-8}\right]^2$$

$$= 8 \times 10^{-3} \times \left[\frac{3}{4}\right]^2 = 8 \times 10^{-3} \times \frac{9}{16}$$

$$= 8 \times 10^{-3} \times 0.5625 = 4.5 \text{ mA}$$

$$I_{DQ} = 4.5 \text{ mA}$$

$$V_{DS} = I_{DQ} R_D = 4.5 \times 10^{-3} \times 2 \times 10^3 = 9 \text{ बोल्ट}$$

$$V_{DS} = V_{DD} - I_{DQ} R_D = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{DS} = 7 \text{ बोल्ट}$$

$$V_{GS} = V_{DD} - I_{DQ} R_D$$

$$V_{GS} = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{GS} = 7 \text{ बोल्ट}$$

$$I_{DQ} = I_{DS} \left[1 - \frac{V_{GS}}{V_p}\right]^2$$

$$= 8 \times 10^{-3} \left[1 - \frac{-2}{-8}\right]^2$$

$$= 8 \times 10^{-3} \times \left[\frac{3}{4}\right]^2 = 8 \times 10^{-3} \times \frac{9}{16}$$

$$= 8 \times 10^{-3} \times 0.5625 = 4.5 \text{ mA}$$

$$I_{DQ} = 4.5 \text{ mA}$$

$$V_{DS} = I_{DQ} R_D = 4.5 \times 10^{-3} \times 2 \times 10^3 = 9 \text{ बोल्ट}$$

$$V_{DS} = V_{DD} - I_{DQ} R_D = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{DS} = 7 \text{ बोल्ट}$$

$$V_{GS} = V_{DD} - I_{DQ} R_D$$

$$V_{GS} = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{GS} = 7 \text{ बोल्ट}$$

$$I_{DQ} = I_{DS} \left[1 - \frac{V_{GS}}{V_p}\right]^2$$

$$= 8 \times 10^{-3} \left[1 - \frac{-2}{-8}\right]^2$$

$$= 8 \times 10^{-3} \times \left[\frac{3}{4}\right]^2 = 8 \times 10^{-3} \times \frac{9}{16}$$

$$= 8 \times 10^{-3} \times 0.5625 = 4.5 \text{ mA}$$

$$I_{DQ} = 4.5 \text{ mA}$$

$$V_{DS} = I_{DQ} R_D = 4.5 \times 10^{-3} \times 2 \times 10^3 = 9 \text{ बोल्ट}$$

$$V_{DS} = V_{DD} - I_{DQ} R_D = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{DS} = 7 \text{ बोल्ट}$$

$$V_{GS} = V_{DD} - I_{DQ} R_D$$

$$V_{GS} = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{GS} = 7 \text{ बोल्ट}$$

$$I_{DQ} = I_{DS} \left[1 - \frac{V_{GS}}{V_p}\right]^2$$

$$= 8 \times 10^{-3} \left[1 - \frac{-2}{-8}\right]^2$$

$$= 8 \times 10^{-3} \times \left[\frac{3}{4}\right]^2 = 8 \times 10^{-3} \times \frac{9}{16}$$

$$= 8 \times 10^{-3} \times 0.5625 = 4.5 \text{ mA}$$

$$I_{DQ} = 4.5 \text{ mA}$$

$$V_{DS} = I_{DQ} R_D = 4.5 \times 10^{-3} \times 2 \times 10^3 = 9 \text{ बोल्ट}$$

$$V_{DS} = V_{DD} - I_{DQ} R_D = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{DS} = 7 \text{ बोल्ट}$$

$$V_{GS} = V_{DD} - I_{DQ} R_D$$

$$V_{GS} = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{GS} = 7 \text{ बोल्ट}$$

$$I_{DQ} = I_{DS} \left[1 - \frac{V_{GS}}{V_p}\right]^2$$

$$= 8 \times 10^{-3} \left[1 - \frac{-2}{-8}\right]^2$$

$$= 8 \times 10^{-3} \times \left[\frac{3}{4}\right]^2 = 8 \times 10^{-3} \times \frac{9}{16}$$

$$= 8 \times 10^{-3} \times 0.5625 = 4.5 \text{ mA}$$

$$I_{DQ} = 4.5 \text{ mA}$$

$$V_{DS} = I_{DQ} R_D = 4.5 \times 10^{-3} \times 2 \times 10^3 = 9 \text{ बोल्ट}$$

$$V_{DS} = V_{DD} - I_{DQ} R_D = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{DS} = 7 \text{ बोल्ट}$$

$$V_{GS} = V_{DD} - I_{DQ} R_D$$

$$V_{GS} = 16 - 4.5 \times 10^{-3} \times 2 \times 10^3 = 7 \text{ बोल्ट}$$

$$V_{GS} = 7 \text{ बोल्ट}$$

$$I_{DQ} = I_{DS} \left[1 - \frac{V_{GS}}{V_p}\right]^2$$

$$= 8 \times 10^{-3} \left[1 - \frac{-2}{-8}\right]^2$$

$$= 8 \times 10^{-3} \times \left[\frac{3}{4}\right]^2 = 8 \times 10^{-3} \times \frac{9}{16}$$

$$= 8 \times 10^{-3} \times 0.5625 = 4.5 \text{ mA}$$

$$I_{DQ} = 4.5 \text{ mA}$$

$$V_{DS} = I_{DQ} R_D = 4.5 \times 10^{-3} \times 2 \times 10^3 = 9 \text{ बोल्ट}$$

<math display="block

FET में गेट-सोर्स चक्रम पर विसर्जन घायस बोल्टेज किया जा सकता है। FET में गेट-सोर्स चक्रम पर विसर्जन घायस बोल्टेज को जाती है। प्रतिरोध R_g द्वारा सोर्स को तथा R_s द्वारा गेट को प्रतिरोध R_s पर लोट्पान द्वारा नियंत्रित होती है। देन को पार्टिटिव सलाइ प्रतिरोध R_D द्वारा दी गई है। घाया I_D प्रतिरोध R_S में प्रवाहित होकर सोर्स तथा ग्राउंड के मध्य बोल्टेज $V_G = I_D R_S$ उत्पन्न करती है। चूंकि गेट घाया लगाया नगपर्य है अतः गेट डॉर्मिनेट D.C. ग्राउंड पर है अर्थात् $V_G = 0$ ।

अतः गेट एवं सोर्स के मध्य बोल्टेज

$$V_{GS} = -V_S = -I_D R_S \quad \dots(i)$$

तथा देन बोल्टेज

$$V_D = V_{DD} - I_D R_D$$

देन-सोर्स बोल्टेज (V_{DS}), देन बोल्टेज V_D , तथा सोर्स बोल्टेज (V_S) के अन्तर के बायास के बायास है।

$$V_{DS} = V_D - V_S = (V_{DD} - I_D R_D) - I_D R_S$$

$$= V_{DD} - I_D (R_D + R_S) \quad \dots(ii)$$

गेट-सोर्स बोल्टेज (V_{GS}), गेट बोल्टेज (V_G) तथा सोर्स बोल्टेज (V_S) के अन्तर के बायास है।

अर्थात्

$$V_{GS} = V_C - V_S$$

$$= 0 - I_D R_S$$

$$V_{GS} = -I_D R_S \quad \dots(iii)$$

सोर्सकरण (iii) से स्पष्ट है कि देन घाया जितनी अधिक होगा, गेट-सोर्स बोल्टेज भी उतनी ही अधिक नियंत्रित होगा।

सोर्सकरण (ii) से

$$I_D = \frac{V_{GS}}{R_S} \quad \dots(iv)$$

यदि सोर्सकरण (iv) से प्राप्त स्थिर I_D पर I_D के बायास एवं गेट-सोर्स बोल्टेज के मध्य आफ खोचा जाए, तब एक सोर्स रेत्रो ग्राउंड होती है। इस लाइन को सेल्फ बायास लाइन कहते हैं (चित्र 6.7(b))।

बोल्टेज डिवाइडर बायास चित्र 6.7 (c) में एक JFET के लिए बोल्टेज डिवाइडर बायास परिषेध दिया गया है। प्रतिरोध R_1 तथा R_2 , बोल्टेज V_{DD} तथा ग्राउंड के मध्य बोल्टेज डिवाइडर का कार्य करते हैं। दोनों प्रतिरोधों का एक डर्मिनेट FET के गेट से जुड़ा है। प्रतिरोध R_1 पर बोल्टापाता FET के गेट एवं ग्राउंड के समान्तर होता है। परिषेध के विसर्जनमें गेट घाया $I_G = 0$ भी जाती गयी है।

चूंकि गेट घाया शून्य है; अतः

$$I_{R_1} = I_{R_2} = \frac{V_{DD}}{R_1 + R_2}$$

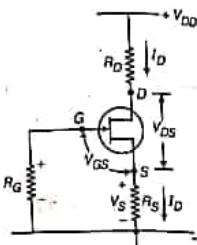
$$V_G = I_{R_2} R_2$$

$$\text{अतः } V_G = \left[\frac{R_2}{R_1 + R_2} \right] V_{DD} \quad \dots(i)$$

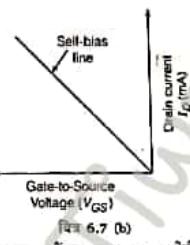
FET के गेट पर सेल्फ बायास प्रतिरोध के कारण $V_G = I_D R_S$ भी एकत्र होती है।

अतः गेट एवं सोर्स परिषेध से किरणक के नियन्त्रण,

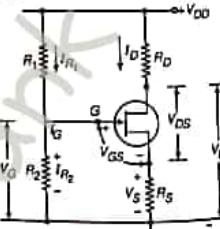
$$V_G - V_{GS} - V_S = 0$$



चित्र 6.7 (a) FET बायासिंग के लिए सेल्फ बायास परिषेध



चित्र 6.7 (b)



चित्र 6.7 (c) बोल्टेज डिवाइडर बायास

$$V_{DS} = V_G - V_S = V_G - I_D R_S \quad \dots(ii)$$

$$I_D = \frac{V_S}{R_S} = \frac{V_G - V_{DS}}{R_S} \quad \dots(iii)$$

देन घाया, तथा देन एवं ग्राउंड के बाय बोल्टेज

$$V_D = V_{DD} - I_D R_D$$

$$V_S = I_D R_S$$

यदि गेट बोल्टेज (V_G), गेट-सोर्स बोल्टेज (V_{GS}) से कार्यान्वयन है, तब सोर्सकरण (ii) से I_D प्रतिक्रिया FET के लिए लगाया लिया होगा। गर्मनियम JFET में गेट-सोर्स बोल्टेज, प्रतिक्रिया FET में सोर्सकरण नहीं हो सकता है। इसी कारण से V_G को V_{GS} की तुलना में अधिक नहीं कर सकते हैं। इसमें अनेक बोल्टेज का डिप्लोमा केवल तब किया जाता है जब बोल्टेज अधिक (large) हो। कम (low) बोल्टेज पर यह विधि उपयोगी नहीं है। बाइपोलर ट्रांजिस्टर में बोल्टेज बोल्टेज डिवाइडर विधि अधिक प्रयोगी है; बोल्टेज लगाया सभी बाइपोलर ट्रांजिस्टर में बोल्ट-पॉइट बोल्टेज (V_{BE}) लगाया 0.7 V होता है।

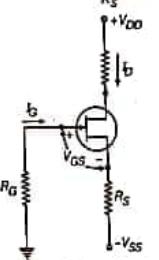
प्रश्न 6. सोर्स बायास तथा पारा सोर्स बायास विधि को सचिव समझाइए।

उत्तर: लोर्स बायास चित्र 6.8 में JFET के लिए सोर्स बायास विधि दी गई है। इस विधि में सोर्स डर्मिनेट को एक अन्य बोल्टेज $-V_{SS}$ दी जाती है जो पूर्णता सोर्स प्रतिरोध R_S पर एकाई (supply) होती है। अतः देन घाया I_D , FET के अधिलक्षणों पर नियन्त्रण नहीं करते हैं।

गेट परिषेध में किरणक के नियन्त्रण से

$$I_D R_G + V_{GS} + I_D R_S - V_{SS} = 0$$

$$I_D = \frac{V_{SS} - V_{GS} - I_D R_G}{R_S}$$



चित्र 6.8 FET के लिए सोर्स बायास

$$V_{SS} - V_{GS} \gg I_D R_G$$

$$I_D = \frac{V_{SS} - V_{GS}}{R_S}$$

जब V_{SS} का मान V_{GS} से काफी अधिक है, तब

$$I_D = \frac{V_{SS}}{R_S}$$

एक आदर्श परिषेध में V_{SS} , प्रतिरोध R_S पर ही ढाँचा होता है। चूंकि ये गोलियाँ FET के अधिलक्षणों से सम्बन्धित नहीं हैं,

अतः देन घाया I_D लगाया लिया होता है।

पारा सोर्स बायास चित्र 6.9 में FET को पारा सोर्स बायास विधि दी गई है। चित्र 6.9(a) में दो समान्तर सोर्स तथा 6.9

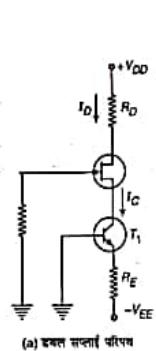
(b) में एक समान्तर प्रयुक्ति की गई है। दोनों परिषेधों में ट्रांजिस्टर एक घाया सोर्स को प्रोत्तं करता है।

110 — VIDYA प्रौढ़ितेविनक QUEST IN BANK

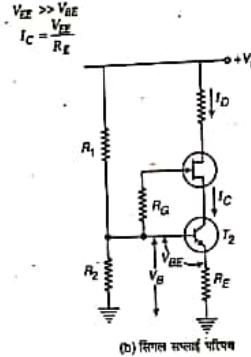
चित्र 6.9(a) में प्रदर्शित परिपथ में ट्रांजिस्टर T_1 के एम्पिटर को $V_{DS} > V_{GS}$ द्वारा बायस किया गया है। अतः कलेक्टर धारा

$$I_C = \frac{V_{DS} - V_{GS}}{R_E}$$

धरनु
अतः



(a) इकल सोर्स धारा



(b) तिगल सस्थाई धारा

JFET को देन धारा, कलेक्टर धारा के बराबर है अर्थात्

$$I_D = I_C$$

पॉइक $I_C = \left(-\frac{V_{DS}}{R_E} \right)$ स्थिर है। अतः देन धारा भी सामान्य स्थिर है।

एकल सस्थाई परिपथ में बाइपोलर ट्रांजिस्टर को बोल्टेज डिवाइडर द्वारा बायस किया गया है।

कलेक्टर धारा

$$I_E = \frac{V_B - V_{BE}}{R_E}$$

$$\text{यहाँ } V_B = \left[\frac{R_2}{R_1 + R_2} \right] V_{DD}$$

चूंकि

अतः

$$V_{BS} >> V_{GS}$$

$$I_E = \frac{V_B}{R_E}$$

चूंकि समीकरण (1) को यांत्रिक बाइपोलर ट्रांजिस्टर तथा FET के पैरामीटर्स पर निर्भर नहीं करती है; अतः I_D सामान्य

स्थिर रहती है। इस परिपथ से एक ट्रियर ऑपेरेटिंग पॉइन्ट (Op-point) प्राप्त होता है; अतः प्रायोगिक दृष्टि से यह एक अति उपयोगी परिपथ है।

प्रश्न 10. कॉमन सोर्स (CS) JFET एम्प्लीफायर को तुल्यांक परिपथ सहित समझाइए।

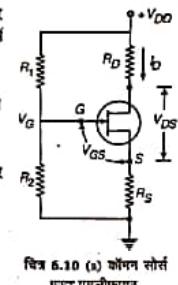
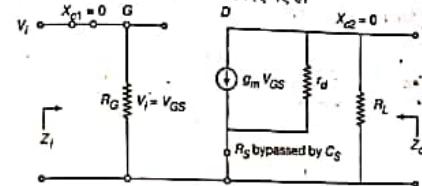
अवधार कॉमन सोर्स JFET एम्प्लीफायर का विवरण दीजिए।

उत्तर कॉमन सोर्स (CS) JFET एम्प्लीफायर कॉमन सोर्स (CS) एम्प्लीफायर में JFET का सोर्स टार्मिनल इनपुट तथा आउटपुट दोनों परिपथों में कॉमन होता है। इनपुट सिग्नल गेट तथा सोर्स के मध्य एलाई किया जाता है तथा आउटपुट, देन एवं सोर्स के मध्य प्राप्त होता है। चित्र 6.10 (a) में सेल्फ बायस सहित एक कॉमन सोर्स JFET एम्प्लीफायर का परिपथ दिया गया है।

एनालॉग इलेक्ट्रोनिक्स □ फील्ड इफेक्ट ट्रांजिस्टर — 111

कॉमन सोर्स JFET एम्प्लीफायर का A.C. तुल्यांक परिपथ कॉमन सोर्स एम्प्लीफायर का विवरण तुल्यांक परिपथ द्वारा सरलता से जान किया जा सकता है। चित्र 6.10 (b) में निम्न आवृत्ति के लिए CS एम्प्लीफायर का तुल्यांक परिपथ दिया गया है। परिपथ में

1. JFET को उसके A.C. तुल्यांक परिपथ द्वारा प्रतिस्थापित (replace) किया गया है।
2. देन धारा I_D का V_{GS} द्वारा नियंत्रण, देन तथा सोर्स टर्मिनलों के मध्य धारा सोर्स सोर्स के पास ही जाता है।
3. धारा सोर्स में तोर का विह देन से सोर्स की ओर है।
4. सोर्स कैरेसिटर्स को शॉट्स-सर्किट कर दिया गया है; ब्यॉकिंग A.C. सिग्नल कैरेसिटर के पास ही जाता है।
5. सोर्स D.C. बोल्टेज सोर्स शॉट्स-सर्किट कर दिए गए हैं।



चित्र 6.10 (a) कॉमन सोर्स JFET एम्प्लीफायर

चित्र 6.10 (b) कॉमन सोर्स एम्प्लीफायर का A.C. तुल्यांक परिपथ

एम्प्लीफायर के विवरण में इनपुट प्रतिवाया (Z_i), आउटपुट प्रतिवाया (Z_o) तथा बोल्टेज लायप (A_V) जात किए जाते हैं। तुल्यांक परिपथ से

1. इनपुट प्रतिवाया (Input impedance)

$$Z_i = R_G \quad \dots (i)$$

2. आउटपुट प्रतिवाया (Output impedance)

$$Z_o = \frac{r_d R_L}{r_d + R_L} \quad \dots (ii)$$

यदि r_d का मान R_L से काफ़ी अधिक है अर्थात् $r_d > 10 R_L$, तब

$$Z_o = R_L$$

3. बोल्टेज लायप (Voltage gain)

$$A_V = -g_m R_L \quad \dots (iii)$$

बोल्टेज लायप ($-g_m R_L$) में ब्रह्मांक विद्युतिवर्त करता है कि आउटपुट तथा इनपुट में 180° का कलान्तर है।

प्रश्न 11. कॉमन गेट (CG) JFET एम्प्लीफायर को तुल्यांक परिपथ सहित समझाइए।

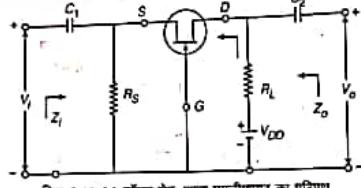
उत्तर कॉमन गेट (CG) JFET एम्प्लीफायर का कॉमन गेट (CG) का विवरण परिपथ दिया गया है। यह प्रा के कॉमन बेस परिपथ के समान ही है। इनपुट, सोर्स तथा गेट के मध्य एलाई की गई है तथा आउटपुट, देन एवं गेट के मध्य आने होती है।

ओपेरेटिंग एम्प्लीफायर को इनपुट पर एक सातुर्दावल बोल्टेज एलाई की जाती है, इससे गेट-सोर्स बोल्टेज अधिक निर्भाव हो जाती है। यह V_{GS} अधिक नियंत्रित होती है, तब देन धारा घटती है। इससे सोर्स प्रतिरोध R_S पर बोल्टपाता कम होता है तथा आउटपुट (V_o) बढ़ती है।

$$V_o = V_{DD} - 4R_S$$

इस प्रकार इनपुट तथा आउटपुट बोल्टेज समान रूप से होती है।

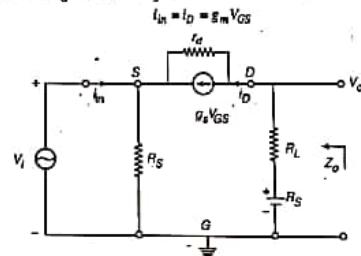
112 — VIDYA पौलिटेक्निक QUESTION BANK



वित्र 6.11 (a) कॉमन सोर्ट JFET एम्प्लीफायर का परिपथ

CG एम्प्लीफायर का A.C. तुल्यांक परिपथ एक कॉमन सोर्ट JFET एम्प्लीफायर का निम्न (low) आवृत्ति पर A.C. तुल्यांक परिपथ वित्र 6.11 (b) में दिया गया है।

दोन एवं सोर्स के मध्य धारा सोर्स $g_m V_{GS}$ प्रतिरोध r_g के समान्तर क्रम में है। लोड प्रतिरोध R_L दोन तथा गेट के मध्य में है। दोन एवं सोर्स के मध्य $g_m V_{GS}$ तथा r_g उपरिकार होने से इनपुट एवं आउटपुट के मध्य पुरायकतरण (isolation) नहीं है। इनपुट टर्मिनलों के मध्य प्रतिरोध R_S नहीं बल्कि r_g है।



वित्र 6.11 (b) एक कॉमन सोर्ट JFET एम्प्लीफायर का निम्न आवृत्ति पर सरल A.C. तुल्यांक परिपथ

परिपथ से पैरामीटर्स Z_s, Z_o तथा A_V ज्ञात किए जा सकते हैं। इनके लगभग (approximate) मान निम्न प्रकार हैं तुल्यांक परिपथ से

$$\begin{aligned} i_{in} &= i_D = g_m V_{GS} \\ A_V &= \frac{\text{आउटपुट बोल्टेज}}{\text{इनपुट बोल्टेज}} = \frac{V_o}{V_{in}} \\ V_o &= i_D R_L \text{ तथा } V_{in} = V_{GS} \\ A_V &= \frac{i_D R_L}{V_{in}} = \frac{g_m V_{GS} R_L}{V_{GS}} = g_m R_L \end{aligned}$$

बोल्टेज लाप धनात्मक है अर्थात् आउटपुट तथा इनपुट सिग्नल समान करना में है।

$$(i) \text{ इनपुट प्रतिबाधा, } (Z_s) \quad Z_s = \frac{V_{GS}}{i_{in}} = \frac{V_{GS}}{g_m V_{GS}} = \frac{1}{g_m}$$

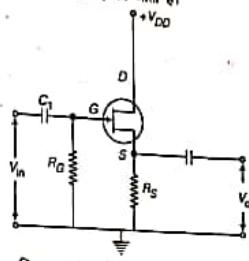
$$(ii) \text{ आउटपुट प्रतिबाधा, } (Z_o)$$

प्र० 12. कॉमन ड्रैन (CD) JFET एम्प्लीफायर की A.C. तुल्यांक परिपथ सहित समझाइए।

उत्तर वित्र 6.12 (a) में एक CD फैट एम्प्लीफायर का परिपथ दिया गया है। इस परिपथ में आउटपुट, सोर्स टर्मिनल से प्राप्त करते हैं। अतः इसे सोर्स फॉलोअर भी कहते हैं। यह परिपथ बाइपोलर ट्रांजिस्टर के एकिटर फॉलोअर के

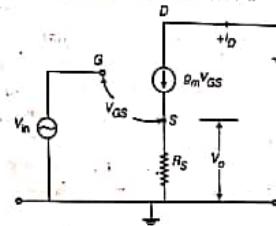
एनालॉग इलेक्ट्रोनिक्स □ फौल्ड इफेक्ट ट्रांजिस्टर — 113

समान है। इस परिपथ का A.C. तुल्यांक बनाने में ड्रैन को ग्राउन्ड किया जाता है; अतः इसे कॉमन ड्रैन एम्प्लीफायर कहते हैं। यह इनपुट, गेट तथा ग्राउन्ड के मध्य एल्टर्न की जाती है।



वित्र 6.12 (a) कॉमन ड्रैन JFET एम्प्लीफायर

कॉमन ड्रैन एम्प्लीफायर का A.C. तुल्यांक परिपथ वित्र 6.12 (b) में कॉमन ड्रैन JFET एम्प्लीफायर का सरल तुल्यांक परिपथ (approximate equivalent circuit) दिया गया है। परिपथ से



वित्र 6.12 (b) कॉमन ड्रैन JFET एम्प्लीफायर का सरल तुल्यांक परिपथ

$$V_{in} = V_{GS} + V_o \quad \dots(1)$$

$$i_D = g_m V_{GS} \quad \dots(2)$$

समीकरण (i) में समीकरण (ii) से V_{GS} का मान रखने पर

$$V_{in} = \frac{i_D}{g_m} + V_o$$

परन्तु

$$V_o = i_D R_D$$

$$V_{in} = \frac{V_o}{R_D g_m} + V_o = V_o \left(1 + \frac{1}{g_m R_D} \right)$$

$$\text{बोल्टेज, लाप, } A_V = \frac{V_o}{V_{in}} = \frac{g_m R_D}{1 + g_m R_D}$$

सामान्यतः $g_m R_D \gg 1$

अतः $A_V \approx 1$ परन्तु इसका मान कभी 1 नहीं होता, सदैव 1 से कम ही होता है।

इनपुट प्रतिबाधा, (Z_s) कॉमन ड्रैन एम्प्लीफायर की इनपुट प्रतिबाधा उच्च (लगभग अनन्त) होती है।

$$Z_s = R_g$$

114 — VIDYA प्रौद्योगिक क्वेश्चन बैंक

आठपुट प्रतिक्रिया, (2.)

$$Z_s = R_s$$

प्रश्न 13. मॉसफेट क्या है? यह कितने प्रकार की होती है? किसी एक का विस्तारपूर्वक वर्णन कीजिए।

उत्तर मॉसफेट MOSFET MOSFET में गेट और चैनल के मध्य सिलिकॉन डाइ-ऑक्साइड (SiO_2) की एक बहुत पतली परत प्रमुख की जाती है जो गेट एवं चैनल के मध्य इन्सुलेशन (insulation) का कार्य करती है। अतः इसे इन्सुलेटेड गेट फोल्ट इंफैक्ट ट्रांजिस्टर IGFET (Insulated Gate Semiconductor Field Effect Transistor) भी कहते हैं। MOSFET की कार्य प्रणाली का सिद्धान्त सर्वप्रथम सन् 1930 में प्रदर्शित किया गया।

MOSFET का उत्तर गुणों के कारण विविट परिपेक्ष में व्यापक उपयोग होता है।

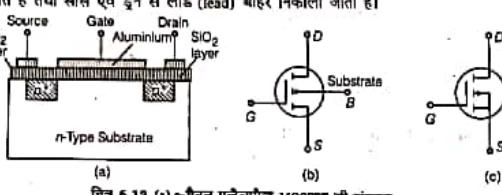
MOSFET मूलतः दो प्रकार की होती है

1. एच्यू-एमैन्ट टाइप मॉसफेट
2. डिस्ट्रोक्सन टाइप मॉसफेट
3. एच्यू-एमैन्ट टाइप मॉसफेट ये MOSFET निम्न दो प्रकार के होते हैं

(a) p-चैनल एच्यू-एमैन्ट मॉसफेट

(b) n-चैनल एच्यू-एमैन्ट मॉसफेट

(c) p-चैनल एच्यू-एमैन्ट मॉसफेट चित्र 6.13 (a) में एक p-चैनल Enhancement MOSFET की रचना दी गयी है। इसमें हल्के डोप (lightly doped) किये गये n-टाइप सिलिकॉन अर्द्धचालक का प्रयोग किया जाता है जिसे सब्सट्रैट (substrate) कहते हैं। इस सब्सट्रैट (n-Type silicon) में उच्च सान्द्रता अर्द्धत अधिक डोप किये गये हैं। p-डोप विवरण द्वारा निर्मित किये जाते हैं। इसमें एक यांत्रिक सोर्स (source) की ओर तथा द्राई (drain) की ओर भाँति कार्य करता है। सोर्स तथा द्राई के मध्य दूरी लगभग $20\ \mu\text{m}$ होती है। इस सब्सट्रैट, विसमें दो p-डोप भी निर्मित हैं, जो सतह पर एक सिलिकॉन डाइ-ऑक्साइड (SiO_2) की परत की मोर्टाई लगभग $1000\ \text{\AA}$ से $7000\ \text{\AA}$ तक होती है। सिलिकॉन डाइ-ऑक्साइड में छेद (holes) काट-कर सोर्स (S) तथा (D) को जोड़ने के लिये कनेक्शन (connection) किये जाते हैं तथा सोर्स एवं द्रेन से लोड (lead) यांत्रिक निकाली जाती है।



चित्र 6.13 (a) p-चैनल एच्यू-एमैन्ट MOSFET की संरचना

(b), (c) p-चैनल एच्यू-एमैन्ट MOSFET का परिपथ चैनल

सोर्स एवं द्रेन के मध्य SiO_2 के ऊपर बिछाई गयी ऐत्युमिनियम की परत पूरे चैनल को ढकती है तथा यह प्रतिरोधित विद्युत चैनल के गेट (gate) का कार्य करती है। चित्र 6.13 (b) में प्रदर्शित मॉसफेट के संकेत में सब्सट्रैट में तीर की दिशा सब्सट्रैट में प्रतिरोधित धारा की दिशा प्रदर्शित करती है। मॉसफेट में 3 अथवा 4 टर्मिनल होते हैं। यांत्रिक रूप से यांत्रिक रूप से एक टर्मिनल सब्सट्रैट (S) होता है जिसे सोर्स के साथ जोड़ कर देते हैं। इससे डिवाइस में शॉर्ट (noise) कम होता है। तीन टर्मिनल वाले मॉसफेट में सब्सट्रैट (D) होता है जिसे द्राई के साथ जोड़ कर देते हैं। इससे डिवाइस में शॉर्ट (noise) कम होता है। तीन टर्मिनल वाले मॉसफेट में सब्सट्रैट, विराति द्वारा अन्दर ही सोर्स से जोड़ दिया जाता है।

एनालॉग इलेक्ट्रोनिक्स ० फॉल्ड इंफैक्ट ट्रांजिस्टर ० 115

सब्सट्रैट को ऊपरी सतह तथा ऐत्युमिनियम की परत से एक समानान्तर प्लेट कैपेसिटर (parallel plate capacitor) बनाता है जिसमें SiO_2 की परत पराईद्युत (dielectric) का कार्य करती है। चित्र 6.14 में इस कैपेसिटर को प्रदर्शित किया गया है। इस गेट-चैनल कैपेसिटर को यांत्रिक लगभग $1\ \text{pF}$ से $4\ \text{pF}$ तक होता है।

MOSFET को IC पर निर्मित करने के लिये केवल $5\ \text{Sq. mil}$ सेत्रफल की आवश्यकता होती है जो कि एक बाइपोलर ट्रांजिस्टर की तुलना में 5% है। SiO_2 की परत के कारण ही MOSFET को इन्सुलेटर इनपुट इंपेडेंस (input impedance) उच्च (10^{10} से 10^{15} ओम) होती है जिसके कारण यह एक अव्यत उपयोगी अर्द्धचालक युक्ति है। चित्र 6.13 (b) में p-चैनल (enhancement type) मॉसफेट का संकेत प्रदर्शित किया गया है। चित्र 6.15 में एक n-चैनल एच्यू-एमैन्ट



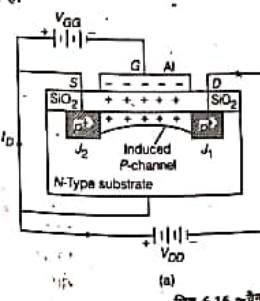
चित्र 6.14 n-चैनल एच्यू-एमैन्ट मॉसफेट का संरचना एवं संकेत

(b) एवं (c) सब्सट्रैट (S) से सोर्स (S) से जोड़ दिया जाता है।

प्रश्न 14. एच्यू-एमैन्ट मॉसफेट का सिद्धान्त एवं प्रचालन का वर्णन कीजिए।

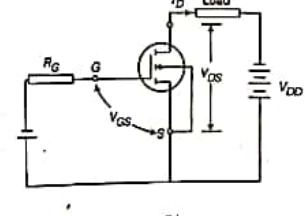
उत्तर एच्यू-एमैन्ट मॉसफेट का सिद्धान्त चित्र 6.16 में एक enhancement मॉसफेट का परिपथ प्रदर्शित किया गया है। यह एक p-चैनल मॉसफेट है। गेट पर ऐत्युमिनियम विभव (negative potential) V_{GS} लगाया गया है। देन एवं सोर्स के मध्य बैटरी V_{DD} प्रयुक्त की गयी है।

किसी भी मापन के लिये सोर्स, रैफरेन्स, र्मिनल (reference terminal) है। चैकिंग सब्सट्रैट की डोपिंग बहुत हल्की (light doping) है; अतः इसे सोर्स से कनेक्ट (connect) कर दिया जाता है। ऐसा करने से मॉसफेट में शॉर्ट (noise) भी कम होता है।



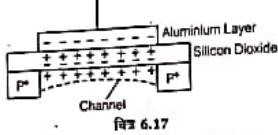
चित्र 6.16 p-चैनल enhancement MOSFET का परिपथ

जब मॉसफेट के गेट पर नियोनेट योल्टेज दी जाती है, तब सिलिकॉन डाइ-ऑक्साइड की परत के लाम्बवत् एक विद्युत देह उत्पन्न होता है। इस विद्युत देह के कारण SiO_2 की परत में पूरीकरण (polarization) होकर ऊपर की ओर धन तथा



116 — VIDYA पॉलिटेक्निक QUESTION BANK

नीचे को ओर बढ़ाये प्रेरित होता है। SiO_2 की परत के नीचे की ओर ऋणावेश के कारण सब्स्ट्रेट में ये तथा सोर्स के नम्बर पार में घनावेश प्रेरित होता है (चित्र 6.16)।



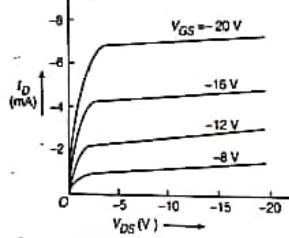
चित्र 6.17

इसी प्रेरित घनावेश द्वारा, जो सब्स्ट्रेट में माइनरिटी कैरियर्स हैं, सब्स्ट्रेट में p -दायप चैनल प्रेरित हो जाती है। गेट पर ऋणात्मक बोल्टेज ड्रेन से सब्स्ट्रेट में प्रेरित घनावेश भी बढ़ता है, इस प्रकार SiO_2 की परत के नीचे चाले क्षेत्र में अधिक घनावेश प्रेरित होने से चालकता बढ़ती है तथा प्रेरित चैनल की सोर्स से ड्रेन की तरफ घारा प्रवाह होता है। इस प्रकार गेट पर ऋणात्मक बोल्टेज प्रयुक्त करने से ड्रेन घारा I_D बढ़ जाता है (या enhance हो जाता है); अतः सूक्ष्मकों की enhancement type MOSFET कहते हैं।

मॉसफेट का प्रधानान चित्र 6.18 में p -चैनल enhancement मॉसफेट के वोल्ट-ऐम्पर ड्रेन अभिलक्षण (Volt-Amp drain characteristics) प्रदर्शित किये गये हैं। ये अभिलक्षण गेट-सोर्स बोल्टेज (V_{GS}) को पैरामीटर मानकर ड्रेन-सोर्स बोल्टेज (V_{DS}) तथा ड्रेन घारा (I_D) के मध्य खोले गये हैं।

(i) जब $V_{GS} = 0$ तथा V_{DS} को शून्य से बढ़ाया जाता है (When $V_{GS} = 0$ and $V_{DS} > 0$ volt) शून्य गेट बोल्टेज पर सब्स्ट्रेट में चैनल नहीं बनता; क्योंकि SiO_2 में कोई वित्तु डेट्रो नहीं है। MOSFET में दो P-N जंक्शन हैं;

(2) सब्स्ट्रेट-सोर्स जंक्शन तथा (2) सब्स्ट्रेट-ड्रेन जंक्शन (J_D) रिवर्स चायस में होता है; अतः इस स्थिती में केवल बहुत कम क्षण क्षण घारा (leakage current) प्रवाहित होता है। गेट बोल्टेज की अनुपस्थिति में इस रिवर्स क्षण घारा को सीधीत रखने के लिये हस्ट्रेट को छोपिंग हस्ट्रेट की जाती है।



चित्र 6.18 एन-चैनल MOSFET के ड्रेन अभिलक्षण

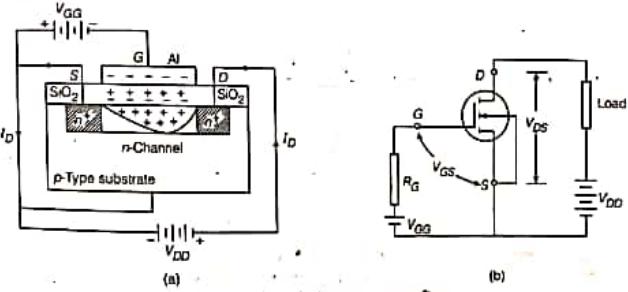
(ii) जब V_{GS} को शून्य से कम किया जाता है तथा V_{DS} ऋणात्मक है, (When $V_{GS} < 0$ and V_{DS} is Negative) जब गेट पर सोर्स की तुलना में ऋणात्मक बोल्टेज प्रयुक्त की जाती है, तब (जैसा कि ऊपर बताया किया जा चुका है) सब्स्ट्रेट में ड्रेन तथा सोर्स के मध्य सामान घनावेश प्रेरित हो जाता है। यह घनावेश सब्स्ट्रेट के माइनरिटी कैरियर्स 'होल्स' (holes) हैं। इन होल्स के द्वारा ही सब्स्ट्रेट में ड्रेन से सोर्स के मध्य चित्र 6.17 की भौति p -type चैनल निर्मित होता है। इस प्रकार SiO_2 की परत के ठोक नीचे होल्स (holes) की सान्द्रता (concentration) बढ़ जाती है तथा n -Type सब्स्ट्रेट का यह मात्रा p -type चायर में परिवर्तित हो जाता है। अब चूंकि ड्रेन विषम, सोर्स की तुलना में ऋणात्मक है; अतः एक होल घारा (hole current), चैनल से होकर सोर्स से ड्रेन की ओर प्रवाहित होती है। यह 'ड्रेन' घारा V_{DS} तथा V_{GS} पर निर्भर करती है।

उत्तर (iii) जब $|V_{GS}|$ का मान दीशोल्ड बोल्टेज (V_T) से अधिक है तथा $|V_{DS}| > 0$, तब चैनल घनावेश (rectangular) होती है, तब चैनल बचकर वैज (wedge) के आकार की हो जाती है। MOSFET के ड्रेन अभिलक्षण 6.18 से स्पष्ट है कि V_{DS} में धोर-धोर बूँदें करने से पहले, I_D धोर-धोर बढ़ती है, परन्तु $|V_{DS}|$ प्रैटर करती है।

प्रैटर 15. n -चैनल डिप्लीशन मॉसफेट की संरचना तथा प्रधानान का वर्णन कीजिए।

n -MOSFET के निर्माण व कार्यिति को विस्तार से मझमाझार।

उत्तर n -चैनल डिप्लीशन मॉसफेट चित्र 6.19 (a) में एक n -चैनल डिप्लीशन मॉसफेट एवं उसका परिपथ प्रदर्शित किया गया है। इसमें हल्का धोर किया हुआ (lightly doped) p -टाइप फ्रिलिकॉन का सब्स्ट्रेट (substrate) प्रयोग किया जाता है। इस सब्स्ट्रेट में उच्च सान्द्रता (high concentration) के दो n^+ धोर विसरण की किया के मध्य एक चैनल ड्रेन को लूपरा धोर ड्रेन (D) कहलाता है। सोर्स तथा ड्रेन के लिये प्रयुक्त होता है अर्थात् यदि सोर्स पर ड्रेन p -चायर के है, तब चैनल में p -चायर की होती है जो सोर्स एवं ड्रेन के लिये छोपिंग होती है। चैनल का परामाण भी वही होता है जो सोर्स एवं ड्रेन के परामाण की डोपिंग, सोर्स एवं ड्रेन की डोपिंग से कम सान्द्रता की होती है। तब चैनल में p -चायर की होती है। परन्तु चैनल के परामाण तक होती है। एन्हेन्समेंट MOSFET की धोरत इस सब्स्ट्रेट की सोर्स पर सिलिकॉन डाइ-ऑक्साइड की एक विसरणीय घालती परत निर्मित की जाती है। इस परत की धोराई लगभग 10^{-5} m से 2×10^{-5} m तक होती है। यह ऐतुर्मिनियम की एक परत जिसका धारु को परत FET के गेट (GATE) का कार्य करती है।



चित्र 6.19 n -चैनल डिप्लीशन MOSFET का परिपथ

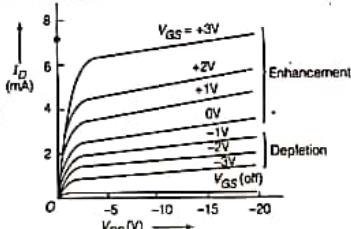
ऐतुर्मिनियम धारु को परत तथा सब्स्ट्रेट एक समानान्तर स्लोर कैरियर्स की भौति व्यवहार करते हैं तथा उसके मध्य डिलिकॉन डाइ-ऑक्साइड (SiO_2) की परत एक उच्च परामाण वायपर (dielectric medium) का कार्य करती है। इस गेट-चैनल कैपेसिटर (gate-channel capacitor) की धोरत 1 pF से 4 pF तक होती है। इन्हट गेट टर्मिनल एवं सब्स्ट्रेट के मध्य SiO_2 जैसे उत्तम इन्सुलेशन के कारण डिलिकॉन MOSFET की इन्युट्रियल व्यापारा ठच्च (10^{10} Ω से 10^{15} Ω तक) होती है।

उत्तर (ii) एन-चैनल MOSFET का प्रधानान डिलिकॉन MOSFET को उत्तम से स्पष्ट है कि इसमें सोर्स (S) एवं ड्रेन (D) के मध्य एक चालक चैनल (conducting channel) होती है। अतः जब गेट-सोर्स बोल्टेज शून्य है ($V_{GS} = 0$), तब भी MOSFET में काफी धारा में ड्रेन घारा (I_{DS}) प्रवाहित होती है। अब यदि गेट को ऋणात्मक विभव (negative potential) दिया जाये, तब चैनल में घनावेश (positive charge) प्रेरित हो जाता है। चैनल FET में घारा मेजारिटी कैरियर्स के कारण है, जो कि N -चैनल MOSFET में इन्वर्टर है; अतः यह प्रेरित घनावेश चैनल की चालकता (conductivity) को कम कर देता है तथा ड्रेन घारा का मान कम हो जाता है। चैनल में आवेश के इस प्रैटर रिट्रिभ्यू (redistribution) से मेजारिटी

कैरियर की कमी (depletion) हो जाती है। अतः यह डिस्क्रेन दृष्टि से नहीं आवेश की अधिक कमी (depletion) घोटाला पहुँचने के कारण इनके चैनल के उस भाग में, जो इनके समीप है, आवेश की अधिक कमी (depletion) होती है।

प्रश्न 16. ग्रैनल डिप्लीशन मॉसफेट के अभिक्षण तिखए।

उत्तर - न-चैलन डिस्ट्रीब्यू मॉसफेट के अधिकालय निम्नलिखित है।
 1. जब $V_{GS} = 0$ तथा V_{DS} को धूप्य से अधिक किया जाता है तब $V_{GS} = 0$ वोल्ट और $V_{DS} > 0$ वोल्ट। जब डैन (D) को सोर्ट (S) को तुलना में धारालक चिन्ह दिया जाता है तब गेट-सोर्ट वोल्ट वर्ग $V_{GS} = 0$ है, तब मेजेन्ट्रीटी कैरिस्टिक (इलेक्ट्रॉन) चैलन से होकर सोर्ट से डैन की ओर प्रवाहित होते हैं। अतः डैन धारा (I_D), डैन से सोर्ट को ओर प्रवाहित होते हैं। धूप्य गेट (G) तथा सोर्ट परस्पर लघुपरिच (short-circuited) हैं। अतः गेट, डैन को तुलना में श्रावाक्तम (negative) है। इस दिलाई में गेट-चैलन कैरिस्टिटर को चैलन बाली साइड में धनावश (holes) प्रतिरोध हो जाता है। तब चैलन में एक डिस्ट्रीब्यू न्यून घटन हो जाता है। इस घटनाकाल के कारण चैलन में मुक्त इलेक्ट्रॉन समाज हो जाते हैं तब चैलन में एक डिस्ट्रीब्यू न्यून घटन हो जाता है। डिस्ट्रीब्यू के कारण V_{GS} तथा V_{DS} पर निर्भर करता है। जब V_{DS} में वृद्धि की जाती है, तब डैन धारा (I_D) बढ़ती है तथा V_{DS} के एक पूर्ण नियांत्रित (certain) मान पर लगामा सिर्फ हो जाती है जैसा कि चित्र 6.20 में प्रतिरोध किया गया है। V_{DS} का यह मान, जब गेट-पर डैन धारा सिर्फ हो जाती है, पिंच-ऑफ वोल्ट जैसा कहलाता है। चित्र-ऑफ ऑल्ट्रोन के परिचय, V_{DS} और बढ़ाने से I_D पर कोई प्रभाव नहीं होता। यह शब्द दैन धारा (I_D) को अधिक ही बढ़ाने के लिए देता है। यह उत्तरान्यम है कि $V_{GS} = 0$ पर भी संवाप्त डैन धारा (I_{DSS}) काफी अधिक ही बढ़कर enhancement मॉसफेट में $V_{GS} = 0$ पर I_{DS} का मान बहुत कम होता है।

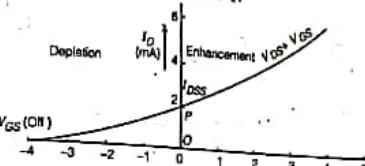


वित्र 6.20 n-चैनल MOSFET के द्वेन अग्निलक्षण

2. V_{GS} ऋणात्मक है तथा V_{DS} को बढ़ाया जाता है When V_{GS} is negative and $V_{DS} > 0$ volt यदि गेट को सीमा को तुलना में ऋणात्मक कर दिया जाये, तब सीमा एवं ड्रॉन के मध्य प्रेरित धनावेश को मारा (holes) और अधिक हो जाती है जिसके कारण डिल्सीरान क्षेत्र में भी वृद्धि होती है तथा ड्रॉन धारा में और अधिक कमों हो जाती है। अतः V_{GS} के ऋणात्मक मान पर $V_{DS}-I_D$ का आकार ऊपर प्रकार का होगा, जैसा कि $V_{GS} = 0$ पर वर्णन किया गया है, परन्तु धारा I_D का मान $V_{GS} = 0$ पर धारा को तुलना में कम होगा जैसा कि चित्र 6.20 में $V_{GS} = -IV$, $-2V$, $-3V$ के वर्क स्टेट हैं। इस प्रकार डिल्सीरान मापेक्षा को वोल्ट-ऐम्पियर इन रिट्रॉट एक JFET के अधिकांश की भूमि होते हैं। चित्र 6.20 में सबसे ऊपर चाले वर्क $V_{GS} = V_{GS}$ (off) के लिए है। इस वर्क के लिए ड्रॉन धारा लगातार शून्य है। V_{GS} के 0 तक V_{GS} (off) मान के लिए डिल्सीरान मोड में कार्य करती है।

3. जब V_{GS} धनात्मक है तथा V_{DS} बढ़ाया जाता है When V_{GS} is positive and V_{DS} is increased from zero upwards जब गेट को सीमा को तुलना में धनात्मक विभव (positive potential) दिया जाता है अर्थात् $V_{GS} > 0$, तब चैनल में ऋणावेश (इलेक्ट्रॉन) प्रेरित होता है। चैनल में पहले से ही मुक्त इलेक्ट्रॉन हैं; अतः प्रेरित ऋणात्मक के कारण चैनल को चालकता (conductivity) बढ़ जाती है तथा V_{DS} बढ़ाने पर ड्रॉन धारा का मान भी बढ़ाता है। प्रकार धनात्मक गेट विभव (positive V_{GS}) पर यह MOSFET एक "ENHANCEMENT MOSFET" को माना करता है।

4. जब V_{DS} रिवर्स धनात्मक विभव पर है तथा V_{GS} को परिवर्तित किया जाता है When V_{DS} is positive and V_{GS} is changed, it is reverse polarity. V_{DS} पर $V_{GS} = 0$ वाले MOSFET के ट्रांजिस्टर अपीलशन कहलाते हैं। यह अपीलशन विक्र. -6.21 में प्रदर्शित किये गये हैं। इन अपीलशनों से स्पष्ट है कि V_{GS} धनात्मक (positive) होने पर MOSFET डिस्ट्रीब्युशन मोड में तथा V_{GS} धनात्मक (positive) होने पर एन्सीसीएम मोड पर प्रचालित होता है। अपीलशनों में $V_{GS} = 0$ पर धारा OP इन धारा I_{DS} को प्रदर्शित करती है।



पित्र 6.21 n-पैमल MOSFET के ट्रांजिस्टर अधि-

प्रश्न 17. डिप्टीशन मॉसफेट में CS, CG तथा CD एम्प्लीफायर के ——————

उचित फॉलोव इन्फेक्ट ट्रांजिस्टर को पारियोडिक दृष्टि वाली परिपथों में कॉम्पन सोर्स (C_S) कॉम्पन गेट (C_G) अथवा कॉम्पन ड्रैग (CD) कॉम्पनिंग स्ट्राइप में कनेक्ट करने वाली जा सकते हैं। JFET के स्थान पर D-MOSFET को प्रयुक्त कर ये परिपथ बनाए जा सकते हैं। D-MOS एप्लीकेशन्स का बोर्डर्लेट गेट (A_{BL}), इनपुट परिवर्ती (R_I) तथा आठट्युट प्रतिरोध के सूच भी फैट एप्लीकेशन्स के समान हो सकते हैं। ये सूच निम्न तालिका में दिए गए हैं।

Configuration	Voltage gain (A_V)	Input Resistance (R_I)	Output Resistance (R_O)
Common source	$-g_m R_L$	R_G (very high)	$\approx R_L$
Common gate	$g_m R_L$	$\frac{1}{g_m}$	R_L
Common drain	$\frac{g_m R_S}{1 + g_m R_S}$	∞	R_S

प्रैग्न 18. JFET, MOSFET तथा BJT की तुलना कीजिए

बथ्या मॉसफेट एवं जेफेट में अन्तर स्पष्ट कीजिए।

उत्तर JFET, MOSFET तथा BJT की तुलना निम्नांकित ने है।

क्रमांक	Function	JFET	MOSFET	BJT
1.	प्रचलन सिद्धान्त (Principle of Operation)	JFET में चैनल को चालकता दिवस-धारा किए गए हैं। जबकि (V_{GS}) पर विपुल धैर्य प्रयुक्त कर नियन्त्रित की जाती है।	इसमें विपुल बोर्ड हाइचेन्स में आवेदा प्रेरित होता है। इस प्रेरित आवेदा को मात्रा गेट पर प्रयुक्त विषय पर निर्भर करती है।	यह धारा नियन्त्रित (current controlled) डिवाइस है।
2.	इनपुट इम्पेंडेन्स (Input Impedance)	JFET में गेट क्षण धारा वर्गेंट को तुलना में अधिक (लगभग 10^9 amp) होती है। इसकी इनपुट प्रतिवाप्ता MOSFET से कम (क्रम 10^8 Ω) होती है।	MOSFET में गेट क्षण धारा बहुत कम (लगभग 10^{-12} amp) होती है। इसकी इनपुट प्रतिवाप्ता 10^{10} से 10^{12} Ω कम होती है।	BJT को इनपुट इम्पेंडेन्स बढ़ाने के लिए उपरी क्षण (CE, CB, or CC) पर नियन्त्रित करती है। CE वर्ग में मात्रा (लगभग 150 Ω से 3 KΩ तक), CB वर्ग में नियन्त्रित वर्ग (CEM से 100 Ω तक) तथा CC वर्ग में वर्ग (50 KΩ से 750 KΩ तक) होती है।

3.	इन प्रतिरोध/आउटपुट इंपेडेंस (Drain Resistance/Output Impedance)	MOSFET में अधिक ($11 \text{ M}\Omega$ से $1\text{M}\Omega$ तक) क्षेत्र से कम (1 से 50 $\text{k}\Omega$ तक)	JFET से कम (1 से 50 $\text{k}\Omega$ तक)	आउटपुट इंपेडेंस CE-45 क्षेत्र में 125 $\text{k}\Omega$, CB-450 क्षेत्र में 15 $\text{M}\Omega$, CC-25 क्षेत्र में 500 $\text{k}\Omega$
4.	यूनिपोलर अथवा बायोपोलर (Unipolar or Bipolar)	यूनिपोलर JFET में इन घास (U _g) के बहुत भैंसारी कैरियर्स के (p-चैनल JFET में—होल्स के कारण n-चैनल JFET में—इलेक्ट्रॉनों के कारण)	यूनिपोलर घास होल्स एवं इलेक्ट्रॉन दोनों के कारण प्रवाहित होती है।	बायोपोलर : इसमें कलेक्टर घास होल्स एवं इलेक्ट्रॉन दोनों के कारण प्रवाहित होती है।
5.	इनपुट बायसिंग (Input Biasing)	JFET को गेट-सोस स्थिति उड़ाना बायस (reverse bias) में जनेवर को जाती है।	N-MOSFET में गेट-सोस ओं तुलना में यांत्रिक तथा जनेवर को फॉरवर्ड बायस को तुलना में नियंत्रित बायस किया जाता है। यह बायोपोलर इनपुटटेटर घोट के सम्पर्क्ट ये चैनल नियंत्रण (channel formation) के लिए को जाती है।	BJT की बेस-एमिटर इनपुट जनेवर को फॉरवर्ड बायस किया जाता है।
6.	वोल्टेज (Voltage gain)	गेट JFET को ट्रांसकंडक्टैन्स (g_m) कम होने के कारण वोल्टेज गेट कम होता है।	JFET से कम होता है।	BJT की ट्रांसकंडक्टैन्स उच्च होती है; अतः वोल्टेज गेट उच्च होता है।

प्रयोगात्मक कार्य

प्रयोग संख्या 1

1. उद्देश्य Object सेमीकंडक्टर डायोड (सिलिकॉन तथा जर्मनियम) के फॉरवर्ड बायस में V-I कैरेक्टरस्टिक खोल्वा।

2. आवश्यक मैट्रीरियल Required Materials

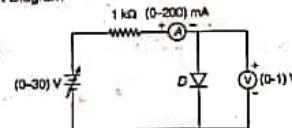
तालिका 1.1

S.No. क्र. सं.	Apparatus (आवश्यक)	Type (प्रकार)	Range (रेंज)	Quantity (मात्रा)
1.	p-n Junction diode (pn जनेवर डायोड)	IN 4007	—	1
2.	रेजिस्टर्स (Resistance)	—	1 $\text{k}\Omega$	1
3.	रेग्युलेटेड पावर सप्लाई (Regulated Power Supply)	—	(0-30)V	1
4.	ऐमीटर (Ammeter)	MC	(0-200) mA	1
5.	जोल्टमीटर	MC	(0-1) V	1
6.	बोट बोर्ड व कर्नेलिंग बायर	—	—	—

नोट ऐमीटर या जोल्टमीटर के स्थान पर मल्टीमीटर भी प्रयोग किया जा सकता है।

3. व्योगी Theory $p-n$ जनेवर में घास एक दिशा में बढ़ती है। यदि इनपुट स्पार्ट के पॉलोटिंग टार्मिनल को डायोड के एनोर्स (p-side) से तथा स्ट्रिप्ट टार्मिनल को सालोड के कैमोड से जोड़ा जाता है, तब डायोड फॉरवर्ड बायस में होता है। इस रियलिटी में जनेवर का सोर्टीनियल बैरियर फॉरवर्ड बायस वोल्टेज लगाने पर कम होता जाता है। जब फॉरवर्ड वोल्टेज जनेवर के बैरियर हो जाता है, तब होल्स p-side से तथा इलेक्ट्रॉन n-side से जनेवर को पार कर जाते हैं तथा फॉरवर्ड घास होने लगते हैं।

4. स्कॉर्टिंग डायरेग्राम Circuit Diagram



प्रिय 1.1 जायर भी फॉरवर्ड फैसलरिटिक घास होने हेतु लाइट

5. विधि Procedure

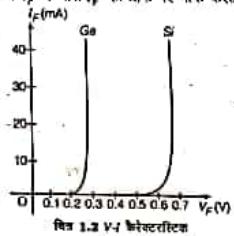
- निय 1.1 के अनुसार जायर को बोट बोर्ड पर बनाते हैं।
- दोनों सलाई की वोल्टेज के मान को परिवर्तित करके डायोड वोल्टेज (V) को शून्य से बढ़ाते हैं तथा तालिका 1.2 के अनुसार वोल्टेज के प्रत्येक मान पर घास (A) का मान नोट कर लेते हैं।
- प्राप्त वोल्टेज V_p व प्राप्त घास I_p के सम्बन्ध खोल्वते हैं।
- उक्त विधि के जर्मनियम डायोड के लिए भी रिपोर्ट करते हैं।

6. नोट Observation

क्रमांक	डायोड वोल्टेज, V_F (V)		डायोड बाटा, I_F (mA) मिलिअम डायोड के लिए		डायोड बाटा, I_F (mA) जर्मनियम डायोड के लिए			
	0	0.1	0.2	0.3	0.4	0.5	0.6	0.7
1.	0							
2.	0.1							
3.	0.2							
4.	0.3							
5.	0.4							
6.	0.5							
7.	0.6							
8.	0.7							
9.	0.8							

7. प्राफ निर्देश Graph Instructions

- (i) प्राफ ऐपर को लेकर इस पर x-axis खाँचते हैं तथा origin को पार्क (mark) करते हैं।
(ii) अब +ve x-axis पर V_F पार्क करते हैं तथा +ve y-axis पर I_F पार्क करते हैं।
(iii) तालिका 1.2 में प्राप्त वोल्टेज V_F व बाटा I_F को प्राफ पर पार्क करते हैं।



वित्र 1.2 V-I डायोड ग्राफ

8. परिणाम Result डायोड को पार्कवर्ड रोटरीफार्म को प्राफ ऐपर पर खाँच दिया गया है। प्राफ से निन्म बातें पता चलती हैं।

- (i) V_F को बढ़ाने पर प्राप्तमें I_F का मान बहुत रहता है, जिससे जब V_F का मान पोटेनशियल बैरियर से अधिक हो जाता है तो I_F का मान तेजी से बढ़ता है।
(ii) Si diode का पोटेनशियल बैरियर लगभग 0.7V व Ge diode का पोटेनशियल बैरियर लगभग 0.3V प्राप्त होता है।
9. ताकथानिया Precautions

- (i) डायोड को पार्कवर्ड धारा का मान उसके रोटेड भाग से अधिक नहीं होना चाहिए।
(ii) डायोड को पार्कवर्ड धारा का मान पल्टीमीटर वा ऐमीटर की रोज से अधिक नहीं होना चाहिए।
(iii) डायोड को सर्किट में सही जोड़ीटी के अनुसार साझा करना चाहिए।

प्रयोग संख्या 2

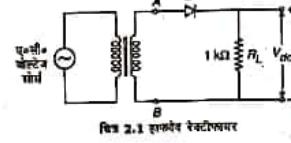
1. उद्देश्य Object सेमीकन्डक्टर मुक्त हाफवेव रेक्टीफार सर्किट को इनपुट तथा आउटपुट वोल्टेज को मापना तथा इनपुट व आउटपुट बेवरीफार्म खोजना।

2. आवश्यक मैट्रियल Required Materials

S.No.	Apparatus (सामग्री)	Type (प्रकार)	Range (रेंज)	Quantity (मात्रा)
1.	ट्रांसफॉर्मर (Transformer)	—	230/12 V	1
2.	रेजिस्टर (Resistance)	—	1 k Ω	1
3.	डायोड	1 N 4007 वा अन्य	—	1
4.	रेज्युलेटेड पावर सप्लाई (Regulated Power Supply)	—	(0-30) V	1
5.	पल्टीमीटर	—	—	1
6.	CRO	—	—	1
7.	ब्रेड बोर्ड व कनेक्टिंग बायर	—	—	1

3. घट्योरी Theory हाफ-वेव रेक्टीफार सर्किट को वित्र 2.1 में दर्शाया गया है जिसमें रेजिस्टर सोड R_L प्रयोग किया गया है। इनपुट को योजितवाहक साइक्लिक (half cycle) में डायोड काढ़कर करता है तथा इनपुट बोल्टेज सोड R_L के एकास द्वारा होती है जिससे इनपुट साइक्लिक तापमात्रा के लिए डायोड रिवर्स चापस में होने के कारण काढ़कर नहीं करता है, इसलिए आउटपुट बोल्टेज बृद्धि होती है।

4. सर्किट डायाग्राम Circuit diagram हाफवेव रेक्टीफार सर्किट को वित्र 2.1 में दर्शाया गया है।



वित्र 2.1 हाफवेव रेक्टीफार

5. विधि Procedure

- (i) वित्र 2.1 के अनुसार सर्किट को ब्लैक बोर्ड पर लगाते हैं।
(ii) इनपुट साल्टोर्ड को अंत करते हैं।
(iii) A व B के बीच बोल्टीमीटर लगाकर इनपुट १०सी० बोल्टेज का मापन करते हैं।
(iv) R_L के एकास योल्टमीटर लगाकर आउटपुट १०सी० बोल्टेज का मापन करते हैं।
(v) ट्रांसफॉर्मर के सेक्वाड्रीटार्मिनलों के प्रथम CRO के ब्रोब (probes) संयोजित करते हैं तथा रेक्टीफार का इनपुट वेव ट्रेसिंग पेपर (tracing paper) पर ट्रैस कर देते हैं।
(vi) लोड प्रोटोरोग R_L के बीच CRO के ब्रोब (probes) संयोजित करते हैं तथा रेक्टीफार का आउटपुट वेव ट्रेसिंग पेपर पर ट्रैस कर देते हैं।

6. नोट्स Observation

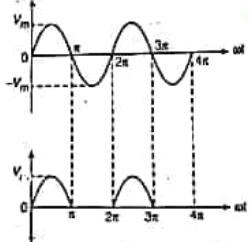
- प्रमुख डायोड का नाम =
इनपुट सिग्नल की फ्रेक्वेंसी =
इनपुट १०सी० बोल्टेज की ओपन वैल्ट्य =
आउटपुट १०सी० बोल्टेज की ओपन वैल्ट्य =
प्रेशण में ग्राफ वेवफॉर्म को वित्र 2.2 में दर्शाया गया है।

7. परिणाम Result हाफवेव रेक्टीफार को इनपुट व आउटपुट वेव ट्रैस पेपर पर ट्रैस कर दी गयी है।

8. ताकथानिया Precautions

- (i) डायोड को लीक योलैटिंटी से कनेक्ट करना चाहिए।

- (i) डायोड की फॉरवर्ड धारा का मान उसके रेटेड मान से अधिक नहीं होना चाहिए।



चित्र 3.2 फुलवेव रेक्टीफायर की इनपुट व आउटपुट वेवफॉर्म

प्रयोग संख्या 3 :

1. उद्देश्य Object : सेपोकन्डरी युक्त फुलवेव (fullwave) रेक्टीफायर सर्किट की इनपुट व आउटपुट वेवफॉर्म को मापना (measurement) तथा इनपुट व आउटपुट वेवफॉर्म खोजना।

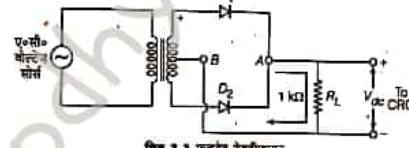
2. आवश्यक मैटेरियल Required Materials :

तालिका 3.1

क्रमसंख्या	Apparatus (सामग्री)	Type (प्रकार)	Range (रेंज)	Quantity (आंतर)
1.	ट्रांसफॉर्मर (Transformer)	—	(12-0-12) V	1
2.	रिजिस्टर्स (Resistance)	—	1 kΩ	1
3.	डायोड	IN 4007 या अन्य	—	2
4.	रेग्युलेटेड पावर सप्लाई (Regulated Power Supply)	—	(0-30) V	1
5.	मल्टीमीटर	—	—	1
6.	CRO	—	—	1
7.	ब्रेड बोर्ड व कनेक्टिंग वायर	—	—	1

3. व्यापी Theory : फुलवेव रेक्टीफायर सर्किट को चित्र 3.1 में दर्शाया गया है। इनपुट की पॉर्जेटिव हाफ साइक्ल के लिए डायोड D_1 काढ़कर करता है तथा लोड R_L के एकास बोल्टेज द्वारा प्राप्त होती है तथा लोड से बढ़ने वाली धारा की दिशा A से B की तरफ होती है। इसी प्रकार इनपुट की निगेटिव हाफ साइक्ल के लिए डायोड D_2 काढ़कर करता है तथा डायोड D_1 रिवर्स वायस में होने के कारण बन्द होता है तथा लोड R_L के एकास बोल्टेज द्वारा प्राप्त होती है तथा लोड से बढ़ने वाली धारा की दिशा A से B की तरफ होती है। इस प्रकार आउटपुट पर यूनिवर्सल धारा प्राप्त हो जाती है।

4. सर्किट डायराम Circuit Diagram : फुलवेव रेक्टीफायर सर्किट को चित्र 3.1 में दर्शाया गया है।



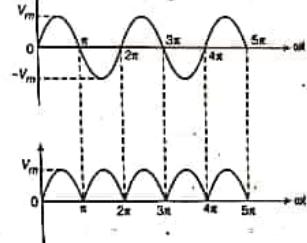
चित्र 3.1 फुलवेव रेक्टीफायर

5. विधि Procedure

- चित्र 3.1 के अनुसार सर्किट ब्रेड बोर्ड पर लगाते हैं।
- इनपुट सल्वाई की चाल करते हैं।
- A व B के मध्य बोल्टमीटर लगाकर ए०सी० बोल्टेज का मापन करते हैं।
- R_L के एकास बोल्टमीटर लगाकर आउटपुट ए०सी० बोल्टेज का मापन करते हैं।
- ट्रांसफॉर्मर के लेक्टर्सीट्री टर्मिनलों के मध्य CRO के प्रोब (probes) संयोजित करते हैं तथा रेक्टीफायर का इनपुट वेव ट्रैसिंग पेपर (tracing paper) पर देस कर लेते हैं।
- लोड प्रतिरोध R_L के मध्य CRO प्रोब (probes) संयोजित करते हैं तथा रेक्टीफायर का आउटपुट वेव ट्रैसिंग पेपर पर देस कर लेते हैं।

6. मेराण Observations

- प्रयुक्त डायोड का नाम =
इनपुट सिस्यन्स की ओवरलेस्नी =
इनपुट ए०सी० बोल्टेज की पॉक वैल्यू =
आउटपुट ए०सी० बोल्टेज की वैल्यू =
प्रेक्षण में आनंद वेवफॉर्म की नीचे चित्र 3.2 में दर्शाया गया है।



चित्र 3.2 फुलवेव रेक्टीफायर की इनपुट व आउटपुट वेव

7. परिणाम Result : फुलवेव रेक्टीफायर की इनपुट व आउटपुट वेव ट्रैस पेपर पर देस कर दी गयी है।

8. सावधानियों Precautions

- डायोड को ठीक पोर्जेटी से कनेक्ट करना चाहिए।
- डायोड की फॉरवर्ड धारा का मान उसके रेटेड मान से अधिक नहीं होना चाहिए।

प्रौद्योगिक संख्या 4

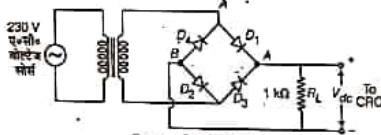
1. उद्देश्य Object सेप्टिकलैटर युक्त ब्रिज रेक्टीफायर (bridge rectifier) सर्किट को इनपुट व आउटपुट योल्टेज को मापना (measurement) तथा इनपुट व आउटपुट वोल्टेज खोजना।
2. आवश्यक मैट्रिरियल Required Materials

तालिका 4.1

क्रमसंखा	Apparatus (सामग्री)	Type (प्रकार)	Range (रेंज)	Quantity (मात्रा)
1.	दृष्टिपर्दी (Transformer)	—	230/12 V	1
2.	रेजिस्टर (Resistance)	—	1 kΩ	1
3.	डायोड	IN 4007 या अन्य	—	4
4.	रेग्युलेटेड पावर सप्लाई (Regulated Power Supply)	—	(0-30) V	1
5.	वॉल्टमीटर	—	—	1
6.	CRO	—	—	1
7.	ब्रेक बोर्ड व कनेक्टिंग चायर	—	—	1

3. व्यौदी Theory ब्रिज रेक्टीफायर सर्किट को चित्र 4.1 में दर्शाया गया है। इनपुट को पॉलेटिव हाफ साइडकल के लिए डायोड D_1 व D_2 फॉरवर्ड चायर में होने के कारण कन्डक्ट करते हैं, जबकि डायोड D_3 व D_4 रिवर्ट चायर में होने के कारण कन्डक्ट नहीं करते हैं। इसे प्रकार इनपुट को नियोटिव हाफ साइडकल के लिए डायोड D_1 व D_2 रिवर्ट चायर में होने के कारण कन्डक्ट नहीं करते, जबकि डायोड D_3 व D_4 फॉरवर्ड चायर में होने के कारण कन्डक्ट करते हैं तथा सोड में घास A से B व व तरफ फ्लो करती है। इस प्रकार आउटपुट पर धूम्रधारक्षण घास प्राप्त होता है।

4. सर्किट छायाचित्र Circuit Diagram. ब्रिज रेक्टीफायर सर्किट को चित्र 4.1 में दर्शाया गया है।



चित्र 4.1 ब्रिज रेक्टीफायर

5. विधि Procedure

- (i) चित्र 4.1 के अनुसार सर्किट ब्रेक बोर्ड पर लगाते हैं।
- (ii) इनपुट सप्लाई को चालू करते हैं।
- (iii) दृष्टिपर्दी के सेकन्डरी टार्मिनलों के मध्य वॉल्टमीटर लगाकर ए०सी० योल्टेज का मापन करते हैं।
- (iv) R_L के एकान्त वॉल्टमीटर लगाकर आउटपुट ए०सी० योल्टेज का मापन करते हैं।
- (v) दृष्टिपर्दी के सेकन्डरी टार्मिनलों के मध्य CRO के प्रोब (probe) संपोर्टर करते हैं तथा रेक्टीफायर का इनपुट वेव ट्रैकिंग पेपर (tracing paper) पर देस कर लेते हैं।
- (vi) सोड ग्रातोरध R_L के मध्य CRO के प्रोब (probe) संपोर्टर करते हैं तथा रेक्टीफायर का आउटपुट वेव देतिग। देस पर देस कर लेते हैं।

6. प्रैक्टिक Observations

प्रयुक्त डायोड का नम्बर =

इनपुट सिग्नल की प्रीवेन्सी =

इनपुट ए०सी० योल्टेज को गोपक वैल्यू =

आउटपुट ए०सी० योल्टेज का वैल्यू =

7. परिणाम Result ब्रिज रेक्टीफायर को इनपुट व आउटपुट वेव ट्रैस-पेपर पर देस कर दो गई है।

8. सावधानियाँ Precautions

- (i) डायोड को ठीक योल्टेज से कनेक्ट करना चाहिए।
- (ii) डायोड को फॉरवर्ड चायर का मान उसके रेटेड मान से अधिक नहीं होना चाहिए।

प्रौद्योगिक संख्या 5

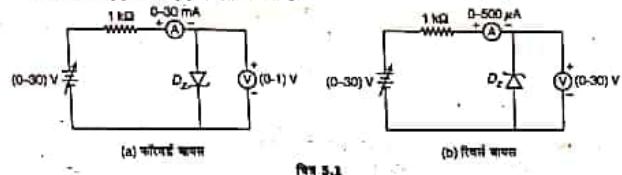
1. उद्देश्य Object जॉनर डायोड को फॉरवर्ड तथा रिवर्ट कैरेक्टरस्ट्रक्चर स्थैतिक।
2. आवश्यक मैट्रिरियल Required Materials

तालिका 5.1

क्रमसंखा	Apparatus (सामग्री)	Type (प्रकार)	Range (रेंज)	Quantity (मात्रा)
1.	जॉनर डायोड (Zener Diode)	12.15 या अन्य कोई	—	1
2.	रेजिस्टर (Resistance)	—	1 kΩ	1
3.	रेग्युलेटेड पावर सप्लाई (Regulated Power Supply)	—	(0-30) V	1
4.	वॉल्टमीटर (Voltmeter)	mc	(0-1) V, (0-30) V	1 each
5.	ऐमीटर (Ammeter)	mc	(0-30) mA, (0-500) μA	1 each
6.	ब्रेक बोर्ड व कनेक्टिंग चायर	—	—	1

3. व्यौदी Theory जॉनर डायोड को नुच्छतः रिवर्ट चायर में ऑपरेट करने के लिए डिजाइन किया जाता है। ये डायोड योल्टेज के पॉलेटिव चायर पर ऑपरेट करते हैं। योल्टेज के इस रिवर्ट चायर को ब्रेकडाउन योल्टेज कहते हैं। जॉनर डायोड रिवर्ट चायर में जॉनर डायोड लगाकर एवलांग ब्रेकडाउन से गुजरता है। जॉनर डायोड फॉरवर्ड चायर में सामरण p-n जॉनर डायोड को उह कार्य करता है।

4. सर्किट छायाचित्र Circuit Diagram. जॉनर डायोड को फॉरवर्ड व रिवर्ट कैरेक्टरस्ट्रक्चर के लिए सर्किट छायाचित्र को प्रकार:



चित्र 5.1

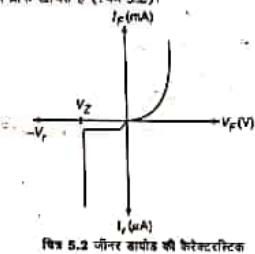
5. विधि Procedure

A. फॉरवर्ड चायर का निर्दृश्यन

- (i) चित्र 5.1 (a) के अनुसार सर्किट को कनेक्ट करते हैं।

128 — VIDYA प्रैतिविनक QUESTIN BANK

- (i) रेप्लिटिड पावर सप्लाई से सप्लाई बोल्टेज को शुन्य से बढ़ाते हैं। डायोड बोल्टेज का मान V_f , तथा डायोड घास का मान I_f , नोट करते जाते हैं व तालिका 5.2 को पूर्ण करते हैं।
 (ii) V_f तथा I_f के मध्य ग्राफ खीचते हैं (चित्र 5.2)
 (iii) V_R तथा I_R के मध्य ग्राफ खीचते हैं (चित्र 5.2)
- B. रिवर्स घास कन्डीशन
- (i) चित्र 5.1 (b) के अनुसार सर्किट को कनेक्ट करते हैं।
 (ii) रेप्लिटिड पावर सप्लाई से सप्लाई बोल्टेज को शुन्य से कम करते हैं। डायोड का रिवर्स बोल्टेज V_R , व रिवर्स डायोड घास I_R का मान नोट करते हैं व तालिका 5.3 को पूर्ण करते हैं।
 (iii) V_R तथा I_R के मध्य ग्राफ खीचते हैं (चित्र 5.2)



चित्र 5.2 जीनर डायोड की रेप्लिटिड

6. प्रैक्षण Observation

- (i) डायोड का नम्बर =
 (ii) जीनर बोल्टेज V_2 = V

तालिका 5.2 (फॉरवर्ड कैरेक्टरस्टिक)

S.No.	V_f (V)	I_f (mA)
.....

तालिका 5.3 (रिवर्स कैरेक्टरस्टिक)

S.No.	V_R (V)	I_R (mA)
.....

7. परिणाम Result

- जीनर डायोड की कैरेक्टरस्टिक से निम्न घासें पहा चलती हैं
- (i) रिवर्स घास में एक नियत लोकेज घास बहती है।
 (ii) जीनर डायोड की बोल्टेज V_2 बोल्ट है जो कठा बुक में दो गयी V_2 के बतावर है।
8. ग्राफ निर्देश Graph Instructions
- (i) ग्राफ पेपर होकर इसको 4 बारावर भागों में विभाजित करते हैं तथा ग्राफ के केन्द्र पर origin को मार्क (mark) करते हैं।

एनालॉग इलेक्ट्रोनिक्स ॥ प्रयोगात्मक कार्य — 129

- (ii) अब + ve x-axis को V_f मार्क करते हैं।
 - ve x-axis को V_R मार्क करते हैं।
 + ve y-axis को I_f मार्क करते हैं।
 - ve y-axis को I_R मार्क करते हैं।
 (iii) तालिका 5.2 में जीनर डायोड को first quadrant में तथा तालिका 5.3 में प्राप्त रोडिंग को third quadrant में मार्क करते हैं।

9. सावधानियां Precautions

- (i) डायोड को सर्किट में सही पोलिट्री के साथ लगाना चाहिए।
 (ii) घास का मान रेटेड मान से अधिक नहीं होना चाहिए।
 (iii) बोल्टमीटर व एमीटर को ठीक पोलिट्री के साथ लगाएं।
 (iv) जब तक सर्किट के कनेक्शन सर्किट डायाग्राम के अनुसार जाँच न हो, तब तक पावर सप्लाई का रिवर्स और नहीं करना चाहिए।

प्रयोग संख्या 6

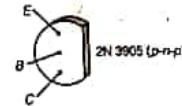
1. उद्देश्य Object कीमन बेस कॉन्फिग्युरेशन में डायजिस्टर के इनपुट व आउटपुट कैरेक्टरस्टिक्स खोजना तथा द्रृष्टिक्षणों के पैमानों की गणना करना।

2. आवश्यक मैट्रीरियल Required Material

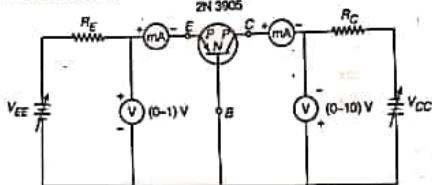
तालिका 6.1

S.No.	Apparatus (सामग्री)	Type (प्रकार)	Range (रेंज)	Quantity (मात्रा)
1.	डायजिस्टर	2N 3905	—	01
2.	रेप्लिटिड पावर सप्लाई	—	(0-30) V, 2A	02
3.	रेजिस्टर्स	—	1kΩ, 100Ω	01 (each)
4.	ऐमीटर (Ammeter)	MC	(0-10) mA	02
5.	बोल्टमीटर	MC	(0-1) V, (0-10) V	01 (each)
6.	बोर्ड शोर्ट व कनेक्शन घास	—	—	1—

3. व्योरी Theory बेस कॉन्फिग्युरेशन में इनपुट बेस व मोटर के बीच में तथा आउटपुट कैरेक्टर व बेस के बीच लिया जाता है; अतः बेस को इनपुट व आउटपुट माइट में कीमन रखा जाता है।
 इनपुट कैरेक्टरस्टिक को इनपुट बोल्टेज V_{BE} एवं इनपुट घास I_E के मध्य आउटपुट बोल्टेज V_{CE} के मियत मान पर खीचा जाता है। इसी प्रकार आउटपुट कैरेक्टरस्टिक को आउटपुट बोल्टेज V_{CE} व आउटपुट घास I_C के मध्य इनपुट घास I_E के नियत मान पर खीचा जाता है।
 पिनों की पहचान



4. सर्किट डायग्राम Circuit Diagram



पिंड 6.1 CII भोड़ ने फैरेवरहस्टिक्स के लिए राकिंट

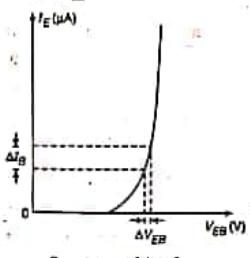
5. विधि procedure

A. इनपुट कैरेक्टरस्टिक्स Input Characteristics

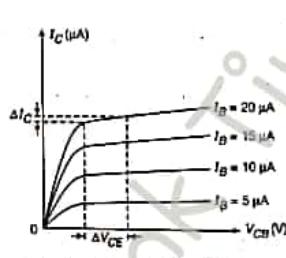
- (i) सिंक्रिट को चित्र 6.1 के अनुसार कैसें करते हैं।
 (ii) बट्टी V_{CC} को हाइ आडियो बोल्टेज V_{CC} का मान वितर (साप्ताहिक 5V) करते हैं।
 (iii) अब V_{EE} को शून्य से बढ़ावार तथा V_{EE} एवं I_E का मान लाइनिंग 6.2 के अनुसार नोट करते हैं।
 (iv) दोपहर (11) बजे वितरित होते हैं—10V, 15V, 15V इत्यादि के लिए रिपेट (repeat) करते हैं।
 (v) V_{CC} के लिए प्राप्त मार्गों पर V_{CC} तथा I_C के नये प्राप्त खोजते हैं (चित्र 6.3)।

B. आउटपुट के रेकॉर्डिंग ऑफ़ Characteristics

- (I) मॉफिट को चित्र 6.1 के अनुसार कनेक्ट करते हैं।
 (II) मैटरी V_{ext}



ग्राह 6.2 इन्सुट कैरेक्टरस्टिक



विज्ञ 6.3 बाइटपृष्ठ क्रेक्टरीटेस

6. प्रेक्षण Observations इनपुट कैरेक्टरस्टिक के लिए

गालिका 6.2

S.No.	V_{GS} (V)	I_D (mA)	
		$V_{GS} = 5V$	$V_{GS} = 10V$
1.	0		
2.	0.1		
3.	0.2		

4.	0.3
5.	0.4
6.	0.5
7.	0.6
8.	0.65
9.	0.70
10.	0.75

आउटपुट केरेक्टरस्टिक के लिए

S.No.	V_{BE} (V)	I_C (mA)			
		$I_E = 1\text{ mA}$	$I_E = 2\text{ mA}$	$I_E = 3\text{ mA}$	$I_E = 4\text{ mA}$
1.	0				
2.	2V				
3.	4V				
4.	6V				
5.	8V				
6.	10V				

7. गणना Calculation

$$(i) \text{ इनपुट डाइनामिक रजिस्टर } \eta = \frac{\Delta V_{\text{out}}}{\Delta I_{\text{in}}} \Big|_{V_{\text{in}} = 5 \text{ V}} = \dots$$

$$(ii) \text{आउटपुट डाइग्मिक रेजिस्ट्रेन } r_o = \frac{\Delta V_{OL}}{\Delta I_C} \Big|_{I_C=1mA} = \dots$$

$$(iii) \text{ याता } g_e = \frac{\Delta E}{\Delta E_{V_0}} = \dots$$

8. परिणाम Result: कामन बेस कॉर्पोरेशन में द्राइविस्ट की ईनपुट व आउटपुट के बेटारिटिक की ग्राफ पेपर पर छोच गया तथा द्राइविस्ट के गैरमोटर ५, १०, ५ का मान क्रमशः व एवं पाया गया।

9. सावधानियाँ Precautions

- (I) प्रयोग करते समय ट्रांजिस्टर के रेटिंग से अधिक न जाएँ अन्यथा ट्रांजिस्टर ढैमेज हो सकता है।

(II) प्रैमोटर व बोल्टमोटर को ठीक पोर्टफिलीटो के साथ कनेक्ट करना चाहिए।

(III) सर्किट को चैक करने से पहले पावर सर्फाइ आंन नहीं करना चाहिए।

(IV) ट्रांजिस्टर के टर्मिनलों को पहचान ठोक से करना चाहिए।

प्रयोग संख्या 7

1. उद्देश्य Object: ट्रांजिस्टर के निन्ह जाधसिंग सर्किटों में Q प्लॉइन्ट (I_C तथा V_{CE}) का मापन करना।

- (i) फिल्सड बायस सर्किट
 (ii) पोटैशियल डिवाइडर बायस सर्किट

S.No.	Apparatus (सापड़ी)	Type (प्रकार)	Range (रेंज)	Quantity (मात्रा)
1.	ट्रांजिस्टर	BC 547 (N-P-N)	—	1
2.	डी०सी० रेग्युलेटिंग पावर सप्लाई या डी०सी० बैटरी	—	(0.30) V, या 12 V	1
3.	रजिस्टर्स	—	50 kΩ, 3.3 kΩ, 22 kΩ 2 kΩ, 1 kΩ, 220 kΩ	1 (each)
4.	मल्टीमीटर	एनालॉग या डिजिटल	—	1
5.	ब्रेक बोर्ड व कनेक्टिंग शापर	—	—	—

3. एप्लीयोरी Theory BJT से एप्लीयोर की तरह कार्य करने के लिए इसे एकिटव रीजन में ऑपेरेट करना आवश्यक होता है। BJT को एकिटव रीजन में रखने के लिए बैस-ऐमिटर जंक्शन फॉर्मर्ड बायस तथा कैलेक्टर-ऐमिटर जंक्शन रिवर्स बायस दोनों चाहिए। बायसिंग को डी०सी० सोर्स तथा कुछ रजिस्टर की सहायता से किया जा सकता है।

फिल्फल्ड बायस सर्किट बेस को V_{CE} से एक रजिस्टर के द्वारा जोड़ा जाता है। फिल्फल्ड बायस से दोषीय राशन कठीनता से बचा जाता है; क्योंकि बेस-कैलेक्टर जंक्शन रिवर्स बायस नहीं होना चाहिए।

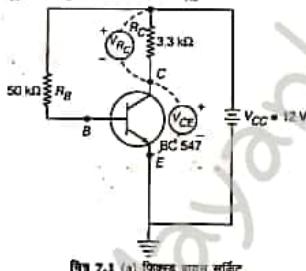
जिससे कि आउटपुट मिनिमल डिस्टोर्डेशन (distortion) न हो सके। योल्टेज डिवाइडर बायस सर्किट इस प्रकार के सर्किट में स्टेबिलाइटी अच्छी चिलती है; क्योंकि पोटेन्शियल डिवाइडर रजिस्टर R_1 व R_2 प्रयोग किए जाते हैं जो ट्रांजिस्टर के जंक्शन पर आवश्यक योल्टेज provide करते हैं। इस प्रकार की बायसिंग वाला एप्लीयोर पर निम्न नहीं करता है। R_1 व R_2 से फली होने वाला धारा लागण सातान होता है; क्योंकि यह धारा बेस धारा की तुलना में बहुत अधिक होता है, इसलिए $R_2 > 10R_1$.

4. विधि Procedure.

A. फिल्फल्ड बायस सर्किट

(i) चित्र 7.1 (a) के अनुसार सर्किट कोनेक्ट करते हैं।

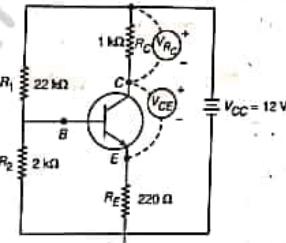
(ii) बैल्टमीटर द्वारा V_{CE} तथा R_C के एकोस योल्टेज V_{RC} का मापन करते हैं।



चित्र 7.1 (a) फिल्फल्ड बायस सर्किट

B. पोटेन्शियल डिवाइडर बायस सर्किट

- (i) चित्र 7.1 (b) के अनुसार सर्किट कोनेक्ट करते हैं।
- (ii) बैल्टमीटर द्वारा V_{CE} तथा R_C के एकोस योल्टेज V_{RC} का मापन करते हैं।



चित्र 7.1 (b) पोटेन्शियल डिवाइडर बायस

नोट R_C के एकोस योल्टेज V_{RC} मापने के स्थान पर ऐमीटर द्वारा कलेक्टर धारा I_C का मापन सीधे भी कर सकते हैं तथा ट्रांजिस्टर बदलकर पुनः रीडिंग भी से सकते हैं।

5. मेंट्युर Observations

A. फिल्फल्ड बायस सर्किट के लिए

- (i) $V_{CE} = \dots\dots\dots$ V
- (ii) $V_{RC} = \dots\dots\dots$ V
- (iii) $R_C = 3 \text{ k}\Omega$
अतः $I_C = \frac{V_{RC}}{R_C} = \dots\dots\dots \text{ mA}$

B. पोटेन्शियल डिवाइडर बायस सर्किट के लिए

- (i) $V_{CE} = \dots\dots\dots$ V
- (ii) $V_{RC} = \dots\dots\dots$ V
- (iii) $R_C = 1 \text{ k}\Omega$
अतः $I_C = \frac{V_{RC}}{R_C} = \dots\dots\dots \text{ mA}$

6. परिणाम Result

- (i) फिल्फल्ड बायस सर्किट का Q-प्याइट = (V_{CE}, I_C)
 $V_{CE} = \dots\dots\dots$ V, $I_C = \dots\dots\dots \text{ mA}$
- (ii) पोटेन्शियल डिवाइडर बायस सर्किट का Q-प्याइट = (V_{CE}, I_C)
 $V_{CE} = \dots\dots\dots$ V, $I_C = \dots\dots\dots \text{ mA}$

7. तावधारनियाँ Precautions

- (i) R_C व R_B का इस प्रकार चुनाव करते हैं कि Q-प्याइट ट्रांजिस्टर के एकिटव रीजन में आ जाये।
- (ii) R_C का मापन, R_C प्रतिरोध को सर्किट में कनेक्ट करने से पहले कर लेना चाहिए।

एनालॉग इलेक्ट्रॉनिक्स (Analog Electronics)

मॉडल प्रश्न-पत्र

संख्या 2.30 प्रष्ठे]

[पृष्ठांक : 50]

नोट (i) सभी प्रश्नों को हल कीजिए।

(ii) विद्युर्धिये द्वारा पेजर अथवा बेकाइल फोन का उपयोग अनुमान्य नहीं है।

प्रश्न 1. निम्नलिखित में से किन्हीं दो भागों का उत्तर दीजिए

(अ) D.C. भार रेलो की अवधारणा को समझाइए।

[2 × 5 = 10]

(ब) FET बायोसिंग की विधियों बताइए, तथा फिल्ड बायस को सचिव समझाइए।

(स) R.C. पुरिमत प्रवर्धक का वर्णन कीजिए।

प्रश्न 2. निम्नलिखित में से किन्हीं तीन भागों का उत्तर दीजिए

[3 × 4 = 12]

(अ) विभिन्न प्रकार के फिल्टर का वर्णन कीजिए।

(ब) निम्नलिखित पर टिप्पणी लिखिए।

(i) जीनर ब्रेक-डाटन

(ii) एवलांश ब्रेक-डाटन

(स) एक पूर्ण-तरंग दिव्यकारी को दक्षता तथा उर्मिका घटक के लिए व्यंजक लिखिए।

(द) मॉसफेट किनने प्रकार की होती है? किसी एक का विस्तारपूर्वक वर्णन कीजिए।

प्रश्न 3. निम्नलिखित में से किन्हीं दो भागों का उत्तर दीजिए

[4 × 3 = 12]

(अ) एक अर्द्ध-तरंग दिव्यकारी, जिसका आन्तरिक गतिक प्रतिरोध 500Ω है, पर भार प्रतिरोध का मान 2000Ω

है। यदि दिव्यकारी के एंपोड को $e = 300 \text{ sin } 2\pi ft$ द्वारा अपेक्षित किया जाये, तब गणना कीजिए।

(i) धारा का अधिकतम, r.m.s. तथा छोटी सी मान, (ii) आडव्हुड d.c. राशि, (iii) इन्युट a.c. राशि।

(ब) n-p-n डाइजिटर की कार्य प्रणाली को सचिव समझाइए।

(स) क्षण धारा I_{CBO} तथा I_{CEO} में सम्बन्ध स्पष्टित कीजिए।

(द) एकल अवस्था C.R. प्रवर्धक का परिपथ जारीत करनाएँ। धारा तथा बोल्टेज हाईयो की गणना कीजिए।

(य) विभव विभाजक बायोसिंग से आप बता सकते हैं?

एनालॉग इलेक्ट्रॉनिक्स ० मॉडल प्रश्न-पत्र — 135

[2 × 4 = 8]

प्रश्न 4. निम्नलिखित में से किन्हीं दो भागों का उत्तर दीजिए

- (अ) CE विनास से ट्रांजिटर के अनिलक्षण वक्तों से इन पैरामीटर्स को कैसे ज्ञात करें?
- (ब) जीनर बोल्टेज रेगुलेटर को परिपथ बनाकर स्पष्ट कीजिए।
- (स) मल्टीप्लेज प्रवर्धक की क्या आवश्यकता है?

प्रश्न 5. निम्नलिखित में से किन्हीं दो भागों का उत्तर दीजिए

[2 × 4 = 8]

- (अ) ऐपिटर फॉलोअर पर टिप्पणी लिखिए।

(ब) JFET की संरचना को सचिव समझाइए।

(स) निम्नलिखित पर संक्षिप्त टिप्पणी लिखिए

- (i) LED एलईडी
- (ii) टनल डायोड
- (iii) ट्रांजिटर परिपथ का स्थिता गुणांक